

무전해 니켈/금도금에서의 내부 금속층의 결함에 대한 연구

A Study of the fracture of intermetallic layer
in electroless Ni/Au plating

박수길	충북대학교 공업화학과
정승준	충북대학교 공업화학과
김재용	충북대학교 환경공학과
엄명현	천안공업대학 공업화학과
엄재석	(주) 심텍
전세호	(주) 심텍

Soo-Gil Park	Dept. of Industrial Chemistry, Chungbuk University
Seung-Jun Jung	Dept. of Industrial Chemistry, Chungbuk University
Jae-Yong Kim	Dept. of Environmental Engineering, Chungbuk University
Myung-Hun Yum	Dept. of Industrial Chemistry, Chunan Technical University
Jae-Suk Yum	Simm Tech Co., LTD.
Sae-ho Jun	Simm Tech Co., LTD.

Abstract

The Cu/Ni/Au lamellar structure is extensively used as an under bump metallization on silicon die, and on printed circuit board(PCB) pads. Ni is plated Cu by either electroless Ni plating, or electrolytic Ni plating. Unlike the electrolytic Ni plating, the electroless Ni plating does not deposit pure Ni, but a mixture of Ni and phosphorous, because hypophosphite is used in the chemical reaction for reducing Ni ions. The fracture crack extended at the interface between solder balls of plastic ball grid (PBGA) package and conducting pads of PCB. The fracture is due to segregation at the interface between Ni₃Sn₄ intermetallic and Ni-P layer. The X-ray diffraction results of Cu/Ni/Au finishes showed that the Ni was amorphous with supersaturated P. The XPS and EDXA results of the fracture surface indicated that both of the fracture occurred on the transition region where Sn, P and Ni concentrations changed.

Key word: PCB, electroless Ni plating, PBGA, Ni₃Sn₄ intermetallic

1. 서 론

무전해 니켈도금이 1940년대 미국의 A. Brenner와 G. Riddell에 의해 발명되었다. 무전해 도금의 장점을 보면 첫째, 외부전원의 필요가 없다. 둘째로는 전류분포의 문제가 없이 균일한 두께의 도금이 가능하며, 셋째, 한번에 대량의 생산이 가능하다. 넷째는 부도체상의 도금이 가능하며, 다섯째로는 특수한 목적의 도금이 가능하다는 것이다. 이러한 특성이 최근 전자 및 통신 분야 산업의 급격한 발전으로 소형화되고 집적화 반도체

Package Substrate용 표면처리에 관한 개발에 적용되고 있다. 기존의 전해도금은 피 도금체에서 리드(lead)선을 연결시켜 전기를 흘려 도금시키는 방법을 사용하였다. 그러나, 앞에서 언급한 것같이 반도체 실장 형태가 고밀도, 고집적화 됨에 따라 package substrate의 표면처리 방법인 금도금 방법에서 리드선이 필요치 않은 무전해 니켈/금도금의 적용이 확대되고 있는 실정이다. 그러나, 전해도금과 달리 니켈도금 시 환원제로써 차아인산염이 함유된 니켈 도금 욕에서 금속염인 니켈을 환원 석출시킨다. 이 때 인이 니켈금속이 석출

될 때 함께 형성된다. 그리고 이어 금도금이 행해지는 데, solderball을 붙일 때 가해지는 열처리로 인해 니켈-인 금속층이 열처리에 변형된 합금에 노출되어서 내부 금속 결합층을 가져와 package substrate에 내부 깨짐 결합의 문제를 일으킨다.

이에 본 연구는 문제가 되는 내부 금속층의 결합을 해결하여 package용 substrate를 완성시키는 데 목적을 두고 연구되었다.

2. 실험 방법

2.1 실험 조건 및 절차

본 실험은 한국도금재료의 도금액(A)과 MK Rearch의 도금액(B)을 사용하였다. 시편은 S/M [PSR-4000/AUS-100] 공정까지 완료된 PCB (Printed Circuit Board) 제품을 시편으로 사용하였다. 그림 1에서와 같은 공정으로 각각의 시료를 전처리 공정을 동일하게 하여 각각의 약품을 사용하여 실험하였다. 탈지는 온도 55℃, 시간 5분, Soft etching은 온도 25℃, 시간 2분, Pre-dip은 온도 30℃, 시간 1분, Catalyst는 온도 30℃, 시간 2분의 전처리 과정을 진행하였다. 전처리 공정 후 니켈과 치환형 금 (금 I), 두께용 금 (금 II) 도금은 A, B 을 각각 사용하여 도금 실험하였다. 모든 약품들은 1L의 비이커에 건속 되었고, 니켈, 금 I, 금 II 도금에서는 교반과 가열로 도금을 하였다. Ni 농도의 보정은 한 시편을 Ni 도금 후 Ni 도금 액을 5ml 취하여 이온교환수 약 10ml를 가한 후 암모니아수 약 10ml를 가한다. MX 지시약 0.2g를 가하여 0.05M EDTA 표준액으로 적정한 후 적량 적으로 농도를 계산하여 보충 액을 가한다. 또한 pH의 보정은 니켈용액 약 5ml를 취하여 pH meter로 측정하였다. 보정은 pH를 올릴 때는 10% 수산화나트륨 용액으로 조정하고 역으로 10wt% 황산용액으로 조정하였다. printed circuit board (PCB) 에 각각의 도금공정을 거친 제작된 시료의 최적 두께는 니켈 도금액중의 Ni ion을 차아인산염에 의해 금속니켈로 환원시켜 Ni layer는 약 0.6 μ m의 두께로 석출 도금되며, 그 위에 0.03~0.05 μ m의 Au막을 형성하는 gold(I) 공정을 거쳐 일차 치환금 층위에 bonding용 치환도금으로 0.5 μ m이상의 금두께를 올리는 gold(II)공정으로 진행된다

3. 결과 및 토론

3.1 온도에 대한 석출속도의 관계

온도 변화에 대한 각 도금의 특성을 평가하고 장 하였다. 전처리 공정을 거친 A, B 시료의 시

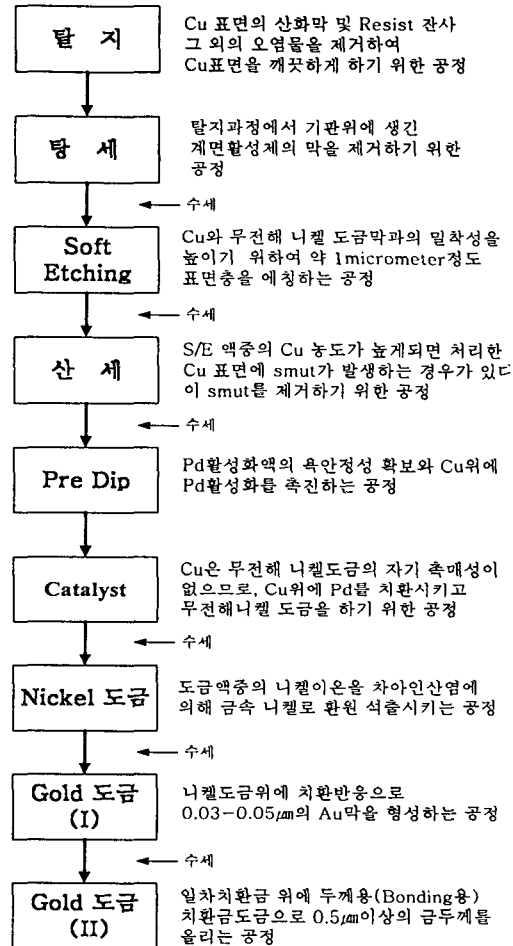
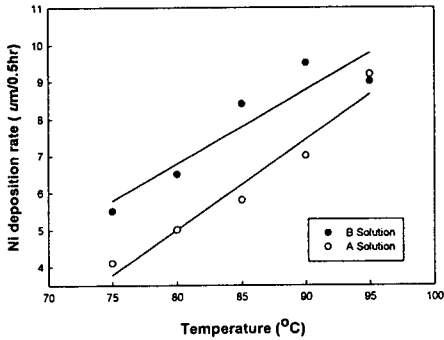


그림 1. 무전해 니켈/금 도금공정도

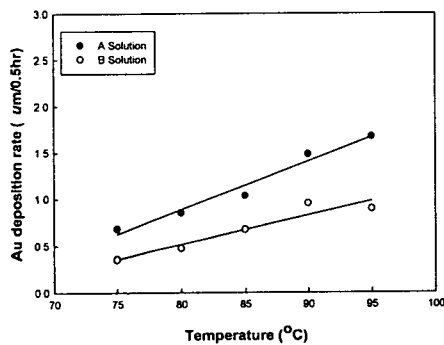
Fig. 1. Process of electroless Ni/Au plating.

편을 각각의 니켈 도금 액으로 넣어 초기 온도 75℃에서 농도와 pH를 적정수준으로 조정하여 온도를 5℃씩 증가시켜 95℃까지 도금을 행했다. 동일한 방법으로 두께용 금도금 전의 치환형 금도금(Gold I)과 두께용 금(Gold II)을 도금하였다. 치환형 금도금은 약 0.02 μ m으로 두께도금용 금도금은 0.5 μ m의 두께였다. 그 결과를 Fig. 3에 나타냈다. 일반적인 니켈도금에서 석출속도는 7~10 μ m/0.5hr로 알려져 있다. 니켈도금에서 B가 초기 75℃의 온도에서 약 5.5 μ m/0.5hr의 석출속도를 보인 반면 같은 온도에서 약 4.2 μ m/0.5hr의 석출

속도를 나타내 B가 A보다 더 빠른 석출속도를 보인 반면, 90℃에서 약간 감소하였다. 이는 B의 도금액에서 니켈염의 농도가 감소하였거나, B의 도금액이 95℃ 이상의 고온에서 활성의 저하를 갖는 것으로 사료된다. 금도금의 경우에는 니켈도금과는 반대로 A가 더 빠른 석출속도를 나타내었다. 이는 A 도금 액에 첨가된 건축염 첨가제에 의한 영향으로 생각된다. 또한 A 도금 액의 조성이 니켈 석출시의 Pd 촉매가 상대적으로 적게 포함된 반면 Au 도금을 할 수 있는 치환제의 양이 많기 때문이라고 생각된다. 온도면에서는 니켈도금은 B가 금도금은 A가 각각 더 좋은 결과를 나타냈다.



(a) Ni electroless plating



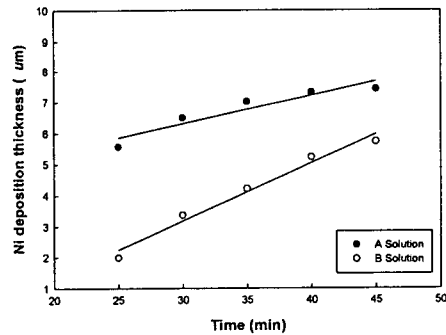
(b) Au electroless plating

그림 3. 온도변화에 대한 석출속도의 관계
Fig. 3. Effect of deposition rate for various temperature

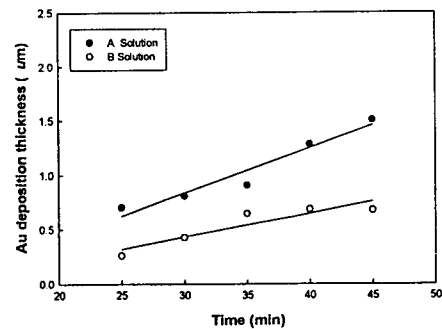
3.2 시간에 따른 석출두께와의 관계

도금시간에 따라 도금두께가 달라지는 것은 환원제가 그 만큼 많이 Ni 또는 Au와 환원되므로 시간에 따라서 석출량은 증가하게 된다. 시간이

흐름에 따라 두꺼워지는 석출두께가 어느 정도의 시간에까지 영향을 주는가를 알아보기 위해 아래의 조건으로 실험하였다. 농도와 온도를 각기 니켈은 4.5 g/L, 80 $^{\circ}\text{C}$ 로 두께용 금도금은 4.0 g/L, 85 $^{\circ}\text{C}$ 로 유지시키고, 초기 시간을 25분에서 5분씩 증가시켜 45분까지 시편을 제작하였다. 그 결과를 Fig. 4에 나타냈다. 니켈도금은 초기 25분에서 A가 약 5 μm 로 B와 비교하였을 때 3.5 μm 이나 차이가 나고 또한 전체적으로도 우세한 두께를 나타냈고, B는 점차적으로 증가함을 나타냈다. 금도금에서는 큰 변화 폭을 나타내지 않는 B는 35분에서와 45분에서 가장 두께가 큰 현상을 나타내었다. 35분에서 45분의 시간영역에서 같은 두께를 나타낸 것은 아무래도 금도금액 내에 청화금카리움의 원료가 부족한 것이 아니라면, 농도가 떨어져 금 석출이 덜 된것으로 사료된다. A는 처음에서 마지막 시간까지 계속 증가하는데 35분의 도금시간에서 약간 성장을 멈추었다가 다시 올라간다. 이는 앞서와 같이 도금 용액 내에 시료가 들어가서 도금이 되어질 때 농도나 pH에 영향을 주어서 도금용액내의 조건을 변화시키는 경우에 해당하는 것으로 사료된다.



(a) Ni electroless plating

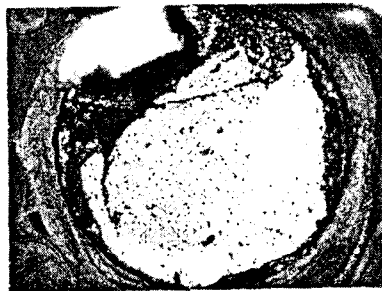


(b) Au electroless plating

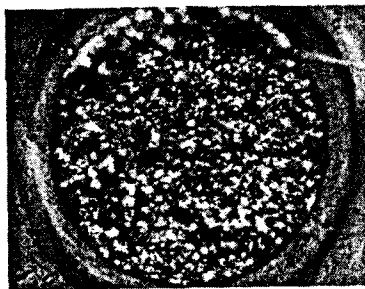
그림 4. 도금 시간에 대한 석출두께의 관계
 Fig. 4. Effect of deposition thickness for plating time.

3.3 무전해 Ni/Au 기판의 Solderability

무전해 Ni/Au 도금의 solderability는 Ni layer 및 Au layer위에 Sn/Pb의 불을 붙인 후 일정 압력(1800g)의 힘을 인가하여 test를 행한다. Solderability test 방법을 그림 5에 나타냈다. Ni/Au layer의 상태에 따라서 solder ball test후의 기판이 Sn/Pb layer로 만 이루어지면 기판의 안정성이 우수한 것이며 Sn/Pb이외의 dewet된 부분 즉 Ni-P층이 나타나게되면 PCB 기판의 안정성이 떨어지는 결과를 나타내게 된다. 이는 무전해 도금의 가장 큰 단점이 되고 있다. Fig 9의 A는 75℃에서 도금된 PCB기판의 soldering 후 test 결과로 상당 부분의 Sn/Pb층이 떨어져 Ni-P층이 나타나는 것을 확인 할 수 있었다. 또한 그림 5의 B는 Sn/Pb층이 그대로 유지되는 것으로 보아 금도금 후 soldering시 PCB기판의 안정성이 유지되는 것을 확인할 수 있었다.



(a)



(b)

그림 5. solderball 테스트 후 결합층 표면의 SAM. (a) Ni-P층, (b) Sn/Pb층

Fig. 5. SEM of fracture surface after solderball test. (a) Ni-P layer, (b) Sn/Pb layer

4. 결론

무전해 Ni/Au의 도금 결과 온도변화에 따라서 B 조성의 도금액에서 니켈도금 우수하였고 도금액 A에서는 금도금이 우수하였으며, 시간과의 관계에서는 니켈도금과 금도금이, A가 B보다 상대적으로 석출두께가 안정적이었다. 무전해 Ni/Au 도금의 표면 안정성은 Ni layer의 안정성에 따라 금도금의 표면이 달라지는 것을 확인할 수 있었고 온도가 증가함에 따라 Cu layer위에 Ni 및 Au layer가 균일하게 도금되는 것을 확인할 수 있었다. 또한 solderball test 결과 Ni layer의 안정성이 PCB 기판의 안정성에 큰 영향을 나타낼 수 있었다.

참고문헌

1. Z. Mei, P. Callery, D. Frisher, F. Hua and J. -azer, "Interfacial Fracture of Mecahnism of BGA Packages on Electroless Ni / Au" *Advances in Electronic Packaging 1997, Proc InterPack'97*, Vol.2, pp. 1543-1550.
2. Lin, K-L., and Jang, J-M., "Wetting behavior between solder and electroless nikel deposits", *Materials Chemistry and physics*, vol. 38, 1994, pp. 33-41.
3. C-Y. Lee and K-L. Lin. "Material interaction in Pb-Sn/Ni-P/Al and Pb-Sn/Ni-B/Al solder bumps on chips", *Thin Solder Films*, vol. 229, 1993, pp. 63-75.
4. Yutaka Okinaka, in *Gold Plating Technology*, Chapter 11, Electrochemical Publications Limited, Ayr, Scotland, 1974.
5. E. Bradley and K. Banerji, "Effect of PCB finish on the reliability and wettability of BGA packages", *ECTC conf. proceeding*, 1995, pp. 1028-1030.

본 연구는 산학연 공동기술개발지역 컨소시엄사업계획 (과제번호 충북대 98-5)의 지원으로 수행되었기에 감사드립니다.