

ac-PDP에서의 어드레스 조건과 면방전 특성과의 상관관계에 관한 연구

A study on the relationship between the Condition of addressing and the characteristics of Surface discharge in ac-PDP

여재영, 이기범, 이우근, 손제봉*, 박정후, 조정수

J.Y Yeo, K.B Lee, W.G Lee, J.B Son*, C.H Park, J.S Cho

Dept. of Electrical Engineering, Pusan National University *Pusan Information College

Abstract - Until now, there is no report for for the relationship between the condition of addressing and the characteristics of surface discharge in ac-PDP. We have known that such these experiment was important to drive ac PDP. Therefore, this paper deals with the probability of transfer and the character of luminance according to addressing voltage(V_a) and blocking voltage(V_g) in addressing period and sustain voltage in sustaining period and we use waveform according to ADS(Address and Display period Separation) method

1. 서 론

표시소자로서 CRT(Cathode ray tube)가 현재 폭넓게 사용되고 있으나 대화면화 할수록 평면화하기 어렵고, 부피가 크게 될 뿐 아니라 무게가 100[Kg]이상으로 되므로 고화질이면서 두께가 얇고, 경량의 벽걸이형 대형 표시소자에 대한 관심이 점차 증대되어져 가고있는 실정이다. CRT외에 평면소자로는 PDP(Plama Display Panel), LED(Light Emitting Diode), EL(Electrolum inescent), VFD(Vacuum Fluorescent Display), LCD(Liquid Crystal Display)등이 있다. 이 중 LCD는 현재까지 경량, 박형의 대화면 평면 소자로 개발되고 있으나, 30~40인치 정도가 그 한계인 것으로 예상되므로 40인치 이상의 대화면화가 가능한 PDP가 활발히 연구되어지고 있다

ac-PDP에서 화상의 표시는 어드레싱 기간(addressing period)동안 어드레스전극과 스캔 전극 사이의 대향방전의 제어에 의해 필요한 화소(pixel) 위치에 벽전하를 생성하고, 이 벽전하를 이용하여 유지기간(sustaining period)동안 선택된 셀에서는 스캔 전극과 유지 전극 사이의 표면 방전으로 전이하여 표시방전을 발생하게 된다.

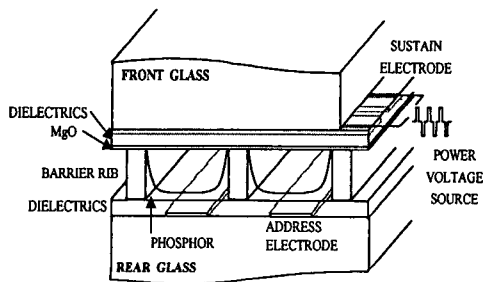


그림 1. ac-PDP개략도
Fig. 1 The schematic diagram of ac-PDP

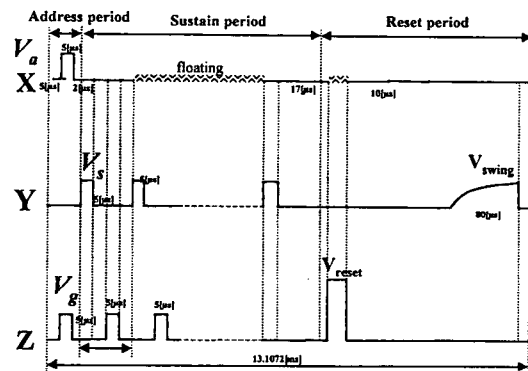


그림 2. 타임 차트
Fig. 2 Time chart

그림 1은 현재 대화면 평판 디스플레이로서 주목 받고 있는 표면 방전형 ac-PDP의 개략도 이다. PDP는 저기압 가스 방전에서 발생하는 신폴자외선(VUV)이

형광체를 여기 시킴으로서 발생하는 가시광을 이용하는 발광형 표시 소자이다. 본 논문에서는 어드레스전압(Va)과 브로킹 전압(Vg), 그리고 유지 전압(Vs)을 변수로 하여, 어드레스기간의 방전이 유지기간의 방전에 미치는 영향을 고찰하였다. 지금까지 어드레스 방전과 유지방전의 상관관계에 대한 연구는 거의 보고되고 있지 않는 실정이다.

따라서, 본 연구에서는 그림 2에서와 같이 ADS구동 방식을 이용하여 어드레스전압, 브로킹전압과 유지전압에 따른 방전 특성 및 광특성을 고찰하였다.

2. 본론

2.1 실험 방법

그림 1은 본 실험에서 제작한 ac-PDP의 개략도이다. ITO전극폭은 300[μm]이고, 버스전극폭은 100[μm], 투명 유전층은 20[μm]이고, MgO보호층은 3000[\AA]인 상판과 어드레스 폭은 85[μm]이고, 격벽의 높이는 120[μm]이며 R, G, B 3원색을 도포한 하판이 합착되어져 있다. 상판에는 방전을 유지시키는 유지전극과 스캔전극이 유전체와 MgO보호층으로 도포되어져 있다.

이 전극들은 형광체에서 나온 가시광을 투과시키기 위해 투명전극(Indium-Tin Oxide : ITO)과 이 투명전극의 저항을 감소시키기 위한 버스전극(Bus electrode : Cr/Cu/Cr)의 조합으로 되어있다. 유지전극간의 방전은 MgO 보호층 표면에서 형성되는 표면방전(surface discharge)이다. 한편, 하판에는 방전을 제어하기 위한 어드레스 전극(address electrode)이 형성되어 있고, 그 위에 가시광에 대해 반사효율이 높은 백색 유전층이 도포되어 있다. 그리고, 옆 셀과의 구분을 위해 격벽을 설치하여 R, G, B 3원색의 형광체를 도포하였다.

그림 3은 완성된 시료의 방전 특성을 측정하기 위한 실험시스템의 개략도이다. 진공조는 직경 200[mm], 높이 80[mm]의 원통형으로 구성되어 있으며, 전극의 방전 특성이나 광특성을 측정하기 위하여 진공조 상부면은 표면가공한 석영창으로 되어 있다. 시료를 봉합하고 진공조에 장착한 후, 초기 진공도 10^{-6} [Torr]까지 배기하고, He-Ne(30%) - Xe(2%) 가스를 주입하여 1시간 동안 방전을 한 후, 방전이 안정된 뒤 측정을 하였으며, 휘도계(BM-7)을 사용하여 휘도를 측정하였다

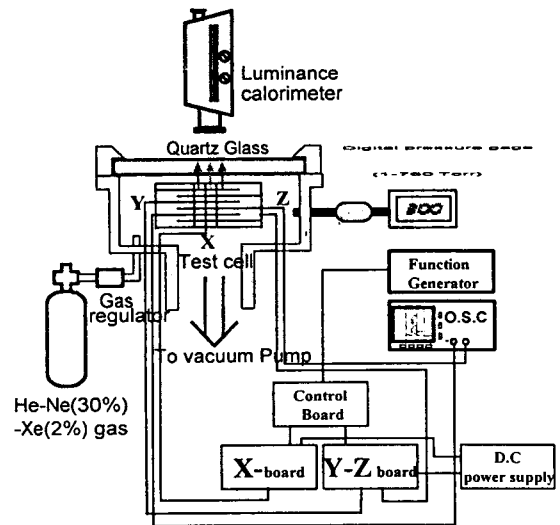


그림 3. 방전특성 시험용 진공조

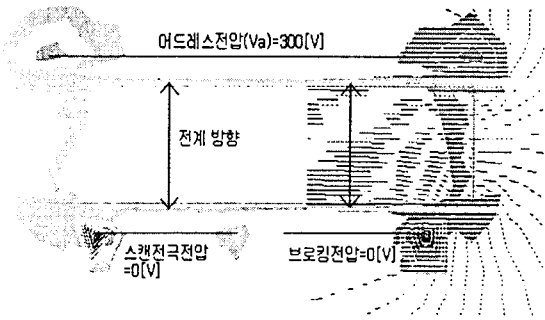
Fig. 3 The schematic diagram of discharge test chamber

그림3과 같이 X, Y, Z전극으로 신호를 인가하여 실험을 행하였다. 특성실험에서 주파수 50[KHz], 전압(~ 350 [V])로 가변 시킬 수 있는 구형파 펄스 전원을 사용하였다. 선택된 100개의 셀이 모두 방전을 유지하는 상태를 기준으로 하여 최소유지방전 전압을 Vs, 최소 어드레스 전압을 Va, 최소브로킹 전압을 Vg라고 정하였고, 3전극 형태에서 Va, Vg, Vs를 가변시켜가면서 특성실험을 행하였고, 이들 전압간의 상관관계와 광특성을 조사하였다.

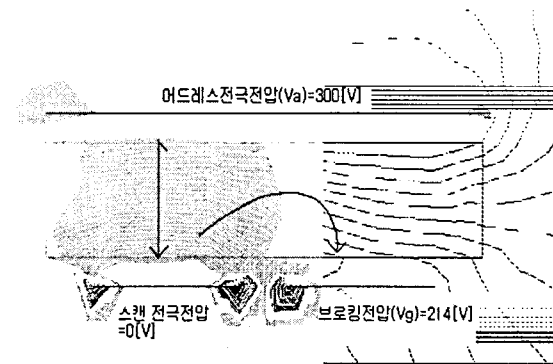
3. 실험결과 및 고찰

그림 4는 Vg전압에 따른 PDP 셀내의 등전위선 분포를 나타내고 있다. 그림 4(a)는 어드레스전극에 300[V], 스캔 전극에 0[V], 유지전극에 0[V]를 인가한 경우 등전위분포이고, 그림 4(b)는 동일한 조건에서 유지전극의 브로킹전압(Vg)를 214[V]로 증가한 경우이다. 유지전극의 브로킹전압이 0[V]에 비해서 브로킹전압을 214[V]로 증가했을 경우는 등전위분포가 어드레스 전극과 스캔전극 사이에서 더욱 소하게 집중되어 있으며 전계의 방향도 어드레스전극과 스캔 전극쪽으로의 분포뿐 만 아니라, 스캔전극에서 유지전극쪽으로도 분포되고 있다. 이 경우, 어드레스전극과 스캔전극

사이에 대향방전이 발생하면, 스캔전극상 뿐만 아니라 유지전극상에도 벽전하가 축적될 수 있으므로, 유지전극과 스캔전극 사이에서 발생하는 표면방전이 더 낮은 전압에서도 전이될 수 있다.



(a) $V_g=0[V]$ 일 때 등전위 분포



(b) $V_g=214[V]$ 일 때 등전위 분포

그림 4 V_g 에 따른 등전위 분포 특성
Fig. 4 Characteristics of equipotential as a parameter of V_g

그림 5는 브로킹전압(V_g)과 어드레스전압(V_a)에 따라 면방전 전이확률 1이 되는 전압을 나타내고 있다. 면방전 전이확률이 1이 되는 지점은 어드레스 기간의 한번의 대향방전에 의해서 다음 유지 기간에서의 표면방전이 전 셀에 대해서 안정하게 발생하는 점으로 하였다. 이 유지전압은 185[V]로 하였으며, 100개의 셀을 대상으로 하였다. 브로킹전압(V_g)를 증가할수록 어드레스 전압(V_a)은 감소하는 특성을 나타내고 있다. 이것은 앞의 등전위분포에서 알 수 있듯이, 브로킹전압이 증가하면 유지전극과 스캔전극상에 전하를 많이 축적하게

되어 면방전으로 전이할 경우 벽전압으로의 효과가 증가하기 때문이라고 생각할 수 있다. V_s 가 일정한 상태에서 실험을 하였을 경우 V_g 가 증가할수록 V_a 가 감소됨을 알 수 있다. V_g 가 면방전개시전압 이상이 되면 지정하지 않은 셀에도 방전이 되므로 오방전이 되지 않는 최소 전압까지를 측정하였다.

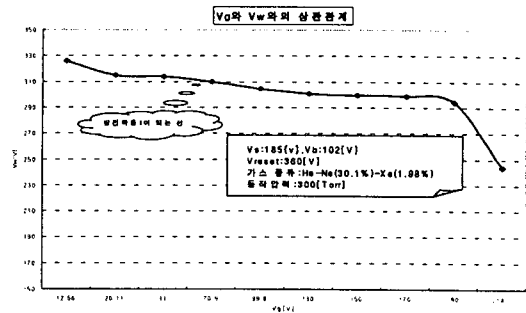
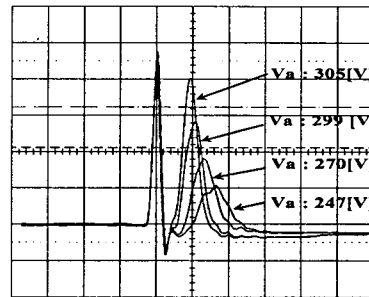
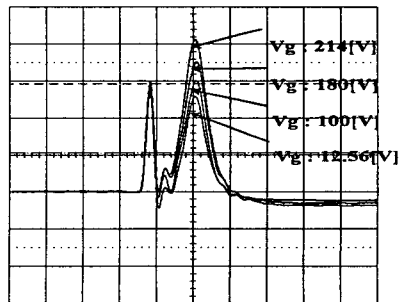


그림 5. V_a 와 V_g 의 상관관계
Fig. 5 The relationship between V_a and V_g



(a) 브로킹전압(V_g)= 12[V]일 때

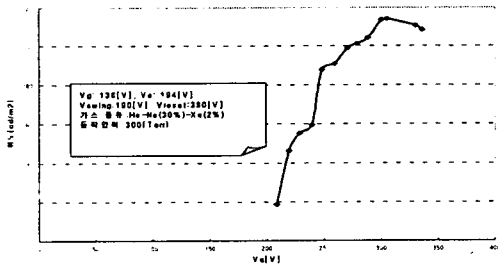


(b) 어드레스전압(V_a)= 270[V]일 때

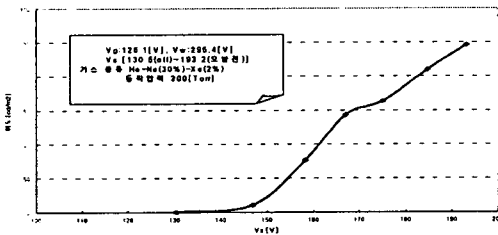
그림 6. Va, Vg 에 따라 어드레스전극(X전극)에서 측정된 전류파형특성

Fig. 6 The characteristics of current waveform as a parameter of Vg and Va in address electrode

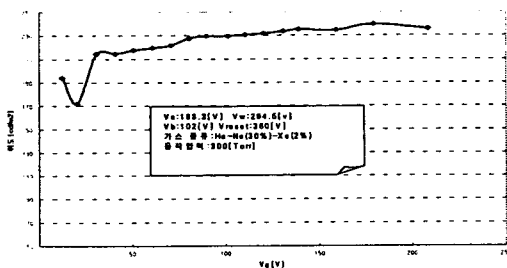
그림6 (a)는 어드레스전압(Va)에 따른 어드레스전극(X전극)에서의 전류파형을 나타내고 있으며, 그림6 (b)의 전류파형에서 앞의 정·부의 두 개의 전류피크는 인가전압변화에 의한 변위전류 부분이며, 세 번째 파형이 방전에 의한 전류파형을 나타내고 있다. 어드레스전압을 증가하면 방전전류 크기도 증가하였으며, 동일한 어드레스전압하에서도 브로킹전압(Vg)를 증가하면 방전전류도 증가하였다.



(a) 어드레스전압(Va)에 따른 휘도 변화



(b) 유지전압(Vs)에 따른 휘도 변화



(c) 브로킹전압(Vg)에 따른 휘도 변화

그림 7. (a),(b), (c) Va, Vs, Vg 에 따른 휘도 특성

Fig. 7 The characteristics of luminance as a parameter of Va, Vs and Vg

그림7은 각 전압에 따른 휘도 특성의 변화를 나타내고 있다. 인가된 전압은 선택된 셀이 모두 방전이 유지되는 전압을 측정하였다. 평균휘도(Average luminance)는 지름 5[mm]의 영역을 측정된 휘도이다.

그림 7(a)에서 Va에 따라 휘도가 비례적으로 증가하나 305[V]이상의 영역에서는 감소하는 영역이 나타나는데 이는 너무 높은 Va전압으로 인하여 생성되는 벽전하들이 다시 역방전이 되어 방전 상태가 아주 불안정해져 버리고 휘도 역시도 감소하는 추세가 보이고 있다. 그림7 (b), (c)에서는 Vg, Vs를 증가시키에 따라 휘도가 비례적으로 증가하였으나, 휘도는 그림 7(c)에 나타난 바와 같이 브로킹전압에 대해서는 큰 영향을 받지 않았다.

4. 결론

본 논문에서는 ac-PDP의 어드레스 전압 인가시 면방전 특성 상관관계를 규명하기 위하여 표준형 전극 구조를 가지고 회로를 제작하여 전계 해석, 방전전압 특성, 방전 전류 특성 및 휘도 특성을 계측하여 다음과 같은 결론을 얻을 수 있었다.

1. Va와 Vg는 반비례관계에 있으며, Va, Vs를 고정시키고 Vg만을 가변 시켰을 경우 전류 파형에서 방전 전류 부분이 증가함을 알 수 있었다.
2. Vg, Vs를 고정하고 Va만을 가변시켰을 경우 어드레스 전극쪽에서의 방전 전류가 증가하였다.
3. Va, Vg, Vs를 증가시켰을 때 평균휘도가 비례적으로 증가함을 알았고, Va가 305[V]정도가 되면 방전이 불안정한 부분이 나타나는데 이는 너무 높은 전압의 인가로 인한 self-erasing현상에 의한 것이라 생각된다.

[참고 문헌]

[1] Lawrence E. tannas, Jr et al, "Flat-panel Display Technology", NOYES PUBLICATIONS, 1995
 [2] H.Uchiike A.kubo, S.Harada, T.Kanehara, S.Hirata, Y.Fukushima, "Very-fine-Resolution 170-line\in. color ac PDP Surface Discharge plasma display", SID 90 DIGEST, pp481-484, 1990
 [3] Joseph A.Castellano, "Handbook of display Technology", Academic press, Inc., 1992