

RF 마그네트론 스퍼터링 법을 이용한 PZT 박막의 강유전 특성

Ferroelectric Properties of PZT Thin Films by RF-Magnetron sputtering

박영*, 주필연*, 이준신*, 송준태*
 (Young Park, Pil yeoun Joo, Junsin Yi, Jun Tae Song)

Abstract

The effects of post annealing treatments of ferroelectricity in PZT($Pb_{1.05}(Zr_{0.52}, Ti_{0.48})O_3$) thin film deposited on Pt/SiO₂/Si substrate by RF-Magnetron sputtering methode was investigated. Analyses by RTA(Rapid Thermal Annealing) treatments reveled that the crystallization process strongly depend on the heating temperature. The Perovskite structure with strong PZT (101) plan was obtained by RTA treatments at 750°C. With increasing RTA temperature of PZT thin films, the coercive field and remanent Polarization decreased, while saturation polarization(P_r) was decreased. P-E curves of Pt/PZT/Pt capacitor structures demonstrate typical hysteresis loops. The measure values of P_r , E_c and dielectric constants by post annealed at 750°C were 38 $\mu C/cm^2$, 35KV/cm and 974, respectively. Switching polarization versus fatigue characteristic showed 12% degradation up to 10^7 cycles.

Key Words(중요용어): RTA, PZT thin films, hysteresis loop, ferroelectric property.

1. 서 론

최근, Pb(Zr,Ti)O₃ (PZT), (Ba,Sr)TiO₃ (BST), SrTiO₃ (STO), SrBi₂Ta₂O₉ (SBT)와 같은 고유전 강유전체 박막을 Dynamic Random Access Memory (DRAM's) 및 Non-Volatile Ferroelectric Random Access memory Memory (NV-FRAM's)와 같은 메모리 소자에 응용하려는 연구가 활발히 진행되고 있다^[1]. 이러한 물질들 중에서 PZT는 상온에서 1000 이상의 유전율을 가지고 있을 뿐 아니라 전계의 방향에 따라 안정한 두 개의 분극 방향을 가지고 있어 메모리소자 응용을 위한 캐퍼시터 재료로서 가장 유망하다 할 수 있겠다.

Sputtering, Ion Beam Deposition, Evaporation, Laser Ablation, Chemical Vapor Deposition, Sol-gel등의 다양한 PZT 박막 성장방법이 있으나, Pb 원자의 휘발 및 perovskite 상형성을 위한 고온에서의 박막성장, 얇은 기판에서의 불균일성(e.g. 6-8 inch wafers), 불균일한 step coverage등의 문제점이 남아 있다. 이중 Pb 휘발은 전극 계면에서의 문제점으로 인한 전기적 특성 감소로 이를 방지하기

위해 Rapid Thermal Annealing (RTA)를 이용한 방법이 연구되어지고 있다^[2].

본 논문에서는, 얇은 면에서의 성장이 가능하며 온도조절이 용이한 RF magnetron sputtering 법을 이용하여 확산장벽이나 접촉성 개선을 위한 금속층을 사용하지 않은 Pt/SiO₂/Si 기판 위에 PZT 박막 성장한 후, RTA법을 이용 다양한 온도에서 급속 열처리하여, 이에 따른 PZT 박막의 결정성과 강유전 특성에 미치는 영향을 고찰하였다.

2. 실험방법

본 실험에서 사용된 기판은 thermal oxide가 200 nm 성장된 P-type silicon wafer를 아세톤, 메탄올, 종류수 속에서 각각 10분간 초음파 세척한 후, Pt 하부전극을 RF-magnetron sputtering 방법으로 200 nm 성장하여 Pt/SiO₂/Si 기판을 제조하였다. Pt 성장 시 기판온도는 400°C, RF power는 120W, 성장압력은 5 mtorr 였다. 제작된 Pt/SiO₂/Si 기판 위에 RF magnetron sputtering 방법으로 기판온도 550°C에서 약 450nm 두께의 PZT 박막을 성장하였으며, 표 1에 PZT박막의 sputtering 조건을 요약하였다. 타겟은 Zr/Ti mole 비가 52/48인 single ceramic target

* : 성균관대학교 전기전자컴퓨터공학부

표 1. PZT 박막의 sputtering 조건.

Table 1. Optimized sputtering conditions for PZT thin films

Sputtering method	reactive RF magnetron sputtering
Target	sintered PZT ceramic target
Substrate	Pt(100nm)/SiO ₂ /Si
Target-substrate distance	65(mm)
Base pressure of system	2.0×10 ⁻⁶ (Torr)
(Ar:O ₂) flow rate	9 : 1 (sccm)
RF power	100 (W)
Substrate temperature	550(°C)
Film thickness	4500nm

표 2. PZT 박막의 후열처리 조건

Table 2. Post-annealing parameters for PZT thin films.

Annealing method	RTA(rapid thermal anneal)
Temperature	as-grown, 550, 650, 750(°C)
Time	120(sec)
Flow gas (O ₂)	20(sccm)
Base pressure of system	2.0×10 ⁻⁶ (Torr)
Rising Time	20(°C/sec)
Cooling	nature

(순도 99.9%, SUPERCONDUCTIVE사)을 사용하였으며, 고온성장시 Pb휘발을 보상하기 위하여 5 mole% Pb excess 하였다.

후열처리 온도에 따른 PZT 박막의 특성 평가를 위하여 할로겐 램프가 열원인 RTA 장비를 이용 O₂ 분위기에서 2분간 550°C~750°C까지 후열처리 하였다. 표 2에 PZT 박막의 RTA 후속열처리 조건을 나타내었다. 후열처리에 따른 결정화 여부와 결정상의 규명을 위하여 X-ray diffractometer (XRD) 이용 분석하였으며, Scanning electron microscopy (SEM)를 이용하여 후열처리 이후의 PZT 박막의 미세구조를 관찰하였다.

PZT 박막의 전기적 특성 측정을 위하여 Dot mask를 이용 PZT 박막의 상부에 Pt 상부전극을 증착하여 MFM(Metal-Ferroelectric-Metal) 구조의 캐패시터를 형성하였다. Pt/PZT/Pt 캐패시터의 누설전류 밀도는 Keithley 617 programmable electro-meter를 사용하였으며, LCR meter(Kortronix 3520)을 이용 1KHz의 주파수에서 정전용량 특성을 측정하였다. PZT 박막의 Hysteresis loop 및 fatigue 특성은

Radiant 사의 RT-66A를 이용 virtual ground mode에서 측정하였다.

3. 결과 및 고찰

PZT 박막은 후열처리 온도에 따라 결정구조가 민감하게 변화되므로, 최적화된 Pt/SiO₂/Si 기판위에 sputtering법으로 550°C에서 PZT 박막 성장 후, 열처리 온도에 따른 결정상의 변화 과정을 규명하기 위해 XRD 분석을 실시하였다. 그림 1은 as-grown, 550°C, 650°C, 750°C에서 열처리한 PZT 박막의 XRD 분석 결과이다. as-grown, 550°C에서 열처리한 PZT 박막의 경우 어떠한 Perovskite 결정상 없이 Pb-rich의 pyrochlore 상이 지배적으로 나타남을 볼 수 있다. 후열처리 온도가 650°C로 높아지면서 $2\theta=29(29.5)$ 균처의 Pyrochlore (222) 면($A_2B_2O_6$ type)이 perovskite (101) 면으로 상전이 하여 나약한 pyrochlore (222) 면과 perovskite 결정상인 PZT (101) 면으로 강한 결정성을 가진 PZT (100), PZT (200), PZT (112) 면으로 성장됨을 볼 수 있다. 열처리 온도가 750°C 증가될 경우 X선 peak의 회절강도는 다소 증가하여 어떠한 pyrochlore 상없이 안정된 perovskite 결정상인 PZT (101), PZT (101), PZT (111), PZT (200), PZT (112) 상만이 나타남을 볼 수 있다. 이러한 pyrochlore 상에서 perovskite 상으로의 결정학적 변환은 높은 열처리 온도가 PZT 박막의 성장 방향과 결정성을 좌우함을 나타내며, I Chung et al.³⁾ 이 주장한 sol-gel 법으로 성

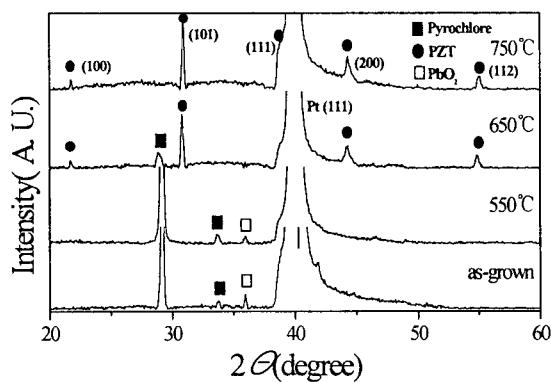


그림 1. 후열처리 온도에 따른 PZT 박막의 XRD 패턴

Fig. 1. XRD patterns of PZT thin films as a function post-annealing temperature of as-grown, 550°C, 650°C, 750°C.

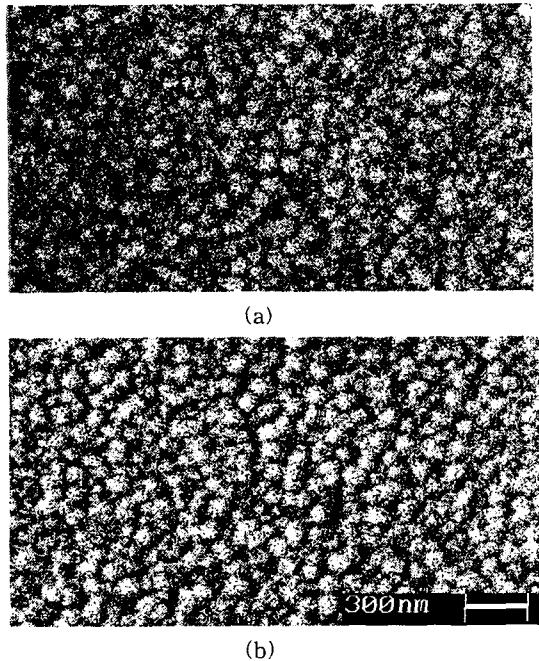


그림 2. 후 열처리 전 · 후의 PZT 박막의 SEM 표면 사진. (a) as-grown, (b) 750°C

Fig. 2. SEM surface morphology of PZT thin films before and after RTA treatments.
(a) as-grown, (b) 750°C

장한 PZT 박막의 결정학적 방향의 관계는 결정화 과정과 성장 과정 중 서로 다른 에너지 경로가 pyrochlore (222) 면과 perovskite (101) 면으로 나타난다는 것과 일치한다.

그림 2에 Pt/SiO₂/Si 기판 위에 성장한 PZT 박막의 열처리 전 · 후 SEM 표면 사진을 나타내었다. 열처리 이전은 PbO₂ 상으로 보이는 치밀한 상들이 관찰되며, 750°C 열처리 이후에는 박막의 결정성이 다소 증가하고 불 균일한 상태임을 보여 주고 있으며, 열처리 전에 비하여 grain 사이즈는 다소 증가한 경향을 나타내었다. 이는 RTA를 이용한 열처리가 PZT 박막의 pyrochlore 상의 grain 배열을 변화 시켜, PZT perovskite 상으로 나타나는 것으로 사료되며, 이러한 결과는 그림 1에 나타난 XRD 결과와 일치한다.

Pt/SiO₂/Si 기판 위에 성장된 PZT 박막의 후 열처리 온도에 따른 강유전 특성을 알아보기 위하여 P-E, C-V, 파로특성 등의 전기적 특성을 조사하였다. 후 열처리 온도에 따른 Pt/PZT/Pt 캐패시터 구조의 이력곡선 특성을 그림 3에 나타내었다. 열처리

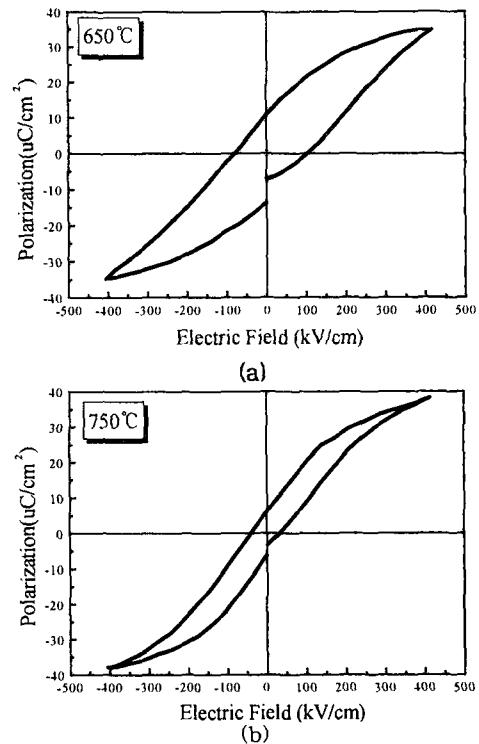


그림 3. 열처리 온도에 따른 PZT 박막의 이력곡선 특성. (a) 650°C, (b) 750°C

Fig. 3. P-E hysteresis loop of Pt/PZT/Pt capacitors annealed at various temperature for 2 min. (a) 650°C (b) 750°C.

온도가 650°C에서 750°C로 증가함에 따라 최대분극 (P_r) 값은 $34 \mu\text{C}/\text{cm}^2$ 에서 $38 \mu\text{C}/\text{cm}^2$ 로 증가하였다. 650°C로 열처리한 PZT 박막의 경우 전류분극(P_r)과 항전계(E_c)는 $10 \mu\text{C}/\text{cm}^2$, $70 \text{kV}/\text{cm}$ 를 나타내었으며, 750°C로 열처리한 PZT 박막은 $P_r=6 \mu\text{C}/\text{cm}^2$, $E_c=35 \text{kV}/\text{cm}$ 로 감소하는 경향을 나타내었다. PZT bulk의 경우 grain 사이즈가 적어질수록 항전계는 커진다고 알려져 있으며⁴⁾, PZT 박막 열처리온도에 따라 grain size가 변화하여 나타난 것으로 사료된다. PZT 박막의 이력곡선 모두 전계의 방향으로 다소 shift 되어 비대칭 모양 보이고 있다. 이와 같은 특성은 PZT 박막과 전극 사이에 공간 전하가 축적되어 그만큼의 전계가 유도된 것으로 사료된다.

반복된 분극반전으로 인한 PZT 박막의 fatigue 특성을 그림 4에 나타내었다. 750°C로 PZT 박막의 P_r 값은 10^7 cycle 까지는 약 12%의 감소를 나타내며, 10^9 cycle 후에 약 34%의 감소를 나타내었다.

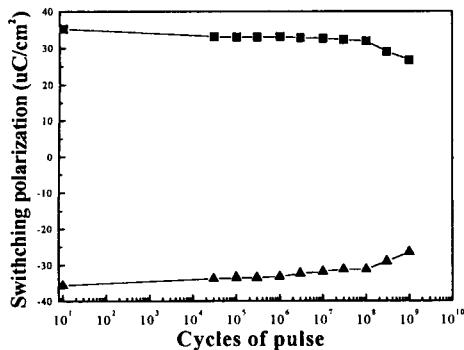


그림 4. PZT 박막의 fatigue 특성

Fig. 4. Fatigue Characteristics of PZT thin films annealed at 750°C for 2min.

이는 계속되는 분극 반전으로 인한 전극, 강유전체 계면간의 산소 공공의 영역이 강유전체 내부로 성장되어 나타난 것으로 사료되며⁵⁾, Pt 하부전극위에 성장한 PZT 박막의 경우 10^6 ~ 10^9 cycle 사이에 갑작스러운 분극의 감소가 일어난다는 보고 와 일치 한다.⁶⁾

주파수 1kHz에서 측정한 750°C로 후열처리후의 인가전압에 따른 Pt/PZT/Pt 캐패시터구조의 C-V 특성을 그림 5에 나타내었다. PZT 박막의 전계에 따른 분극의 변화가 캐패시턴스 값에 영향을 미침을 알 수 있다. 이력 특성이 인가전압에 따라 비대칭 현상을 나타내는 것은, PZT 박막 내에 내부 전계가 유도 된 것으로 사료되며, 이러한 결과는 750°C 열처리 이후의 이력곡선 특성과 상응한다.

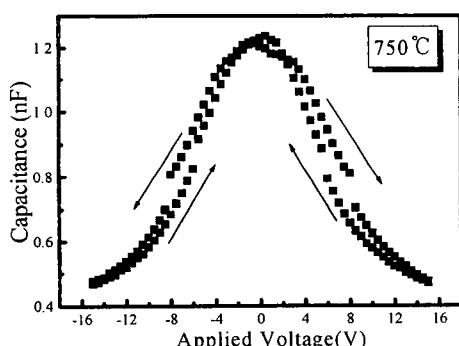


그림 5. 인가전압에 따른 Pt/PZT/Pt 캐패시터구조의 C-V 특성

Fig. 5. Capacitance versus voltage characteristics of Pt/PZT/Pt capacitor annealed at 750°C for 2 min

4. 결 론

본 연구에서는 Pt/SiO₂/Si 기판위에 RF 마그네트론 스퍼터링 성장한 PZT 박막을 후열처리 이후 강유전 특성에 대하여 고찰하였다. RTA법으로 2분간 후열처리한 결과 열처리 온도가 올라갈수록 grain size를 변화시켜, 750°C 이상의 열처리에서 어떠한 pyrochlore 상없이 안정된 PZT (101)면으로 우선 성장되었다. PZT 박막의 열처리 온도를 650°C에서 750°C로 증가시킬 경우 최대분극(P_s)값은 34 μ C/cm²에서 38 μ C/cm²로 증가하였으며, 항전계(E_c)는 항전계(E_c)는 70kV/cm에서 $E_c=35$ kV/cm로 감소하였다. 750°C에서 2분간 후열처리한 PZT 박막의 fatigue 특성은 10^9 cycle 후에 약 34%의 감소하였으며, 1kHz의 주파수에서 974 정도의 유전상수 값을 나타내었다.

참고 문헌

- [1] Q. X. Jia, Z. Q. Shi, J. Yi, and W. A. Anderson, J. of Elect. Mat., Vol. 23, No. 1, pp. 53-56, 1994.
- [2] G Velu, D. Remiens, and B. thierry, Journal of the European Ceramic Society, Vol. 17, pp. 1749-1754, 1997.
- [3] Ilsub Chung, June Key Lee, Changjung Kim, and Chee Won Chung, Integrated Ferroelectric, Vol. 16, pp. 705, 1997.
- [4] Min-Seok Jeon, Jae Bok Lee, and Duck Kyun Choi, Jpn. J. Appl. Phys., Vol. 37, pp. 3391, 1998
- [5] R. Ramesh, Thin film ferroelectric materials and devices, pp. 221(1997).
- [6] Colla, E. L., Kholkin, A. L., Taylor, D., Tagantsev, A. K., Brooks, K. G. and Setter, N., Micro-electronic Engineering, 1995.