

DRAM소자용 PLZT 박막의 두께에 따른 전기적 특성에 관한 연구

박 용 범*, 장 낙 원**, 마 석 범***, 김 성 구*, 최 형 옥****, 박 창 엽*
* 연세대학교 전기공학과, *** 삼성전자 반도체연구소
*** 용인송담대학 전기설비과, **** 경원대학교 전기전자공학부

A Study on Electrical Characteristics of the PLZT Thin Film According to Thickness for DRAM Capacitor

Yong-Bum Park*, Nak-Won Jang**, Suk-Bum Mah***,
Seong-Goo Kim*, Hyung-Wook Choi****, Chang-Yub Park*

Abstract

PLZT thin films on Pt/Ti/SiO₂/Si substrate were fabricated with different Thickness by pulsed laser deposition. 14/50/50 PLZT thin film showed a maximum dielectric constant value of $\epsilon_r=985$ at 5000Å, and $\epsilon_r=668$ at 2000Å. P-E hysteresis loop of 14/50/50 PLZT thin film was slim ferroelectric. Leakage current density of 14/50/50 PLZT thin film was 10^{-8} A/cm² at 2000Å.

Key Word(중요용어) : PLZT thin film, Pulsed Laser Ablation(PLD), slim ferroelectric region(슬림영역 강유전체)

1. 서 론

1970년대 초, Haertling과 Land는 압전소자인 PZT의 Pb의 일부를 La로 치환한 PLZT 벌크세라믹스를 제작하였다. 이들은 PLZT가 Zr/Ti 몰비와 La 치환량에 따라 다양한 결정구조를 가지며, 강유전성, 압전성, 전기광학효과 등의 다양한 성질을 지니고 밝혀졌으며, 최근들어 DRAM과 FRAM용 메모리 capacitor로서의 응용이 각광받고 있다.

고집적 DRAM용 capacitor로 응용이 되는 강유전체는 강유전특성으로 인해 잔류분극의 피로현상과 분극의 유전완화현상을 나타내므로 이를 피할 수 있는 슬림영역 강유전체나 상유전체가 요구된다 [1][2].

PLZT를 박막화시키는 방법에는 MOD[3], CVD[4], Laser ablation[5], sputtering[6], Sol-Gel법 [7]등이 있으며, 방법에 따라 장단점이 있기 때문에 응용분야와 목적에 따라 적절한 제조 방법이 선택

되어야 한다.

과거 YBCO 등의 초전도체 박막형성에 적용되어 왔던 Pulsed Laser Deposition(PLD)법이 최근 들어 강유전체 박막의 제작에 적용되고 있다. PLD법은 물리적 증착법의 하나로 단광장의 laser pulse로 target 표면을 용제(ablation)함에 의해서 기판 위에 막을 형성시키는 방법이다. 이 방법의 장점은 화학양론(stoichiometry)이 우수한 다성분계화합물 박막의 제작과 배향성을 가지는 다결정 박막을 epitaxy 하게 성장시킬 수 있는 장점을 가진다[5].

따라서, 본 논문에서는 DRAM capacitor로 응용 가능한 슬림영역 14/50/50 PLZT 박막을 PLD법으로 Pt/Ti/SiO₂/Si 기판위에 성장시간을 조절하는 방법으로 박막의 두께를 변화시켜 제작하여 그의 전기적 특성을 고찰하였다.

2. 실험

실험을 위한 Target은 일반적인 산화물 혼합법을 사용하여 제작하였다. PLZT 박막을 제조하기 위한 기판으로는 Pt(2000Å)/Ti(500Å)/SiO₂(6000Å)/Si를 사용하였다.

레이저원으로는, 파장 355nm의 Nd:YAG laser를 사용하여 타겟을 ablation 하였다. 본 실험에 사용한 PLD 시스템의 구조는 그림 1과 같다. 기판을 결정 성장 온도로 가열시킨 상태에서 증착을 행하는 in-situ 방법을 적용하였다. 이 방법에서는 증착된 박막의 결정성 및 표면 morphology가 증착시의 기판온도와 분위기 산소압에 크게 영향을 받으므로, 산소압을 200mTorr, 기판온도를 600℃로 설정하여 증착하였다. 이 때 레이저 에너지밀도 2 J/cm², 주파수 5Hz로 증착하였으며, 증착이 끝난 시료는 1 atm의 O₂ 분위기에서 증착온도를 그대로 유지한 채로 15 분간 후열처리 하였다. 이 때 증착시간을 12 분에서 30분으로 변화시켜, 2000Å에서 5000Å까지 박막의 두께를 변화시켰다.

박막의 전기적 특성을 측정하기 위하여 진공 증착기를 사용하여 Au를 상부전극으로 형성시켜 MFM (금속-강유전체-금속)구조의 직경 250μm인 원형캐패시터를 제작하였고 이것으로 유전상수, 유전손실, 이력곡선 특성, 누설전류를 측정하였다.

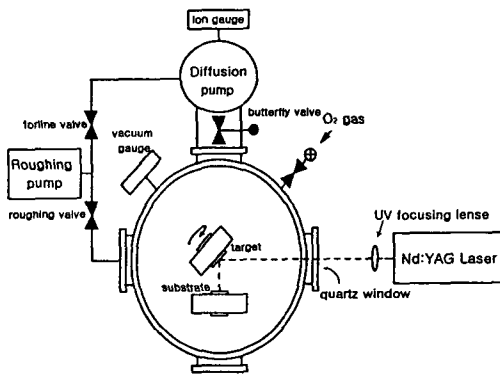


그림 1. PLD system

유전특성은 HP 4663A LCR meter를 사용하여 1KHz, 100mV에서 측정하였고, 이력곡선은 Sawyer - Tower 회로를 이용하여 인가전압 1KHz, -12V ~ +12V의 범위에서 측정하였으며, 충전특성은 저항을 직렬로 연결한 후 unipolar pulse를 인가하여 저항을 나타내는 충전응답을 오실로스코프로 조사

하여 그 결과를 적분하여 전하저장밀도를 측정하였다. 누설전류는 KEITHLEY 236, 237로 0 ~ 20V의 범위에서 측정하였다.

3. 결과 및 고찰

PLD 법으로 제작된 PLZT 박막의 두께에 따른 유전특성을 측정하였다. 그림 2는 박막의 두께를 변화시키면서 관찰한 유전율과 유전손실의 변화를 나타내었다.

이 그림에서 박막의 두께가 얇아질수록 유전율이 감소함을 알 수 있다. 이는 박막의 두께가 얇아질수록 전극과 박막사이의 계면에서 공간전하층이 발생하여 이중층의 캐패시터 셀을 구성하게 되어 계면의 영향이 커지기 때문이다.

박막의 두께가 증가할수록 유전상수값은 증가하여 5000Å일 때 985를 나타내었고, 2000Å일때도 668의 유전상수를 나타냄을 알 수 있다. 또한 유전손실은 0.02정도로 큰 변화를 보이지 않았음을 알 수 있다.

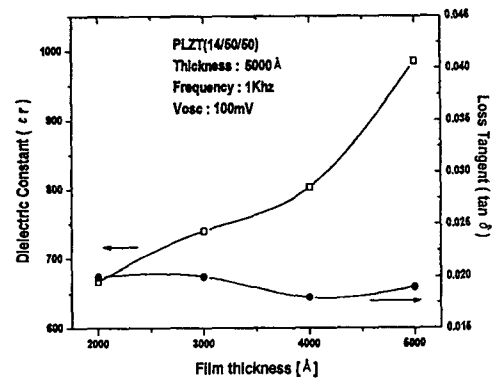


그림 2. 14/50/50 PLZT 박막의 두께에 따른 유전상수와 유전율의 변화

다음으로 PLD법으로 제작된 PLZT 박막의 두께에 따른 이력 곡선을 측정하였다. 그림 3은 14/50/50 PLZT 박막의 두께를 변화시키며 관찰한 이력곡선을 나타내었다.

이 그림을 보면, 14/50/50 PLZT 박막의 잔류분극은 두께에 상관없이 거의 없다는 사실을 알 수 있다. 하지만, 두께가 두꺼울수록 슬립영역을 나타냄을 알 수 있다.

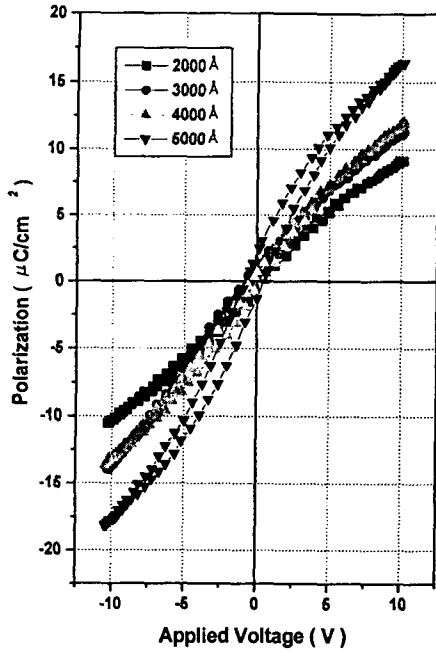


그림 3. 14/50/50 PLZT 박막의 두께에 따른 이력곡선의 변화

PLD법으로 제작된 PLZT 박막의 두께에 따른 충전특성을 측정하였다. 그림 4는 14/50/50 PLZT 박막의 두께를 변화시키면서 관찰한 충전특성을 나타내었다.

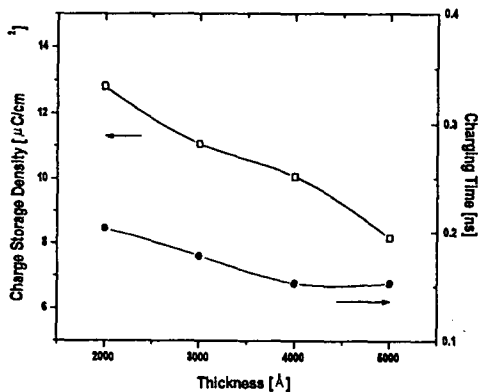


그림 4. 14/50/50 PLZT 박막의 두께에 따른 전하 충전밀도와 충전시간의 변화

이 그림을 보면 전하충전밀도가 두께가 증가함에 따라 2000Å일때에 $12.8 \mu\text{C}/\text{cm}^2$ 에서 5000Å일때는 $8.2 \mu\text{C}/\text{cm}^2$ 으로 감소함을 알 수 있다. 동일한 물질의 경우 전하충전밀도는 두께에 반비례하지만, 14/50/50 PLZT박막은 두께가 얇아지면 유전율이 감소하기 때문에 전하충전밀도의 감소율은 줄어들게 된다. 또한 충전시간도 0.20ns에서 0.15ns로 감소하였다.

PLD법으로 제작된 PLZT 박막의 두께에 따른 누설전류를 측정하였다. 그림 5는 14/50/50 PLZT 박막의 두께를 변화시키면서 관찰한 누설전류밀도를 나타내었다.

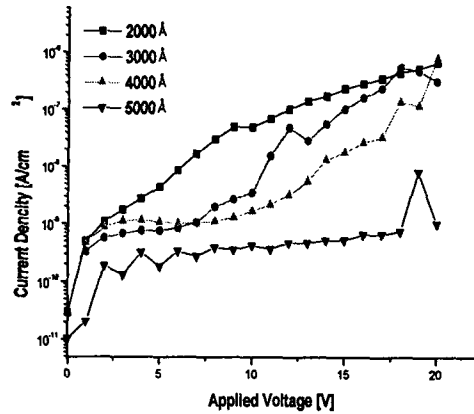


그림 5. 14/50/50 PLZT 박막의 두께에 따른 누설전류밀도의 변화

DRAM Capacitor응용에서 누설전류밀도는 DRAM의 리플레쉬타임을 결정하게 하는 중요한 요소이다. 즉, 누설전류밀도가 작을수록 capacitor가 방전하기 어려워지므로, 그만큼 자주 리플레쉬를 해주지 않아도 되게 되며, 이는 더 고속의 DRAM을 제조할 수 있게 한다.

그림 5에서 박막의 두께를 5000Å으로 성막하였을 때에는 인가전압 3V까지 $10^{-9} \text{A}/\text{cm}^2$ 이하로 나타났으며, 두께가 감소할수록 누설전류밀도가 증가하는 것을 관찰할 수 있다.

이는 박막의 두께가 얇아질수록, 금속-강유전체 계면에서의 영향이 커지므로 유전율이 감소하고, tunneling이 발생하기 쉬워져 누설전류밀도가 증가하기 때문이다.

하지만 박막의 두께가 2000Å일때에도 인가전압

3V까지 10^{-8}A/cm^2 이하로 나타나 DRAM 응용이 가능한 것으로 나타났다.

4. 결 론

본 연구에서는 PLD법을 이용하여 Pt/Ti/SiO₂/Si 기판 위에 14/50/50 PLZT 박막의 제조시 박막의 두께에 따른 전기적 특성변화를 알아보았다.

PLZT 박막의 유전상수, 유전손실, 누설전류, 이력곡선, 전하충전밀도, 충전시간 등의 전기적 특성을 측정하여 다음과 같은 결론을 얻었다.

1. PLD 법에 의해 제조된 14/50/50 PLZT 박막은 기판온도 600°C, 산소압 200mTorr, 레이저 에너지 밀도 2 J/cm^2 , 박막의 두께 5000Å에서 유전상수는 최대 985를 나타내었으며, 유전손실은 두께변화에 대해 크게 변화를 보이지 않았다.
2. PLD법에 의해 제조된 14/50/50 PLZT 박막의 이력곡선은 두께의 변화에 대하여 잔류분극은 변화를 보이지 않으며, 두께가 증가할수록 슬립화한다
3. PLD법에 의해 제조된 14/50/50 PLZT 박막의 전하충전밀도와 충전시간은 모두 두께가 증가함에 따라 $12.8 \mu\text{C/cm}^2$ 에서 $8.2 \mu\text{C/cm}^2$, 0.20ns에서 0.15ns로 감소하였다.
4. PLD법에 의해 제조된 14/50/50 PLZT 박막의 누설전류밀도는 두께가 감소함에 따라 낮아졌으며, 2000Å에서도 인가전압 3V까지 10^{-8} A/cm^2 이하로 나타났다.
5. 이런 결과를 종합해 보았을 때 PLD법에 의해 제조된 2000Å의 두께를 가지는 14/50/50 PLZT 박막은 DRAM 캐패시터로서의 응용이 가능할 것으로 생각된다.

5. 참고문헌

- [1] Hiroshi Nakasima, Sigeki Hazumi, Tadashi Kamiya, Kouji tominaga and Masaru Okada, Electrical Properties for Capacitors of Dynamic Random Access Memory on (Pb, La)(Zr, Ti)O₃ Thin Films by Metalorganic Chemical Vapor Deposition, Jpn. J. Appl. Phys. Vol 33, pp 5139-5142, 1994
- [2] H. Watanabe, T. Mihara, H. Yoshimori and C. A. Araujo, Proc. 4th Int. Symp. Intergrated Ferroelectrics, Monterey, pp346, 1992
- [3] R. W. Vest and J. Xu, Ferroelectrics, Vol.93,

pp.21-29, 1989

- [4] Hidenobu Nakazawa, Metalorganic, J.J.A.P., Vol.30, pp.2200-2203, 1991
- [5] K. Ramkumar and J. Lee, Mat. Res. Soc. Symp. Proc., Vol.200, pp.121-126, 1990
- [6] S. Ibuki, T. Nakagawa, and Y. Hamakawa, J.J.A.P., Vol.29, No.3, pp.532-535, 1990
- [7] M. Klee, R. Eusemann, R. Waser, and W. Brand, J.Appl.Phys., Vol.72(4), pp.1566-1576, 1992