

## SCT 박막의 상부전극 특성

### Top Electrodes Properties of SCT Thin Films

조춘남\*, 김진사\*, 전장배\*\*, 유영각\*\*\*, 김충혁\*, 박용필\*\*\*\*, 박춘배\*\*, 김용주\*\*\*\*\*, 이준옹\*  
(C.N.Cho, J.S.Kim, J.B.Jeon, C.H.Kim, Y.G.Yoo, Y.P.Park, C.B.Park, Y.J.KIM, J.U.Lee)

\* 광운대학교 전기공학과 \*\* 원광대학교 전자재료공학과 \*\*\* 충청대학교 전자공학과

\*\*\*\* 동신대학교 전기전자공학과 \*\*\*\*\* 충주대학교 전기공학과

\* Dept. of Electrical Eng. Kwangwoon University.

\*\* Dept. of Electronic Materials Eng. Wonkwang University.

\*\*\* Dept. of Electronic Eng. ChungCheong college.

\*\*\*\* Dept. of Electric & Electronic Eng. Dongshin University.

\*\*\*\*\* Dept. of Electrical Eng. Chungju University.

#### Abstract

$(Sr_{0.85}Ca_{0.15})TiO_3$ (SCT) thin films were deposited on Pt-coated  $TiO_2/SiO_2/Si$  wafer by the rf sputtering method. Experiments were conducted to investigate the electrical properties of SCT thin films with various top electrode. C-F and C-V measurements show that SCT thin films annealed at 600°C have a larger capacitance than SCT thin films deposited at 400°C, and there is nearly no difference between top electrodes. I-V measurement show that Pt top electrode have a good leakage current density of  $< 10nA/cm^2$ , making them suitable for DRAM application

#### 1. 서 론

최근의 기억소자 직접기술은 고속화와 더불어 대용량화가 급속히 진행되고 있다. 하지만 DRAM의 충분한 정전용량 보유를 위한 방안으로 기억용 박막 캐패시턴스 면적을 증가시키는 기법과  $SiO_2$  박막화가 한계에 이르게 되어 유전상수가 큰 재료의 개발이 필요하게 됨에 따라 고유전물질에 대한 연구가 진행되고 있다. 현재 진행되고 있는 고유전물질에는  $TiO_2$ ,  $ZrO_2$ ,  $Ta_2O_5$ ,  $Nb_2O_5$ ,  $BaTiO_3$ ,  $PbTiO_3$ ,  $SrTiO_3$ ,  $Pb(Zr, Ti)O_3$ ,  $SrBi_2Ta_2O_9$  등이 있으며, 고유전물질의 제조 방법으로는 sputtering에 의한 방법, LSCVD, PECVD, 그리고 MOD, MOCVD 등이 있다.<sup>1,2)</sup> 이러한 고유전율 박막재료의 실용화에 있어서 해결해야 할 중요한 문제점 중의 하나가 바로 전극물질의 선택 및 관련공정의 개발이다.<sup>3)</sup> DRAM capacitor를 위한 전극의 궁극적인 역할은 integrated MIM 구조에서의 고유전율 유지, 누설전류밀도(leakage current density)의 감소, 절연파괴 전계(breakdown voltage strength)의 증가 등을 들 수 있다.<sup>4)</sup> 현재 여러 종류의 하부전극 위에 고유전물질이 제조되어 증착조건이 박막의 결정성, 미세구조 및 계면구조에 미치는 영향에 대해서는 고찰되고 있으나 상부전극에 따른 전기적 특성에 대해서는 거의 고찰되지 않았다.

따라서 본 연구에서는  $SrTiO_3$ 계 박막의 Sr의 일부를 Ca로 치환시켜  $(Sr_{0.85}Ca_{0.15})TiO_3$ (SCT)박막을

제조하여 다양한 상부전극(Pt,Al,Ag,Cu)을 스퍼터링과 열증착법을 이용하여 증착한 후, 전기적인 특성을 비교함으로써 우수한 특성을 나타내는 최적의 상부전극을 얻고자 하였다.

#### 2. 본 론

##### 2.1 SCT 박막 제조

본 연구에서는 구조적 및 전기적 특성이 안정하고 우수한 것으로 알려진  $SrTiO_3$ 계 세라믹 박막을 제조하기 위하여  $(Sr_{0.85}Ca_{0.15})TiO_3$ 의 조성비로 조성된 타겟을 제작하였다. 본 실험에 사용된 웨이퍼는 비저항값이  $10\sim23[\Omega cm]$ 인 P-type  $Pt/TiO_2/SiO_2/Si(100)$  실리콘 웨이퍼이며 사양은  $SiO_2=3000[A]$ ,  $TiO_2=500[A]$ ,  $Pt=1500[A]$  등이다. 실리콘 웨이퍼는  $10\times10[mm]$ 으로 절단하여 깨끗이 초음파 세척함으로써 표면에 잔류하는 불순물을 완전히 제거하였으며, 증착시 SCT 박막에 대한 스퍼터링 조건은 표 1에 나타내었다. 또한 400[°C]에서 증착된 박막을 600[°C]로 1분 동안 후열처리(post-annealing) 하였으며, 상부전극(top electrode) Pt는 스퍼터링법(Sputter) 그리고 나머지 상부전극은 열증착법(evaporated)을 이용하여 직경 1[mm]의 크기로 각각 증착하여 사용하였다.

##### 2.2 측 정

SCT 박막에 대한 결정립 크기와 표면상태 등을 관찰하기 위하여 주사 전자 현미경(SEM)을 이용하

여 관찰하였으며, 증착온도 및 열처리 온도에 따른 결정구조의 변화를 관찰하기 위하여 X-선 회절분석법(XRD)을 이용하여 분석하였다. 시편의 두께는 SEM의 과단면과 ellipsometer (GAERTNER, L116 C)를 사용하여 측정하였으며, 두께는 대략 5000[Å]이었다. 정전용량의 주파수 특성은 LF Impedance Analyzer(HP 4192A)를 사용하여 Oscillation 전압을 1[Vrms], 1~10000[kHz]의 주파수 범위에서 정전용량 및 손실계수를 측정하였다. 박막의 전압-전류특성은 Source Measure Unit(Keithley 236)을 사용하여 측정하였다.

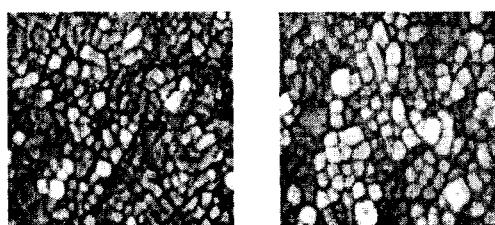
표 1. SCT 박막의 스퍼터링 조건

Target(2inch)	(Sr <sub>0.85</sub> Ca <sub>0.15</sub> )TiO <sub>3</sub>
Substrate	P-type Pt/TiO <sub>2</sub> /SiO <sub>2</sub> /Si(100)
Base pressure	5×10 <sup>-6</sup> [Torr]
Working pressure	2×10 <sup>-2</sup> [Torr]
RF power	140 [W]
Substrate temperature	400 [°C]
Ar : O <sub>2</sub>	4 : 1
Target-Substrate distance	40 [mm]
Deposition time	120 [min]

### 3. 결과 및 고찰

#### 3.1 구조적인 특성

사진 1에 시편의 기판온도 400[°C]에서 증착된 박막과 600[°C]로 후속 열처리한 박막 표면의 미세구조를 나타내었다. 600[°C]의 후속 열처리에 의해서 시편의 결정립이 뚜렷하고 치밀하게 성장되었음을 확인할 수 있었다.



(a) 400[°C] (b)post-annealing(600[°C])

사진 1. SCT 박막의 전자 현미경 사진

그림 1은 기판온도 400[°C]에서 결정성과 후속 열

처리가 SCT 박막의 결정구조에 미치는 영향을 알아보기 위하여 XRD 분석을 행하였다. 열처리 후 시편의 상대적인 피크 크기를 볼 때 후속 열처리에 의해 박막의 결정성이 향상됨을 알 수 있다. 이것은 기판온도 400[°C]에서 남아있던 비정질 구조가 후속 열처리에 의해서 결정화가 촉진되는 것으로 생각된다.<sup>5)</sup>

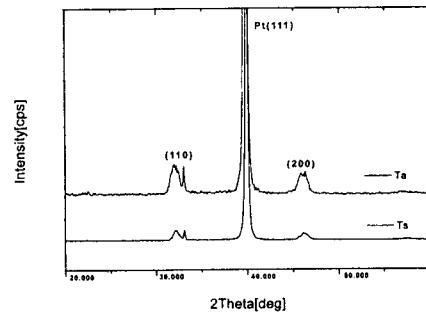


그림 1. SCT 박막의 XRD

SCT 박막의 EDS 분석 결과를 표2에 나타내었다. 표 2에서 알수 있듯이 모든 시편은 B-site의 결핍된 조성비에 의해서 화학량론적인 비로부터 약간 벗어남을 나타내었다. 이것은 타겟의 조성 (Sr<sub>0.85</sub>Ca<sub>0.15</sub>)TiO<sub>3</sub>에서 Ca 원소의 스퍼터링률, 즉 기판에 달라붙는 접착율이 크기 때문으로 판단된다.<sup>6)</sup>

표2. SCT 박막의 A/B 비율

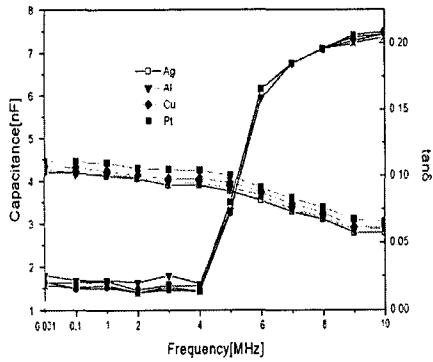
Sr	Ca	B-site (Ti)	A/B ratio (Sr+Ca)/Ti
10.293	2.005	11.316	1.086

#### 3.2 전기적 특성

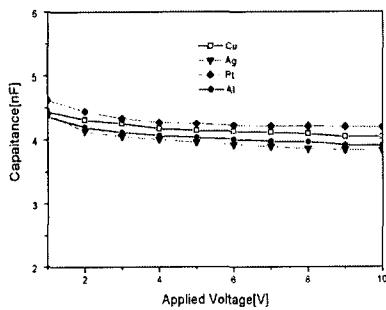
##### 3.2.1 상부전극에 따른 SCT 박막의 캐패시턴스 특성

그림 2에 상부전극에 따른 SCT(400°C) 박막의 캐패시턴스의 특성을 나타내었다. 그림 2(a)는 Pt/TiO<sub>2</sub>/SiO<sub>2</sub>/Si 기판을 사용하여 400°C에서 증착한 SCT 박막의 주파수에 따른 캐패시턴스 특성 측정 결과이다. 그림(a)에서 보는 것처럼 상부전극에 따른 캐패시턴스의 주파수 특성은 큰 차이를 나타내지 않았다. (a)의 Capacitance-frequency curve에서 상부전극들은 주파수가 증가함에 따라 capacitance가 약간씩 감소하였다. (b) Curve는 M(top electrode)/I(SCT)/M(Pt) 구조로 인가전압이 증가함에 따라 capacitance가 감소하는 양상을 보이고 있다. 인가전압이 증가함에 따라 capacitance가 감소하는 것은 상부전극과

SCT 박막의 계면층에 space charge region의 영향 때문으로 생각된다.<sup>7)</sup> 그림 (a) curve에서  $\tan \delta$  값은 4[MHz]까지 모두 3%미만을 나타내었다.



(a) SCT 박막의 상부전극에 따른 캐패시턴스의 주파수 특성



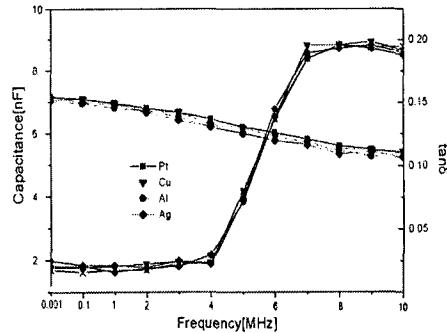
(b) SCT 박막의 상부전극에 따른 캐패시턴스의 인가전압 특성.

그림2. 상부전극에 따른 SCT(400°C) 박막의 캐패시턴스의 특성.

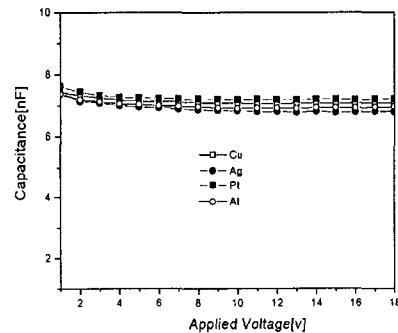
그림 3은 600°C에서 후속열처리시킨 SCT시편에 다양한 상부전극을 증착시킨후 주파수-인가전압에 따른 캐패시턴스의 변화를 나타낸 것이다. 그림 2와 비교해 600°C에서 후속열처리하였을 경우 캐패시턴스는 약간 증가하였으며 모든 상부전극에서 주파수가 증가함에 따라 캐패시턴스가 조금씩 감소함을 보이고 있다. 600°C에서 후속열처리 하였을 경우 캐패시턴스가 증가하는 것은 SCT 박막에서 top electrode/SCTinterface에서 roughness의 smoothing에 기인한 것으로 보인다.<sup>7)</sup> 또한 주파수가 증가할 때 캐패시턴스가 감소하는 이유는 주파수가 증가함에 따라 interfacial capacitance에 기인하는 분산(dispersion)때문으로 사료된다.<sup>8)</sup>

### 3.2.2. 상부전극에 따른 SCT박막의 I-V 특성

400°C에서 제조한 SCT 박막에 상부전극을 Pt, Cu, Al, Ag로 하여 MIM 구조로 만든후 누설전류(Leakage current)를 측정한 전류-전압 특성곡선은 그림 4와 같다.



(a) SCT 박막의 상부전극에 따른 캐패시턴스의 주파수 특성

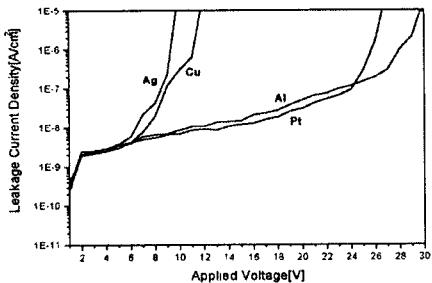


(b) SCT 박막의 상부전극에 따른 캐패시턴스의 인가전압 특성.

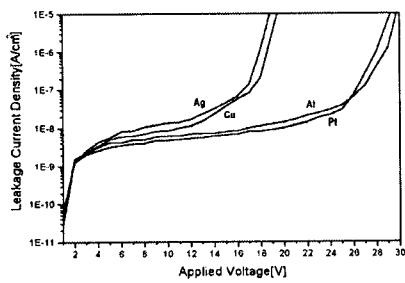
그림3. 상부전극에 따른 Post-annealing(600°C) SCT박막의 캐패시턴스의 특성.

그림4(a)은 400°C SCT 박막의 I-V 특성 곡선으로서 상부전극이 Ag, Cu, Pt, Al의 모든 경우 1.5V에서 큰 차이 없이  $10^{-9}(\text{A}/\text{cm}^2)$ 이하의 양호한 누설전류밀도를 나타내었다. 그림4(b)에서 600°C에서 후속열처리한 SCT 박막의 누설전류밀도는 1.5V에서 상부전극에 따라 큰차이 없이  $10^{-10}(\text{A}/\text{cm}^2)$ 이하의 우수한 누설전류밀도를 나타내었다. 전압이 증가함에 따라 누설전류밀도가 증가함을 관찰할수 있는데 누설전류밀도가 증가하는 것은 oxygen vacancies와 같은 defects의 발생에 기인하며 이러한 현상은 electrode/ SCT interface 또는 grain boundary에서 발생되며 defect가 SCT박막의 grain boundary에서

electrode/SCT interface에서 barrier heights를 낮게 하게 때문으로 생각된다.<sup>7)</sup>



(a) SCT(400°C) 박막의 I-V 특성



(b). Post-annealing SCT(600°C) 박막의 I-V 특성  
그림4. 상부전극에 따른 SCT 박막의 I-V 특성

그림4에서 저전압에서 상부전극에 따른 누설전류 밀도가 큰 차이는 없었으나 Pt를 상부전극으로 하였을 경우 가장 낮은 누설전류 밀도를 나타내었으며 이외의 상부전극에 따른 누설전류값은 크게 다르지 않게 나타남을 관찰할 수 있었다. 그 이유는 일함수가 크게 차이가 나지 않아 전압을 인가할 때에 전자들의 양이 비슷하기 때문인 것으로 보인다.<sup>9)</sup> 또한 Pt, Al의 경우 유사한 파괴전압 특성을 나타내었으나 Al을 상부전극으로 하였을 경우 더 양호한 파괴전압특성을 얻을 수 있었다.

#### 4. 결 론

$(\text{Sr}_{0.85}\text{Ca}_{0.15})\text{TiO}_3$  (SCT)박막을 RF 스퍼터링법으로 증착온도 400°C에서 제조하여 600°C에서 후열처리하였다. 제조된 SCT박막위에 상부전극을 스퍼터링법(Pt)과 열증착법(Al, Ag, Cu)으로 각각 증착하여 전기적 특성을 비교분석함으로써 최적의 상부전극을 얻고자 하였다. XRD 분석으로부터 SCT 박막은 모든 조건에서 (110)(111)(200)배향성을 나타내었

으며 600°C에서 후속열처리 하였을 경우 박막의 결정성이 향상됨을 알수 있었다. SEM 분석을 통해 600[°C] 후속열처리시 뚜렷한 결정성의 향상을 확인 할 수 있었다. 400°C에 증착한 SCT 박막과 600°C의 후속열처리한 SCT 박막의 C-F 특성과 C-V특성은 열처리한 후 약간 증가하였고 I-V특성을 측정한 결과 Pt가 SCT 박막의 전극으로서 우수한 특성을 나타내었으며 Al이 가장 높은 파괴전압특성을 나타내었다.

#### 참 고 문 헌

- 1) D. H. Lee, "Future Evolution of DRAMs and Its Materials", Integrated Ferroelectrics, vol. 17. pp. 113-126, 1997.
- 2) K.S. Tang, W.S.Lau, and G.S.Smudra , "Trends in DRAM Dielectrics", IEEE Circuit & Devices May, 1997 pp27-34
- 3) S.O.Park, C.S.Hwnag, H.J.Cho, C.S. Kang, H. K. Kang. "Fabrication and Electrical Characterization of Pt/(Ba,Sr)TiO<sub>3</sub>/Pt Capacitors for Ultralarge-Scale Integrated Dynamic Random Access Memory Applications", Jpn. Appl. Phys. vol. 35(1996), Part I , no, 2B pp. 1548-1552
- 4) Y. Tarui, "Future DRAMs Development and Prospects for Ferroelectric Memories", IEDM 94, pp. 7-16, 1993
- 5) L. P. Cook, M. D. Vaudin et al., "Microstructural Changes during Processing of Laser Deposited BaTiO<sub>3</sub> and PZT Thin films", MRS Symposium Proceeding, Vol.202, pp.241~245, 1991.
- 6) Z. Surowiak, A. M. Margolin, I. N. Zaharochenko, and S. V. Biryukov, "The Influence of structure on the Piezoelectric properties of BaTiO<sub>3</sub> and (BaSr) TiO<sub>3</sub> Thin Films with a Diffuse Phase Transition", Thin Solid Films, Vol.176, pp.227~246, 1989.
- 7) P.C.Chen, H.Miki, Y. Shimamoto, Y Matsui, M. Hiratani and Y.Fujisaki " Effects of Post-Annealing Temperatures and Ambient Atmospheres on the Electrical Properties of Ultrathin (Ba,Sr)TiO<sub>3</sub> Capacitors", Jpn. J. Appl Phys, Vol. 37(1998) pp. 5112-5117
- 8) B.E. White, Jr., P.Y.Chu, S.Zafar, V.Balu, D. Gentile, R.E.Jones " Dielectric Properties of Sputtered BST on IR electrodes", Mat. Res. Soc. Symp. Proc. Vol. 493(1998)165-170
- 9) S.C.Sun and T.F. Chen, " Effect of Electrode Materials and Annealing Ambients on the Electrical Properties of TiO<sub>2</sub> Thin Films by Metalorganic Chemical Vapor Deposition" ,Jpn. J. Appl Phys, Vol. 36(1997)pp.1346-1350.