

Stocker 수와 가동률의 최적화를 위한 Stocker 배치 방법

안중호, 이승범, 이철기

성균관 대학교 전기전자 및 컴퓨터 공학부

phoenix@nova2.skku.ac.kr, fivestar@ece.skku.ac.kr, cslee@yurim.skku.ac.kr

The Arrangement of Stocker for Optimization Number and Utilization

JongHo An, SeungBum Lee, Chilgee Lee

Sungkyunkwan University

School of Electrical & Computer Engineering

요 약 문

반도체 산업의 시장은 매년 증가하고 있으며 생산환경, 설비 등의 변화로 인하여 매년 많은 수의 기존 FAB Line이 변화되고 새로이 건설되고 있다. 그 동안 반도체 산업의 성장은 주로 설계기술, 설비기술, Chip Size의 소형화 등의 기술적인 개발에 의존하고 있었으나 반도체 기술의 확산, 시장 경쟁력의 격화 등으로 생산성 향상에 의한 원가절감이 성장의 근본요인이 되고 있다. 즉 FAB Line의 시스템적인 관리통제의 기술이 반도체 산업의 성패를 좌우하는 시대로 접어든 것이다.

FAB Line은 크게 Bay와 Stocker, 각 Lot (또는 Batch) 들을 운반하는 Inter-System으로 구성된다. 이러한 Line은 대체 특성, 분기 현상, 돌발 상황 등의 특수한 경우가 많아 Analytic 모델로 접근하기에는 사실상 불가능하다. 특히 Stocker와 Bay간의 이동은 더욱 그렇다. 따라서 적절한 설계과정을 거친 Simulation적 접근이 합리적이다.

본 논문에서는 FAB Line에서 Stocker 배치의 다양한 실험을 수행하였다. 그 결과 Line에서 최적의 Stocker 수와 가동률을 알아내었다. 반도체 생산라인에서는 제품별 또는 같은 제품이라도 Version이 다를 경우 FAB 공정가운데 약 10% 내외만이 바뀌는 점을 감안하면 본 논문의 결과는 쉽게 생산현장에 적용될 수 있을 것이며, 이것은 비단 반도체 공정뿐 아니라 기타 제조업에서도 적용되리라 예상된다.

1. 서론

그 동안 국내의 반도체 산업은 주로 설계기술, 설비기술, Chip Size의 소형화 등의 기술적인 개발에 의존하였다. 그러나 반도체 산업의 시장이 매년 증가하면서 생산환경도 12" Wafer 공정, Cluster Type의 설비 사용 등으로 변화하면서 많은 수의 기존의 FAB Line이 변화되고, 새로 건설되고 있다. 즉, FAB Line 자체의 시스템적인 관리 통제 기술이 반도체 산업의 성패를 좌우하게 된 것이다.

FAB Line뿐 아니라 모든 제조업의 가장 큰 문제는 바로 Bottleneck이다. 이것을 막기 위해서는 효과적인 공정계획 작성, 적정 Size 및 수의 Stocker의 배치가 이루어져야 한다.

본 논문에서는 FAB Line에서의 네 가지 형태의 Stocker 배치를 통해서 가장 효과적인 Stocker 수를 파악하고, 적절한 Stocker 가동률을 구하는데 그 목적을 둔다.

2. FAB Line의 구성

FAB Line은 그림 1에서와 같이 크게 Bay와 Stocker, Lot (또는 Batch) 을 운반하는 Inter-System으로 구성된다.

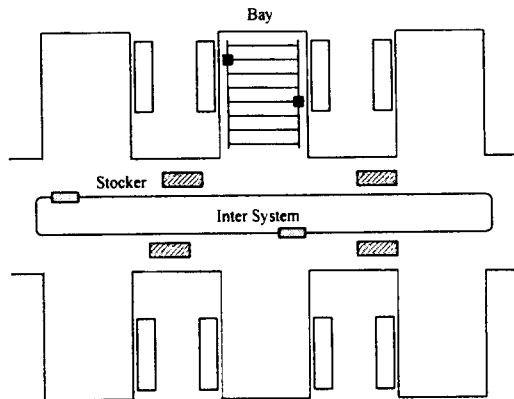


그림 1. FAB Line의 구성도

여기서 Bay는 생산 또는 계측 장비가 위치하고 거의 대부분의 공정들이 이곳에서 행해진다.

이곳에서 Lot (또는 Batch) 의 이송은 보통 Operator 또는 AGV (Auto Guided Vehicle) 를 통해서 이루어진다. Stocker는 다음 공정을 대기하는 Lot들이 저장되는 일종의 창고로써, 대부분의 Stocker는 자동으로 저장, 반출된다. Inter-System은 Lot을 각 Bay로 운반해주며, 보통 AGV, OHT (Over Head Transport) 등을 많이 사용하여 구성한다.

일반적인 반도체 공정은 하나의 Product당 Photo, Diffusion, Wet-Etch, Dry-Etch, Thin Film, 계측 공정들의 조합과 반복으로 이루어진다. FAB Line에서 이들 장비들의 집합을 Area라고 하는데, 일반적으로 Line에는 Photo, Diffusion, Dry-Etch, Thin Film의 네 개의 Area가 존재하고, Wet-Etch와 계측 Area는 각 Line마다 다르다. Wet-Etch와 계측 공정은 그 공정 시간이 상대적으로 짧고, 타 공정에 비해 자주 있기 때문에 다른 Area의 사이에 존재하는 것이 보통이다.

3. Stocker의 배치

본 논문에서 실험을 위해 사용한 FAB Line의 Layout은 그림 2와 같다.

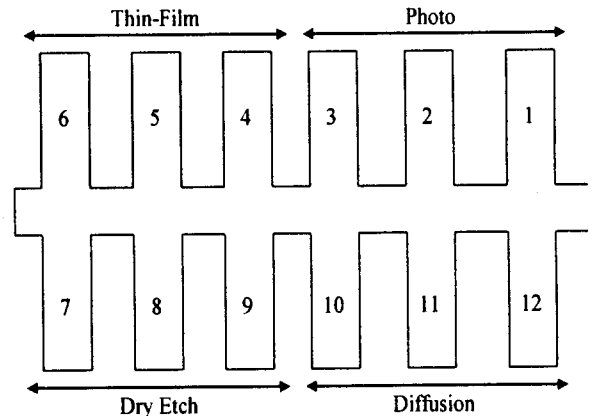


그림 2. 전체 Layout

3.1. 실험을 위한 가정

그림 2에서 각 Area당 장비는 24대, 즉 한 Bay당 8대의 장비를 배치하였으며, 각 Bay마다 두 대의 Wet-Etch 장비와 계측 장비를 추가하였다. 그러므로 12대의 장비가 하나의 Bay안에 배치되었다.

각 공정은 Idle 상태인 장비중 임의의 하나를 선택하여 사용한다. FAB 내의 평균 재공은 240 Lot을 목표로 한다. 이에 따라 Lot의 투입은 120분을 평균값으로 갖는 Exponential 분포를 따른다.

본 논문에서 실험한 Model의 초기 상태는 240 Lot의 재공이 Stocker에서 대기중이며, 모든 장비는 Idle 상태인 것으로 하였다. Lot의 Step은 반도체 공동 연구소의 공정 순서에 근거하여 총 98개로 구성하였다. 표 1은 Model에 적용한 Step의 일부이다.

SEQ	STEP	DESC	EQ
		...	
63	U0357	DIFFUSION 4.0	G-POLY POCL3
64	U0360	DIFFUSION 4.0	G-POLY DEGLAZE
65	U0364	DIFFUSION 4.0	RsCHECK
		...	

표 1. 공정순서표

모든 장비의 Process Time은 표 2와 같은 범위에서의 Normal 분포의 랜덤값을 가지게 하였다.

공정	Process Time
Photo	120±15분
Diffusion	300±30분
Wet-Etch	70±10분
Dry-Etch	40±5분
Thin Film	40±5분
계측	5±1분

표 2. 실험에 사용한 장비별 Process Time

모든 공정은 1 Lot Processing이나, Diffusion 공정은 5 Lot을 1 Batch로 설정하여 공정을 진행토록 하였다. Inter-System의 AGV는 12대로 설정하였다. 모든 장비 및 AGV, Stocker의 Down이나, Lot의 Spec-Out은 없는 것으로 하였다.

실험에 사용한 Stocker의 배치도는 그림 3과 같다.

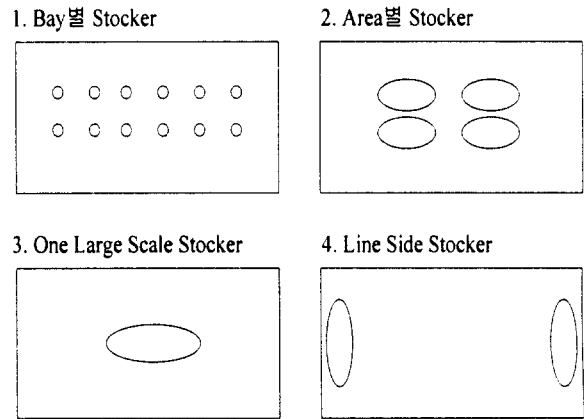


그림 3. Stocker 배치도

3.2. Bay별 Stocker

가장 일반적인 배치 방식으로 각 Bay마다 Stocker를 배치하는 방식이다.

이 배치는 Lot의 이동거리가 짧아지지만, Stocker의 개수가 Bay가 증가됨에 따라 늘어나고, 특정 Stocker의 Size가 늘어날 우려가 있다.

3.3. Area별 Stocker

이 배치는 각 Area마다 Stocker를 배치하는 방법이다. 각 Area는 공정별로 구성되어 있기 때문에 이 배치를 사용하면 공정계획을 쉽게 구성할 수 있고, Lot의 이동거리, Stocker Size, Stocker 가동률 등에서 최대의 효과를 나타낼 수 있다.

3.4. One Large Scale Stocker

이것은 FAB Line에 하나의 거대한 Stocker만

을 배치하는 방법으로, 공정이 끝난 모든 Lot들을 이곳에 저장한다. 이 배치의 장점으로 Lot의 분실을 최소화 할 수 있고, Stocker에 사용되는 비용을 확실히 절감할 수 있다. 그러나 Stocker의 가동률이 떨어지고, Lot들의 이동거리가 상당히 늘어난다. 가장 치명적인 점은 Stocker에 이상이 발생하면 Line 전체의 가동이 멈춰야 한다는 점이다.

3.5. Line Side Stocker

앞의 One Large Scale Stocker 배치를 변형시킨 방법으로, Stocker를 두 개로 늘리고 FAB Line의 양옆에 배치한 방법이다. 본 연구에서는 각각의 Stocker의 사용은 오직 Lot의 이동거리에 따라서 선택하도록 하였다. 이 배치는 앞의 One Large Scale Stocker의 장점을 포함하고, One Large Scale Stocker와는 달리 하나의 Stocker에 이상이 발생해도 Line 전체의 Down을 방지할 수 있다는 장점을 가지고 있다. 그러나 Lot의 이동거리가 상당히 길어지게 된다.

4. Simulation 결과

위의 네 가지 배치로 Simulation 수행한 결과는 다음과 같다.

4.1. Bay별 Stocker

Bay별로 Stocker를 배치하였을 경우의 Stocker와 장비 가동률, 재공은 표 3과 같다.

Bay	Stocker Util.	EQ. Util.	재공
1	17.62	56.43	17
2	14.19	44.17	18
3	15.71	48.83	14
4	12.10	76.16	11
5	14.95	78.63	14
6	9.40	76.85	10
7	10.61	24.49	9
8	9.37	20.61	12
9	11.51	18.18	11
10	34.06	77.31	37
11	27.42	76.13	28
12	31.83	78.37	33
			214

표 3. Bay별 Stocker 배치의 결과

Bay별로 Stocker를 배치하였을 경우, Stocker의 가동률은 상당히 낮다. 장비 가동률은 각 Bay마다 상당히 차이를 보이고 있다. 10-12번 Bay와 4-6번 Bay를 비교하여 보면 Step과 Process Time에 비추어보아 이런 결과가 나타나는 것으로 추측된다.

4.2. Area별 Stocker

Area별로 Stocker를 배치하였을 경우의 Stocker와 장비 가동률, 재공은 표 4와 같다.

Area Name	Stocker Util	EQ Util	재공
Photo	47.89	46.49	57
Dry-Etch	35.26	76.00	41
Thin Film	23.92	22.79	35
Diffusion	82.17	77.84	87
			220

표 4. Area별 Stocker 배치의 결과

Area별로 Stocker, 가동률의 차이가 두드러짐을 알 수 있다. 이 결과에서 Dry-Etch와 Thin Film의 Stocker 가동률이 Photo와 Diffusion의 그것과는 사뭇 차이가 나는 것을 관찰할 수 있

다.

4.3. One Large Scale Stocker

하나의 Stocker를 배치하였을 경우의 Stocker 가동률과 재공은 표 5와 같다.

Stocker Util	재공
93.05	235

표 5. One Large Scale Stocker 배치의 결과

4.4. Line Side Stocker

FAB Line의 Side로 Stocker를 배치하였을 경우의 Stocker 가동률과 재공은 표 6과 같다.

	Stocker Util	재공
Stocker 1	62.35	73
Stocker 2	84.01	154
		227

표 6. Line Side Stocker 배치의 결과

두 개의 Side Stocker의 차이가 나타난다. 이것은 Area별 Stocker 배치에서도 나타나듯이, 각 Area의 차이임을 알 수 있다.

5. 결론 및 향후 과제

FAB Line에 여러 개의 Stocker를 배치하였을 경우, Stocker의 가동률은 저하된다. 또한 공정별로 가동률에 상당한 차이를 보인다. 본 논문에서 행한 Simulation 결과는 표 3 ~ 6에서 보듯이 Area별 Stocker 배치 또는 Line Side Stocker 배치 방법의 결과가 안정적인 Stocker 가동률을 나타내었다. 또한 Stocker의 개수가 미치는 영향을 고려한다면 이 방식이 FAB내에서의 가장 적절한 Stocker 배치라고 생각할 수 있다.

본 논문에서는 Stocker의 수와 배치 방법에 대해서만 고려하였다. 만약 동선, Stocker 가격, 장비나 Stocker Down시의 대처 방법 등의 Special Rule 등을 적용한다면, 다른 배치 방법이 효율적일 수도 있다. 본 논문에서 사용한 FAB Layout

은 가장 단순한 형태를 취하고 있으므로 이를 실제 Line에 적용하면 그 결과가 바뀔 수 있을 것이다. 본 논문에서는 정확한 데이터의 부족으로 이보다 더 정확한 실험이 불가능하였다. 추후 이에 대한 보완이 가능할 경우 이를 확장, 실험할 수 있을 것이다.

참고 문헌

- [1] Atherton, Linda F & Atherton, Robert W., *Wafer Fabrication : Factory Performance and Analysis*, Kluwer Academic Press, Boston, MA, 1995
- [2] Stephen A. Campbell, *The Science and Engineering of Microelectronic Fabrication*, Oxford University Press, New York, 1996
- [3] Ben G. Streetman, *Solid State Electronic Devices*, Prentice Hall, 1995
- [4] Law, Averill M., Kelton, W. David, *Simulation Modeling & Analysis*, McGraw-Hill, 1991
- [5] Zeigler, B. P., *Object-Oriented Simulation with Hierarchical, Modular Models*, Academic Press, 1990
- [6] Liu, Chihwei, *A Modular Production Planning System for Semiconductor Manufacturing*, Ph. D. Dissertation, University of California, Berkeley, 1992
- [7] R. C. Leachman, *Modeling Techniques for Automated Production Planning in the Semiconductor Industry*, Wiley, 1993
- [8] Kelton, Sadowski, Sadowski, *Simulation with Arena*, McGraw-Hill, 1998