

시뮬레이션을 이용한 버스티 입력 트래픽을 가진 공유 버퍼형 ATM 스위치의 성능분석

김지수, 전치혁

포항공과대학교 산업공학과

경북 포항시 효자동 산 31 번지, 790-784

Tel: (0562)279-2854 Fax: (0562)279-2870

E-mail address: jisool23@postech.ac.kr, chjun@postech.ac.kr

Abstract

An ATM switch is the basic component of an ATM network, and its functioning is to switch incoming cells arriving at an input port to the output port associated with an appropriate virtual path. In case of an ATM switch with buffer sharing scheme, the performance analysis is very difficult due to the interactions between the address queues. In this paper, the influences of the degree of traffic burstiness and some traffic routing properties are investigated by using the simulation. Also, some cell access strategies including priority access and cell dropping are compared in terms of cell loss probability.

1. 서론

ATM(Asynchronous Transfer Mode)은 통계적 다중화 방식에 기초한 새로운 전송방식으로, 향후 광대역 종합정보 통신망(B-ISDN) 운용의 근간을 이룰 것으로 기대되고 있다. ATM 스위치는 ATM 망을 구성하는 기본적인 요소로 셀 교환을 수행하는 부분이며, 기존 연구를 통하여 다양한 형태의 구조가 제안되어 왔다[1]. 본 연구에서 다루어지는 공유 버퍼형 스위치는 셀 손실확률 면에서 여타 구조의 스위치에 비해 장점을 가진 것으로 알려져 있다[2]. 그러나 각 출력포트마다 지정되어 있는 가상 address 큐들 간의 상호작용

이 존재하므로 그 성능분석은 매우 어렵다 [3,4,5,6,7]. 더욱이 각 출력포트로의 트래픽 패턴 및 라우팅 특성 등과 같은 통신 트래픽의 성질을 실제와 가깝게 모델에 반영시키고자 할 경우 분석상의 복잡성은 더욱 심화된다.

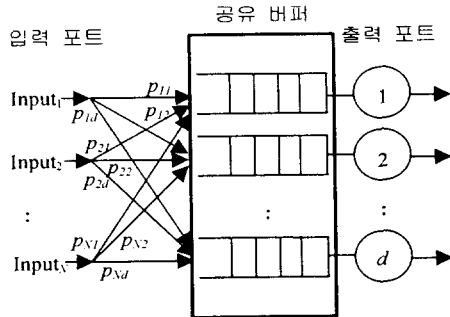
본 연구에서는 복잡한 시스템의 분석에 있어 그 활용도가 매우 높은 시뮬레이션을 이용하여 트래픽 패턴 및 라우팅 특성에 관련된 입력 파라미터의 변화가 스위치의 성능에 미치는 영향을 분석하고자 한다. 한편, 공유 버퍼형 스위치가 가지는 단점 중 하나인 출력 포트간의 공정성 문제를 보완하기 위한 트래픽 제어 기법이라 할 수 있는 우선순위 access 정책과 셀 dropping 정책을 전체 스위칭 시스템의 셀 손실확률 면에서 비교할 것이다.

논문의 구성은 다음과 같다. 먼저 2 절에서는 분석에 사용된 대기 모델을 상세히 기술하고, 3 절에서는 스위치의 성능 변동 추이를 알아보기 위하여 수행된 각종 시뮬레이션 결과를 정리한다. 마지막으로 4 절에 결론을 나타내기로 한다.

2. 대기 모델

본 분석에 사용된 공유 버퍼형 ATM 스

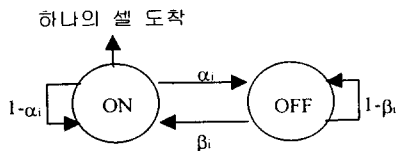
위치의 이산시간 대기 모형을 [그림 1]에 나타내었다.



[그림 1] ATM 스위치의 대기 모형

내부 블로킹을 허용하지 않는 $N \times d$ 스위치로 버퍼 공간은 d 개의 논리적으로 분리된 address 큐로 이루어져 있다. 공유 버퍼의 크기는 M 으로 제한되어 있으며, 각 출력 포트에서의 링크 스피드는 1 셀/타임슬롯이다.

임의의 한 타임슬롯 내에서는 공유 버퍼에 이미 존재하고 있던 셀에 대한 서비스가 이루어진 후, 각 입력 포트에 도착한 셀들이 저장되는 것으로 가정한다. 또한, 임의의 한 입력 포트 i 에서의 셀 도착과정은 [그림 2]에 나타낸 것과 같은 IBP(Interrupted Bernoulli Process)를 따르는 것으로 가정한다.



[그림 2] 입력 포트 i 에서의 셀 도착과정

임의의 한 입력 포트가 ON 상태에 머무는 동안 연속적으로 도착하는 셀들을 버스트(burst)로 정의하자. Correlated 라우팅 트래픽의 경우 한 버스트에 속한 모든 셀은 동일한 출력 포트에 전송되며, 입력 포트 i 에서의 어느 한 버스트에 속한 첫 번째 셀이 출력 포트

j 로 전송될 확률을 p_{ij} 로 나타낸다. 한편, uncorrelated 라우팅 트래픽의 경우에는 같은 버스트 내에 속하는지의 여부에 관계없이 입력 포트 i 에 도착한 셀이 출력 포트 j 로 전송될 확률은 모두 독립적인 것으로 가정하며 이를 p_{ij} 로 나타낸다. 여기서 $i = 1, \dots, N$ 에 대해 $\sum_{j=1}^d p_{ij} = 1$ 이다.

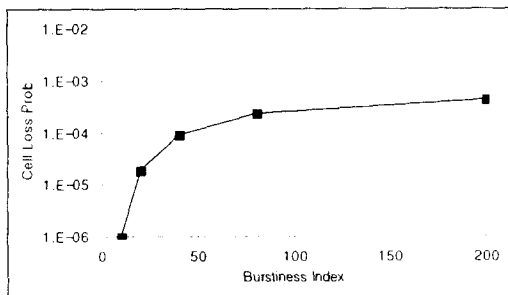
3. 시뮬레이션 결과

본 연구에서 시뮬레이션은 8×8 스위치에 대하여 수행되었으며, 각 입력 포트로의 셀 도착과정은 동질(homogeneous) IBP로, 그리고 임의의 한 셀(uncorrelated 라우팅의 경우), 혹은 한 버스트 내의 첫 번째 셀(correlated 라우팅의 경우)이 출력 포트 j 로 전송될 확률은 실제 도착이 이루어지는 입력 포트에 관계없이 일정한 것으로 가정하였다. 즉, $\alpha_i = \alpha, \beta_i = \beta$ for $i = 1, \dots, N$ 이며 $p_{ij} = p_j$ for $i = 1, \dots, N, \sum_{j=1}^d p_j = 1$ 이다. 또한, 스위칭 시스템의 mean offered load ($\frac{\beta}{\alpha + \beta}$)는 0.4로 지정하였다.

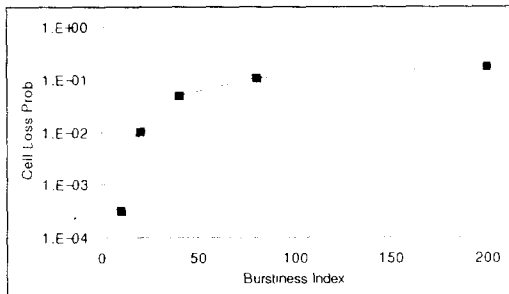
3.1. 트래픽 파라미터의 영향

본 절에서는 트래픽 버스트니스(burstiness)와 non-uniformity가 전체 스위칭 시스템의 성능에 미치는 영향을 알아보고, uncorrelated 라우팅 트래픽과 correlated 라우팅 트래픽의 성능 특성을 비교한다. 구체적인 성능 척도는 셀 손실확률이며 셀 access 정책은 랜덤 access 정책인 것으로, 즉 셀 손실이 발생할 때 손실되는 셀은 랜덤하게 선택되는 것으로 가정한다.

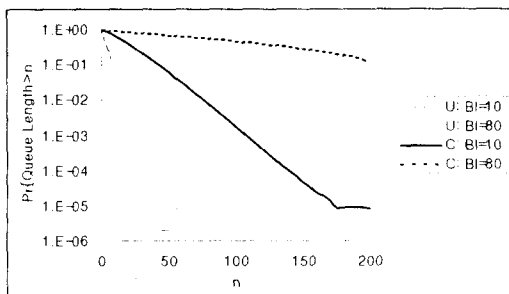
트래픽 버스티니스의 증가에 따른 전체 스위칭 시스템의 셀 손실확률 변동 추이를 [그림 3]과 [그림 4]에, 그리고 무한 크기의 버퍼를 가진 공유 버퍼형 ATM 스위치에서의 uncorrelated 라우팅 트래픽과 correlated 라우팅 트래픽간의 성능 특성을 버퍼 오버플로우 (overflow) 확률면에서 비교한 결과를 [그림 5]에 나타내었다. 여기서 트래픽 버스티니스의 정도를 나타내기 위한 버스티니스 인덱스(BI)는 $1/\alpha$ 로 계산되었으며, 각 출력 포트로의 트래픽 전송량은 uniform한 것으로, 즉 $p_1 = \dots = p_8 = 0.125$ 로 가정하였다.



[그림 3] 버스티니스 vs. 셀 손실확률 (Uncorrelated 라우팅 트래픽: $M=25$)



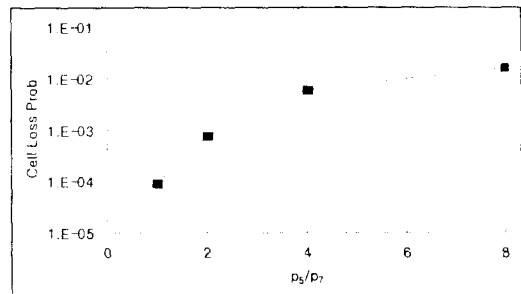
[그림 4] 버스티니스 vs. 셀 손실확률 (Correlated 라우팅 트래픽: $M=100$)



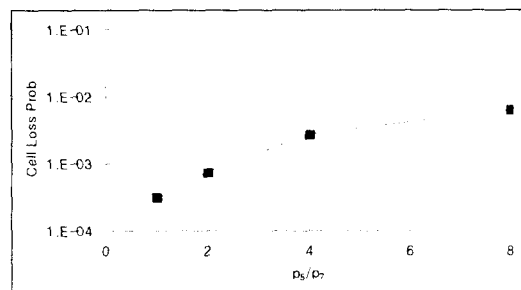
[그림 5] 버스티니스 vs. 오버플로우 확률

(U: Uncorrelated, C: Correlated)

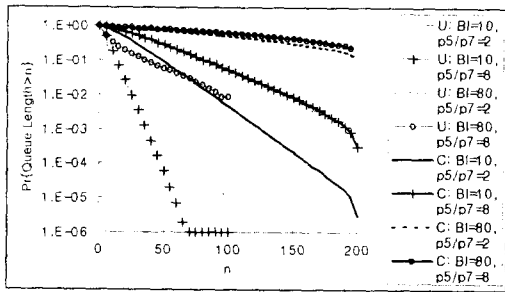
한편, [그림 6]과 [그림 7]에는 출력 포트 간 트래픽 전송량의 non-uniformity가 증가함에 따른 스위치의 셀 손실확률 변동 추이를 나타내었다. 여기서 $p_1 = p_2 = p_3 = p_4 = 0.125$, $p_5 = p_6$, 그리고 $p_7 = p_8$ 로 지정되었고, ∇ 는 p_5/p_7 을 나타낸다. 즉, ∇ 이 1인 경우는 각 출력 포트로의 트래픽 전송량이 uniform한 경우를 나타내고, ∇ 이 커질수록 non-uniformity의 정도가 커진다고 말할 수 있다. [그림 6]과 [그림 7]에서 버스티니스 인덱스 BI는 각각 40과 10으로 지정되었다. 한편, [그림 8]에는 uncorrelated 라우팅 트래픽과 correlated 라우팅 트래픽간의 성능 특성을 버퍼 오버플로우 확률면에서 비교한 결과를 나타내었다.



[그림 6] Non-uniformity vs. 셀 손실확률 (Uncorrelated 라우팅 트래픽: $M=25$)



[그림 7] Non-uniformity vs. 셀 손실확률 (Correlated 라우팅 트래픽: $M=100$)



[그림 8] Non-uniformity vs. 오버플로우 확률(U: Uncorrelated, C: Correlated)

3.2. 셀 Access 정책 비교

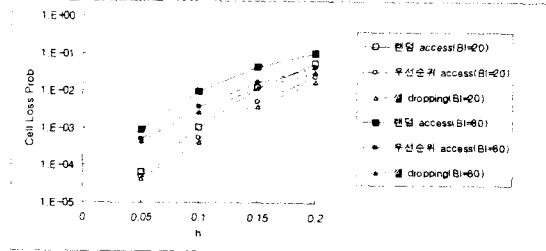
본 연구에서 고려되는 공유 버퍼형 스위치에서 어느 하나, 혹은 일부 출력 포트들로 많은 양의 트래픽이 집중적으로 전송될 경우, 모든 출력 포트들이 하나의 버퍼를 공유한다는 특성 때문에 상대적으로 적은 양의 트래픽이 전송되는 출력 포트에서의 성능까지도 저하되는 문제점이 발생할 수 있다. 이와 같은 출력 포트간의 공정성 문제로 인하여 야기되는 전체 스위칭 시스템의 성능 저하는 hot-spot 트래픽과 같은 non-uniform 트래픽을 고려할 경우 더욱 심화된다. 본 절에서는 이를 보완하기 위한 트래픽 제어 기법이라 할 수 있는 우선순위 access 정책과 셀 dropping 정책을 전체 스위칭 시스템의 셀 손실확률 면에서 비교할 것이다.

본 연구에서는 출력 포트 1이 hot-spot이며 나머지 출력 포트들로의 트래픽 전송 확률은 uniform한, 즉 하나의 hot-spot을 갖는 스위치에 대하여 분석이 이루어졌다. 여기서 hot-spot 트래픽의 비율을 h 라 하면, uncorrelated 라우팅 트래픽 패턴을 갖는 경우 임의의 한 셀이 출력포트 j 로 전송될 확률 p_j 는 다음과 같이 놓을 수 있다.

$$p_1 = h + (1 - h)/d,$$

$$p_j = (1 - h)/d \text{ for } j=2, \dots, d$$

h 가 증가함에 따른 랜덤 access 정책과 위에서 언급된 다른 두 가지 셀 access 정책간의 성능 비교를 [그림 9]에 나타내었다.



[그림 9] 셀 access 정책간의 성능 비교 (Uncorrelated 라우팅 트래픽: $M=25$)

한편, [표 1]에는 우선순위 access 정책이나 셀 dropping 정책을 적용시킴으로써 얻어지는 셀 손실확률의 감소 비율을 나타내었다.

[표 1] 셀 손실확률 감소 비율

h	셀 손실확률 감소 비율(%)			
	BI=20		BI=80	
	우선순위 access	셀 dropping	우선순위 access	셀 dropping
0.05	23.0769	32.3076	44.0437	51.1475
0.1	47.9425	58.4688	60.9998	71.7560
0.15	56.4842	67.4646	61.4104	72.3986
0.2	55.8453	67.3469	57.9417	69.1770

4. 결론

본 연구에서는 시뮬레이션을 이용하여 트래픽 패턴 및 라우팅 특성에 관련된 입력 트래픽 파라미터의 변화가 공유 버퍼형 ATM 스위치의 성능에 미치는 영향, 그리고 출력 포트간의 공정성 문제를 보완하기 위한 두 가지 셀 access 정책의 효과 등을 분석하였다. 본 연구의 결과는 스위칭 시스템 구축 단계에서의 각종 시스템 자원 할당 및 버퍼 공유 형태 결정, 또는 보다 효율적인 실시간 셀 access 정책의 개발 등을 위한 기초 자료로 활용될

수 있을 것이다.

감사의 글

본 연구는 포항공과대학교 공정산업의 지능자동화 연구센터를 통한 한국과학재단의 지원으로 이루어졌음.

참 고 문 헌

- [1] Onvural, R.O., *Asynchronous Transfer Mode Networks: Performance Issues*, 2nd ed., Boston: Artech House, 1995.
- [2] Schwartz, M., *Broadband Integrated Networks*, New Jersey: Prentice Hall, 1996.
- [3] Bianchi, G. and J.S. Turner, Improved Queueing Analysis of Shared Buffer Switching Network , *IEEE/ACM Trans. Networking*, Vol.1, pp.482-490, 1993.
- [4] Gianatti, S. and A. Pattavina, Performance Analysis of ATM Banyan Networks with Shared Queueing, I. Random Offered Traffic , *IEEE/ACM Trans Networking*, Vol.2, pp.398-410, 1994.
- [5] Hong, S., H.G. Perros, and H. Yamashita, "A Discrete-Time Queueing Model of the Shared Buffer ATM Switch with Bursty Arrivals", *Telecommunications Systems*, Vol.2., pp.1-20, 1993.
- [6] Pattavina, A. and S. Gianatti, Performance Analysis of ATM Banyan Networks with Shared Queueing, II. Correlated/Unbalanced Offered Traffic , *IEEE/ACM Trans Networking*, Vol.2, pp.411-424, 1994.
- [7] Turner, J.S. Queueing Analysis of Buffered Switching Networks, *IEEE Trans. Commun.*, Vol.41, pp.412-420, 1993.