

InAlAs/InGaAs/InP High Electron Mobility Transistor에서  
 InGaAs 선택 에칭 공정에 관한 연구  
 ( Selective wet etching of InGaAs on InAlAs for InAlAs/  
 InGaAs/InP High Electron Mobility Transistor )

장호원, 이종람, 박해성\*  
 포항공과대학교 재료금속공학과  
 \*삼성종합기술원

InP 기판을 이용한 InAlAs/InGaAs HEMT 소자는 기존의 GaAs기판의 AlGaAs/InGaAs 보다 뛰어난 특성을 가지고 있기 때문에 고성능 밀리미터파 소자와 초고속 디지털 회로에서의 사용이 기대되고 있다. 소스(source), 드레인(drain) 전극에서의 오믹 전극 형성과 게이트 리세스(gate recess) 선택 에칭 공정은 HEMT 소자의 제작에 있어 소자의 특성과 생산 수율에 가장 큰 영향을 주는 핵심 기술들이다. 특히 InGaAs/InAlAs에서의 선택 에칭 공정은 GaAs/AlGaAs의 선택 에칭에 비해서 연구가 미흡한 실정이다. 여태까지 발표된 관련 연구들은 선택 에칭에 대한 확실한 믿음을 주지 못했으며, 전기화학적 선택 에칭을 시도한 한 연구 결과에서도 두 에피층의 에칭속도비인 선택도가 최고 30으로 비교적 낮은 값을 나타내었다. 이에 본 연구에서는 InGaAs/InAlAs의 선택 에칭 및 에칭 기구 규명에 대하여 연구를 진행하였다.

실험에서는 먼저 citric acid monohydrate에 바탕을 둔 버퍼 용액과 H<sub>2</sub>O<sub>2</sub> 용액을 일정한 혼합비로 합성한 에칭 용액을 만들고, 포토리지스트 패턴이 형성된 InGaAs 층과 InAlAs층을 일정 시간 동안 에칭한 뒤 포토리지스트를 벗겨낸 다음,  $\alpha$ -step profiler를 이용하여 에칭 깊이를 측정하고, 각각의 속도를 비교해 선택도를 구하였다. 선택 에칭을 확인하기 위하여 최대 선택도를 보이는 에칭용액에서 에칭 시간에 따른 HEMT의 I-V 특성을 살펴보았다. 그리고 에칭 시 표면에서의 화학결합 상태를 통해 에칭기구를 규명하기 위하여 최대 선택도를 보이는 용액조성에서 에칭된 InGaAs와 InAlAs의 표면을 XPS로 분석하였다. 특히 InAlAs에서는 Al 산화물이 에칭속도에 미치는 영향을 보다 더 자세히 살펴볼 수 있도록, Al 조성이 다른 세 개의 시편에 대해서도 XPS 분석을 시행하였다.

최대 선택도는 에칭 용액의 혼합비, 6:1(버퍼용액/H<sub>2</sub>O<sub>2</sub>)에서 50이었으며, 이때 InGaAs와 InAlAs의 에칭 속도는 각각 7.65 Å/초, 0.15 Å/초로 나타났다. XPS분석에서는 InAlAs 에칭 표면에서 Al 산화물의 스펙트라가 발견되었다. 이는 InAlAs 에칭 시 표면에 생성된 Al 산화물이 에칭을 억제한다는 것을 입증해주었다.

References

1. D. Xu, T.Enoki, Y. Ishi, "Impact of recess-etching-assisting resist-openings", IEEE Trans. on Electron Devices, 46, 5(833), 1999
2. E. Moon, J. Lee and H. Yoo, "Selective wet etching of GaAs on AlGaAs for AlGaAs/InGaAs/AlGaAs PHEMT", J. Appl. Phys. 84, 7(3933), 1998