

MeV 이온주입에 의해 형성된 Retrograde Triple well에서
 발생하는 결함들의 상호작용
 The Interaction of Defects Produced in
 A Retrograde Triple well Using MeV Ion Implantation

류한권, 김대영, 노재상, 김남각*, 김종관*

홍익대학교 금속·재료공학과, (주)현대반도체 선행공정2팀*

최근 차세대 CMOS Logic 소자 및 SRAM, DRAM 소자 제조에 Multiple high energy implantation을 사용함으로써 hot carrier 조절, punchthrough, latchup 및 soft error 등의 소자의 전기적 특성을 개선시킬 수 있다. 나아가 단일 chip위에 적어도 3가지 이상의 Well을 형성하는 retrograde triple well은 I/O bounce, soft error개선과 같이 더욱 향상된 절연성을 제공할 뿐만 아니라 on-chip voltage multiplication과 latch-up immunity을 구현할 수도 있으므로 logic 소자 및 μP 단위의 SRAM 소자 제조에 중요한 공정으로 대두되고 있다.

이러한 다양한 장점에도 불구하고 retrograde triple well을 실제 공정에 적용하기에는 well 사이의 상관관계에 의한 몇 가지 문제점이 내포되어 있다. Triple well을 형성시키기 위해서는 p-well 활성화 열처리에서부터 nitridation까지 약 11가지의 중요한 열처리 공정을 거치게 되는데, 가장 먼저 수행되는 p-well 활성화 열처리 공정(1000°C -55min.)과 전 산화공정(850°C -50min.)의 순차 및 조건에 따라 접합 누설 전류가 증가하는 현상이 관찰된다.

P, 1.4MeV , $2.0 \times 10^{13}/\text{cm}^2$ 의 Deep-n-well과 B, 400KeV , $3.0 \times 10^{13}/\text{cm}^2$ 의 p-well로 형성된 triple well에 $0.15\mu\text{m}$ design rule을 적용한 test pattern을 제조하여 열처리 공정 조건에 따른 접합누설전류를 측정한 결과 p-well 활성화 열처리 공정과 전 산화공정을 merge 시킨 경우 접합누설전류가 가장 증가하였다. 접합 누설 전류의 증가는 이온주입에 의해 형성된 결함에 의한 것으로 판단된다. Beveling을 이용한 defect etching결과 결함이 p-well 부근에서 발생함을 확인하였다. p-well 활성화 열처리와 전 산화공정을 분리시켜 수행한 경우보다 merge 시킨 경우 결함 밀도가 4배정도 증가하였다.

Well사이의 상관관계를 밝히고자 P, $1.0\sim 1.4\text{MeV}$, $1.0 \times 10^{13}\sim 2.0 \times 10^{13}/\text{cm}^2$ 의 조건으로 이온 주입하여 Deep-n-well을 형성하였고, B, $400\sim 20\text{KeV}$, $1.0 \times 10^{12}\sim 3.0 \times 10^{13}/\text{cm}^2$ 의 조건으로 p-well을 형성하였다. 고에너지로 형성된 triple well과 저에너지로 형성된 triple well 시편으로 이온 주입 조건과 열처리 공정에 따른 결함 밀도 변화를 defect etching하여 관찰하였다. triple well 형성 이온주입 조건을 각각 단독으로 이온 주입한 시편도 defect etching하여 분석한 결과 triple well 형성 시 발생하는 결함 밀도는 p-well에서 발생하는 결함 밀도와 거의 유사한 것으로 확인하였다. 이는 보다 상층부에 존재하는 p-well에서 형성된 결함이 표면까지 성장하기가 더 쉽기 때문인 것으로 판단된다. AFM으로 확인한 결과 spike모양의 etch pit은 지름이 $0.5\sim 1.0\mu\text{m}$ 이고 깊이는 $0.2\sim 1.25\mu\text{m}$ 인 것으로 확인하였다.