

[II-9]

KOH 이방성 식각을 이용한 Ti-실리사이드 전계방출 소자 연구

김성배, 전형탁, 최성수*

한양대학교 재료공학부, *선문대학교 물리학과

저항이 $5\Omega\text{-cm}$ 인 n-type Si(100) 웨이퍼를 실리콘 식각시 마스크로 사용하기 위하여 습식 열산화법을 이용하여 1000°C 에서 SiO_2 을 2400\AA 성장시킨 후, LPCVD공정을 통해 785°C 에서 SiH_2Cl_2 가스 30sccm과 NH_3 가스 100sccm을 이용하여 Si_3N_4 를 3000\AA 증착시켰다. 이 웨이퍼를 포토-리쏘그라피 공정을 거쳐 지름 $2\mu\text{m}$ 의 포토레지스트 패턴을 제작한 후, 600W의 RF power하에서 CF_4 가스 10sccm, CHF_3 가스 15sccm, O_2 가스 8sccm 및 Ar가스 10sccm을 이용하여 MERIE방법으로 Si_3N_4 를 식각한 다음, 7 : 1 BHF 용액내에서 30초간의 습식식각을 통해 SiO_2 을 제거하여 실리콘 식각을 위한 마스크를 제작하였다. 마스크가 완성된 웨이퍼를 40wt.%의 KOH 용액내에 80°C 에서 30초간의 이방성 식각⁽¹⁾⁽²⁾을 통해 피라미드 모양의 Si FEA(field emitter array)를 제작하였다.

본 실험은 다음과 같이 완성된 Si FEA를 샤프닝 산화 후 산화막 식각을 통해 마스크를 제거한 다음, tip의 열화학적 내구성을 증가시키고 장시간 구동시 안정성과 전계방출 전류밀도를 높이기 위해 tip의 표면에 Ti를 sputter방법으로 약 300\AA 증착시킨 후, RTA장비를 이용하여 2단계 열처리⁽³⁾ (first annealing : $600^{\circ}\text{C}/30\text{sec}$, second annealing : $850^{\circ}\text{C}/15\text{sec}$)를 통해 silicidation을 실시하여 저항이 낮고 고온에서 안정한 C54상의 TiSi_2 ⁽⁴⁾를 형성할 예정이다. 실리사이드의 형성은 XRD 분석으로 확인할 것이다.

Ti-실리사이드가 형성된 FEA의 전계방출 특성은 고진공 상태에서의 측정을 통해 Si FEA의 경우보다 낮은 turn-on 전압과 높은 전계방출 특성을 나타낼 것으로 기대된다.

[참고문헌]

1. H. Camon, Z. Moktadir and Djafari-Rouhani "New trends in atomic scale simulation of wet chemical etching of silicon with KOH", Mater. Sci. Eng. B37 142(1996)
2. H. Seidei, L. Csepregi, A. Heuberger and H. Baumgartel "Anisotropic Etching of Crystalline Silicon in Alkaline Solution", J. Electrochem. Soc. 137(11), 3612(1990)
3. Stephen A. Campbell "The Science and Engineering of Microelectronic Fabrication", Oxford University Press, New York, 139(1996)
4. S. P. Murarka "Silicide for VLSI application", Academic Press, New York (1983)