

## 2개의 은닉층을 가진 신경망에 의한 확대 I-PD제어계의 구성

Construction of the expanded I-PD control system by Neural network with two hidden layers

강동원 · 김대성 · 하홍근 · 고태언<sup>\*\*</sup>

( Dong-Won Kang · Dea-Sung Kim · Hong-Kon Ha · Tae-En Ko )

**Abstract** - Many control techniques have been proposed in order to improve the control performance of discrete-time domain control system. In the position control system using a DC servo motor as control system, the response-characteristic of system is controlled by the I-PD controller. In the I-PD longer if gains of I-PD controller are unsuitable.

In this paper, therefore, a expanded I-PD control system is constructed by inserting a pre-compensator at out terminal of I-PD controller. it is implemented by neural network with two hidden layers. From the result of computer simulation in the proposed control algorithm, its usefulness is verified.

### 1. 서 론

고전제어기법인 PID제어기나 I-PD제어기는 산업현장에서 설계 많이 이용되고 있다.<sup>[1]-[2]</sup> 그러나 PID제어기나 I-PD제어계에서 동작 특성은 제어기의 이득에 따라 결정되므로 제어계에 알맞게 이득을 조정할 필요가 있다. 특히 외란이나 부하변동에 의해 계용답이 변화는 경우, 제어대상의 파라메터 변동시 제어계의 이득을 재조정해야 하며 여기에 대해서 여러 연구가 이루어지고 있으며, 신경망을 이용하여 학습제어를 하는 연구들도 많이 보고 되고 있다.<sup>[3]-[4]</sup> 그 중에서도 목표 신호와 실제 출력과의 차승 오차를 평가 함수로 하여, 이것을 최소로 하는 학습 방법인 역전파(Back propagation) 알고리즘이 제안되어, 계층형 신경회로망에 의한 여러 가지 패턴 학습이 가능하게 되었다.<sup>[5]</sup>

신경망을 이용하여 제어기를 설계할 경우 신경망의 출력이 제어대상의 입력이 되도록 학습되어야 하며, 학습신호로 지정할 제어입력을 정확히 알 수 없기 때문에 신경망을 이용한 제어기를 학습시키는 여러 방법들도 연구되고 있다.<sup>[6]-[7]</sup> 신경회로망은 학습을 통하여 임의의 함수를 근사화 할 수 있고, 병렬분산 처리와 정보의 분류가 용이하다. 즉, 정확히 알지 못하는 시스템의 동력학 방정식을 신경회로망을 사용하여 근사화 시킬 수 있다. 제어 관점에서 가장 널리 사용되는 신경회로망의 구조는 역전파 알고리즘을 이용하는 다층 신경회로망이다. 다층 신경회로망은 어떤 원하는 정확한 정도까지 비선형 함수를 근사화 할 수 있다.<sup>[8]</sup> 본 논문에서는 I-PD제어기로 제어되는 제어계에서 I-PD제어기의 출력 즉 제어대상의 입력을 한번더 보상해 주기 위해서 전치 보상기를 사용한 확대 I-PD 제어계를 구성한다. 이 I-PD 제어기와 전치 보상기를 2개의 은닉층을 갖는 신경망으로 구현하였다. 신경망 내부의 연결가중치는 제어기의 각 이득에 대응되도록 구성하였고 이 연결가중치가 역전파 학습 알고리즘에 의해서 수정되도록 하였다. 제안한 제어기를 직류 서보 전동기를 구동으로 하는 위치제어계에 적용하여 제어성능을 시뮬레이션으로 입증 하였다.

- 동의대학교 공과대학 전자공학과 대학원
- 동의대학교 공과대학 전자공학과 교수
- 동의대학교 공과대학 전기공학과 교수

### 2. 신경망 학습 및 확대 I-PD 제어계

#### 1. 신경망의 학습

신경망 학습을 위한 구성도가 그림 1이다. 그림1은 입력층의 출력에서 2개의 은닉층과 하나의 출력층 까지를 도시한 2개의 은닉층을 갖는 신경망이다.

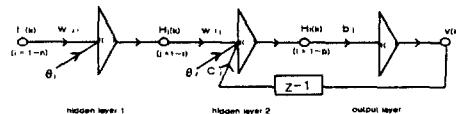


그림 1. 2개의 은닉층을 갖는 신경망

Fig. 1. Neural network with two hidden layers.

그림 1에서  $i$ 번째 입력층 Unit의 출력을  $I_i(k)$  ( $i=1 \sim n$ )  $j$  번째 은닉층 1 Unit의 출력을  $H_j(k)$  ( $j=1 \sim r$ ), 1번째 은닉층 2 unit의 출력을  $H_j(k)$  ( $j=1 \sim p$ ) 출력층의 출력이  $V(k)$  그리고  $V(k)$ 를 시간지연 시켜 은닉층 2에 귀환시킨 신호를  $V(k-1)$  라 할 때 은닉층 1의 입력  $net_j$  와 출력  $H_j(k)$ 는

$$net_j = \sum_{i=1}^n W_{ji} I_i + \theta_j \quad (1-a)$$

$$H_j(k) = f(net_j) \quad (1-b)$$

이다. 식(1)에서  $W_{ji}$ 는 입력층과 은닉층 1을 연결하는 연결강도이고  $\theta_j$ 는 은닉층 1의 편차값이다. 그리고 은닉층 2의 입력  $net_i$ 과 출력  $H_i(k)$ 은

$$net_i = \sum_{j=1}^J W_{ji} H_j(k) + \theta_i + \sum_{j=1}^M c_j V(k-1) \quad (2-a)$$

$$H_i = f(net_i) \quad (2-b)$$

이다. 식(2)에서  $W_{ji}$ 는 은닉층 1과 2를 연결하는 연결 강도,  $\theta_j$ 는 은닉층 2의 편차값이다. 그리고  $c_j$ 는 출력  $V(k)$ 을 지연시킨 입력과 은닉층 2의 연결강도이다. 출력층의 입력  $net$ 과 출력  $V(k)$ 은

$$net = \sum_{i=1}^I b_i H_i(k) \quad (3-a)$$

$$V(k) = f(net) \quad (3-b)$$

이고  $b_i$ 는 은닉층 2와 출력층을 연결하는 연결 강도이며  $f(\cdot)$ 는 활성화 함수이다. 연결강도  $W_{ji}$ ,  $W_{ji}$ ,  $c_j$  및  $b_i$ 를 수정하기 위해서 다음과 같은 역전파 알고리즘(Back propagation)을 도입한다.

$$W_{ji}(k+1) = W_{ji}(k) - \eta_1 \frac{\partial E}{\partial W_{ji}} \quad (4-a)$$

$$W_{ji}(k+1) = W_{ji}(k) - \eta_2 \frac{\partial E}{\partial W_{ji}} \quad (4-b)$$

$$b_i(k+1) = b_i(k) - \eta_3 \frac{\partial E}{\partial b_i} \quad (4-c)$$

$$c_j(k+1) = c_j(k) - \eta_4 \frac{\partial E}{\partial c_j} \quad (4-d)$$

식(4)에서  $\eta_1$ ,  $\eta_2$ ,  $\eta_3$  및  $\eta_4$ 는 상수이며  $E$ 는 기준치  $R(k)$ 와 계측값  $Y(k)$ 간의 오차  $e(k) = R(k) - Y(k)$ 의 함수로 다음과 같다.

$$E = \frac{1}{2} (e(k))^2 \quad (5)$$

식(4)에서 미분함수 계산하기 위해서 활성화 함수  $f(\cdot) = x$  이고, 제어대상을 선형이라 가정하여 계산하면 다음과 같다.

$$W_{ji}(k+1) = W_{ji}(k) + \alpha_1 e(k) W_{ji}(k) I_i(k) b_i(k) \quad (6-a)$$

$$W_{ji}(k+1) = W_{ji}(k) + \alpha_2 e(k) b_i(k) H_i(k) \quad (6-b)$$

$$b_i(k+1) = b_i(k) + \alpha_3 e(k) H_i(k) \quad (6-c)$$

$$c_j(k+1) = c_j(k) + \alpha_4 e(k) b_i(k) V(k-1) \quad (6-d)$$

이고 (6)에서  $W_{ji}(k+1)$ 은  $W_{ji}(k)$ 의 수정량,  $W_{ji}(k+1)$ 은  $W_{ji}(k)$ 의 수정량,  $c_j(k+1)$ 은  $c_j(k)$ 의 수정량, 그리고  $b_i(k+1)$ 은  $b_i(k)$ 의 수정량이고  $\alpha_1$ ,  $\alpha_2$ ,  $\alpha_3$  및  $\alpha_4$ 는 상수다. 의 차  $e(k)$ 가 0이 되지 않을 때 식(6)은 계산되고  $e(k)$ 가 0이면 수정이 완료된다.

위의 신경망을 실제의 제어기에 적용하기 위해서 다음의 I-PD 제어기로 제어되는 위치제어계를 도입한다.

## 2. 확대 I-PD제어기의 구성.

I-PD제어기로 제어되는 제어계에서 I-PD제어기의 출력 즉 제어대상의 입력을 한번 더 보상하기 위해서 전치보상기를 사용한 I-PD 제어기의 구성도가 그림 2이다.

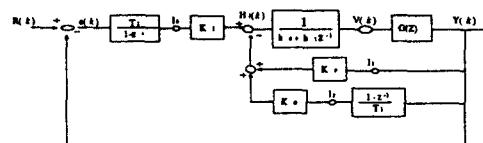


그림 2. 확대 I-PD 제어계의 구성도.

Fig. 2. Block diagram of the expanded I-PD control system

그림 2의 구성도에서  $R(k)$ 는 기준입력이고,  $e(k)$ 는 기준입력과 제어계의 용답간의 편차신호이고,  $H_i(k)$ 와  $V(k)$ 는 전치보상기의 입력과 출력,  $Y(k)$ 는 출력,  $K_d$ 는 적분기의 이득,  $K_p$ 는 미분기의 이득,  $T_i$ 는 샘플링 시간,  $V(k)$ 는 제어대상의 입력 그리고  $G(Z)$ 는 제어대상이다. 전치보상기는 1차 지연 요소로 다음과 같다.

$$\begin{aligned} \frac{V(k)}{H_i(k)} &= \frac{1}{h_0 + h_1 Z^{-1}} \\ &= \frac{\frac{1}{h_0}}{1 + \frac{1}{h_0} h_1 Z^{-1}} \end{aligned} \quad (7)$$

이다. 식(7)을 이용한 전치보상기의 구성도가 그림3이다.

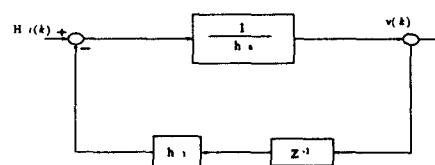


그림 3. 전치보상기 구성도.

Fig. 3. Block diagram of pre-compensator.

그림 2의 구성도에서 그림 1의 신경망을 이용하여 PD 출력단에 운터층 1, 적분기의 출력단에 운터층 2 그리고 전치보상기의 출력단에 출력층을 설정한 확대 I-PD 제어계의 구성도가 그림 4이다.

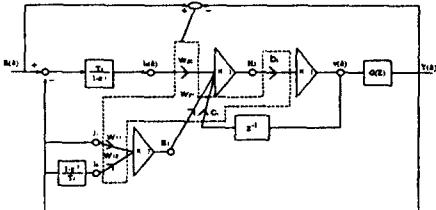


그림 4. 신경망에 의한 확대 I-PD 제어계의 구성도.  
Fig 4.Block diagram expanded I-PD control system by neural network.

그림 4에서 활성화 함수  $f(\cdot) = x$  이므로  $V(k)$ 는

$$V(k) = b_1 W_{20} I_0 - W_{21} (W_{11} I_1 + W_{12} I_2) + c_j V(k-1) \quad (8)$$

이다. 그림 2와 그림 4에서 계수  $K_I$ ,  $K_D$  그리고  $K_P$ 는

$$K_I = W_{20} \quad (9-a)$$

$$K_P = W_{11} W_{21} \quad (9-b)$$

$$K_D = W_{12} W_{21} \quad (9-c)$$

이고, 그림 3과 그림 4 전치보상기의 계수  $h_0$ ,  $h_1$ 는

$$h_0 = \frac{1}{b_1}, h_1 = c_j \quad (10)$$

이다.

### 3. 위치제어계의 구성 및 시뮬레이션

#### 1. 위치제어계의 구성

그림 4에서 제어대상  $G(Z)$ 에 직류 서보 전동기를 사용하기 위해서, 그림 5에 연속시간영역에서 직류 서보 전동기의 구성도를 보였다. 그림 5의 구성도에서  $V(S)$ 는 전기자 전압,  $W(S)$ 는 각속도,  $Y(S)$ 는 각위치,  $R_a$ 전기자 저항,  $K_t$ 는 토오크 상수,  $K_e$ 는 역기전력 상수,  $T_s$ 는 전기적 시정수,  $T_m$ 은 기계적 시정수,  $F$ 는 점성마찰계수,  $T_d$ 는 외란 및 부하토크이다.  $S$ 는 라플라스 연산자이다. 연속시간영역에서 각속도  $W(S)$ 와 전기자 전압  $V(S)$  간의 전달함수는 그림 5에서

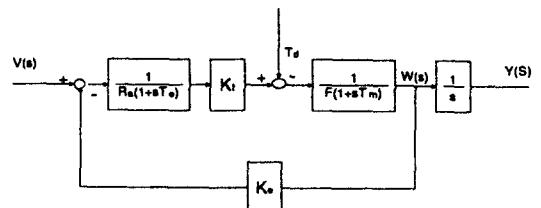


그림 5. 연속 시간 영역에서 직류 서보 전동기의 구성도  
Fig 5. block diagram of the DC servo motor in the continuous-time domain

$T_s < T_m$ 의 조건에서 그리고 Z.O.H(Zero-Order-Holder)를 직류 서보 전동기의 전기자 전압 측에 인가하여 Z-변환하면 다음과 같다.

$$\frac{WZ^{-1}}{VZ^{-1}} = \frac{a_2Z^{-1}}{1-a_1Z^{-1}} \quad (11-a)$$

$$\frac{YZ^{-1}}{VZ^{-1}} = \frac{a_2Z^{-1} + a_4Z^{-2}}{1-(1+a_1)Z^{-1} + a_1Z^{-2}} \quad (11-b)$$

여기서  $Z^{-1}$ 은 지연 연산자이다, 그리고 계수  $a_1, a_2, a_3$  및  $a_4$ 는 다음과 같다.

$$a_1 = \exp(-T_s/T_0) \quad (12-a)$$

$$a_2 = K(1-a_1) \quad (12-b)$$

$$a_3 = K(T_s - T_0(1-a_1)) \quad (12-c)$$

$$a_4 = K(T_0(1-a_1) - T_s a_1) \quad (12-d)$$

그리고 식 (12)에서  $K$ 와  $T_0$ 는

$$K = \frac{K_t}{FR_a + K_e K_m} \quad (13-a)$$

$$T_0 = \frac{FR_a T_m}{FR_a + K_e K_m} \quad (13-b)$$

이다. 식 (12)를 구성도로 도시하면 그림 6과 같다.

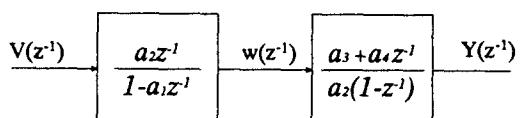


그림 6. 이산시간 영역에서 직류 서보 전동기의 구성도  
Fig 6. Block diagram of the DC servo motor in the discrete-time domain

그림 4에서 미분기의 출력  $I_2$ 에 그림 6의 구성도에서 각위치의 미분이 각속도 이므로 각위치  $Y(k)$ 를 미분하는 대신에 각속도  $W(k)$ 를 이용하였다.

## 2 위치 제어계의 구성 및 시뮬레이션

그림 6의 제어대상을 그림 4에 적용한 I-PD 제어계를 시뮬레이션 하기 위하여 먼저 직류 서보 전동기를 차분 방정식으로 변환 시켜야 하므로 그림 5에서 직류 서보 전동기의 각속도  $W(k)$ 와 각위치  $Y(k)$ 에 대한 차분 방정식은 다음과 같이 된다.

$$W(k) = a_1 W(k-1) + a_2 V(k-1) \quad (14-a)$$

$$Y(k) = Y(k-1) + (\frac{a_3}{a_2}) W(k) + (\frac{a_4}{a_2}) W(k-1) \quad (14-b)$$

그림 4의 I-PD 제어계에서 기준전압과 각 위치간의 오차신호  $e(k)$ , 적분기의 출력  $I_0(k)$  신경망의 온닉총 1의 출력  $H_1(k)$ 과 온닉총 2의 출력  $H_2(k)$ 의 출력  $V(k)$  다음과 같다.

$$e(k) = R(k) - Y(k) \quad (15-a)$$

$$I_0(k) = I_0(k-1) + T_I e(k) \quad (15-b)$$

$$H_1(k) = I_0(k) W_{11} + I_2(k) W_{12} \quad (15-c)$$

$$H_2(k) = I_0(k) W_{20} + H_1(k) W_{21} + c_1 V(k-1) \quad (15-d)$$

$$V(k) = H_2(k) b_j \quad (15-e)$$

연결강도  $W_{11}$ ,  $W_{12}$ ,  $W_{20}$ ,  $W_{21}$ ,  $c_j$  및  $b_j$ 는 식 (6)에서 다음과 같이 수정된다.

$$W_{11}(k) = W_{11}(k-1) + a_1 e(k) W_{21}(k) b_j(k) I_1(k) \quad (16-a)$$

$$W_{20}(k) = W_{20}(k-1) + a_2 e(k) b_j(k) H_1(k) \quad (16-b)$$

$$W_{12}(k) = W_{12}(k-1) + a_1 e(k) W_{21}(k) b_j(k) I_2(k) \quad (16-c)$$

$$W_{21}(k) = W_{21}(k-1) + a_2 e(k) b_j(k) H_1(k) \quad (16-d)$$

$$b_j(k) = b_j(k-1) + a_3 e(k) H_2(k) \quad (16-e)$$

$$c_j(k) = c_j(k-1) + a_4 e(k) b_j(k) V(k-1) \quad (16-f)$$

식 (16)은 신경망에서 온닉총 1과 2의 연결강도가 역전파 알고리즘에 의해 수정됨을 보여주고 최종적으로  $e(k) \neq 0$  이면 수정되고  $e(k) = 0$  이면 수정이 완료된다.

## 4. 시뮬레이션 결과 및 고찰

제안한 확대 I-PD 신경망에서 I-PD 제어계의 제어성능을 검토하기 위해서 그림 4의 I-PD 제어계를 마이크로 컴퓨터로 시뮬레이션 하였다.

표 1. 직류 서보 전동기의 제정수  
Table 1. Parameters of DC servo motor

$K_t : 0.457 [N \cdot m/A]$	$K_e : 0.457 [V \cdot sec/rad]$
$R_a : 1.63 [\Omega]$	$T_I : 70 [msec]$
$F : 0.0015 [kg \cdot m]$	$T_m : 12 [msec]$

먼저 직류 서보 전동기는 식 (14)을 이용하였으며 식(14)의 계수  $a_1$ ,  $a_2$ ,  $a_3$  및  $a_4$ 는 표 1의 직류 서보 전동기의 제정수를 이용하여 식(12)와 식(13)에서 계산되도록 하였으며 샘플링 시간  $T_s$ 는 0.01 [msec]로 하였다. 그리고 오차신호  $e(k)$ , 적분기 출력  $I_0(k)$ , 신경망의 온닉총 1과 2의 출력  $H_1(k)$ 과  $H_2(k)$ , 그리고 제어대상의 입력  $V(k)$ 는 식 (15)에서 계산되도록 하였다. 여기서 기준입력  $R(k)$ 에 직류 5 [V]를 하였고,  $e(k)$ 가 0이 아니면  $W_{11}(k)$ ,  $W_{12}(k)$ ,  $W_{20}(k)$ ,  $W_{21}(k)$ ,  $c_j(k)$  그리고  $b_j(k)$ 가 식 (16)에서  $e(k) = 0$  이 될 때까지 수정되도록 하였다.

먼저 I-PD 제어기로 각위치를 제어하는 경우 그림 4의 시뮬레이션에서 각 연결강도의 초기치  $W_{20}(0) = 1.234$ ,  $W_{11}(0) = 0.2$ ,  $W_{12}(0) = 0.1$ ,  $W_{21}(0) = 0.023$ , 식(16)에서  $a_1 = 1$ ,  $a_2 = 0.01$ ,  $a_3 = 0.001$ ,  $a_4 = 0.002$ 이다. 그리고 전치보상기 계수  $c_j(0) = 0$  와  $b_j(0) = 1$  일 때 즉, 전치 보상기를 사용 안 했을 때 계응답 상태를 그림 7에 보였다. 그림 7에서 (a)는 각 속도 응답이고 (b)는 각 위치 응답이다. 이 그림 7의 (a)에서 각 속도가 0에 접근해 갈 때 상당한 과도응답 상태를 보이고 있으므로, 그림 7에 (b)의 각 위치에도 과도응답 상태를 보이고 정위치에 도달하는 시간이 길다.

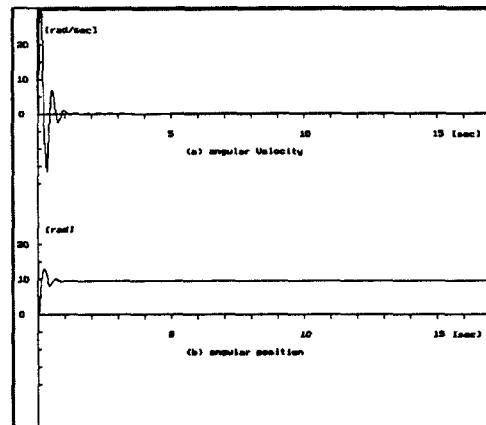


그림 7. I-PD제어계의 응답. ( $b_j = 1, c_j = 0$ )

Fig. 7. Responses of I-PD control system

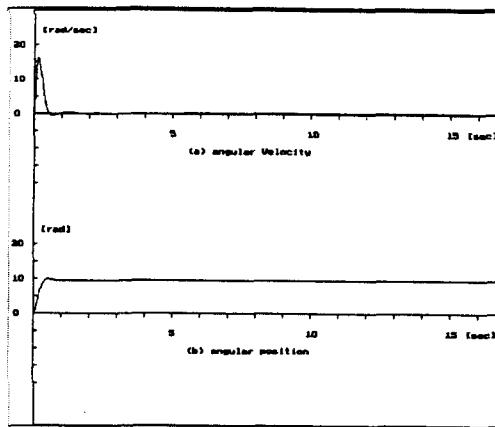


그림 8.  $c_j$ 을 변화시켰을 때 계응답(  $b_j=0.462, c_j=0.124$ )

Fig 8. Response of system varying  $c_j$

그림 7의 응답에서 과도응답 상태를 제거하기 위해서 전치보상기를 사용한다. 그림 4의 시뮬레이션에서 전치보상기 계수  $c_j(0)$ 을 변화 시켜 계응답 특성을 관찰하였다. 전치 보상기 계수  $b_j(0)=0.462$  이고  $c_j(0)=0.124$ 로 변화 시킬 때 계응답 특성은 그림 8이다. 이 특성 곡선은 전치보상기 계수  $c_j(0)$ 가 작을 때 오차보상이 적어서 과도상태가 아직 남아 있으나 그림 7보다는 상당히 개선됨을 보여준다.

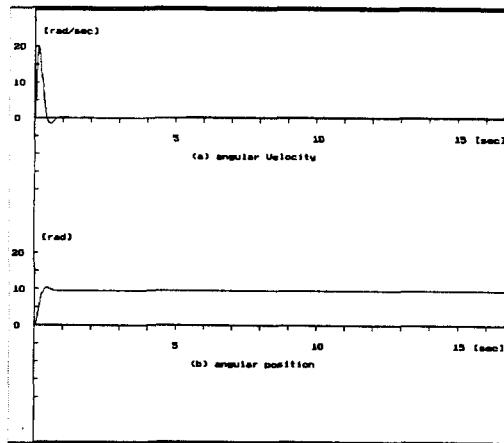


그림 9.  $c_j$ 을 변화시켰을 때 계응답(  $b_j=0.462, c_j=0.437$ )

Fig 9. Response of system varying  $c_j(0)$

그림 9는  $c_j(0)=0.437$ 로 했을 때 계응답 곡선이다.  $c_j(0)$ 가 더 크지면 오차 보상이 크져서 과도 응답이 상당히 적어짐을 보여주고 있지만, 약간의 과도를 가지고 있다.

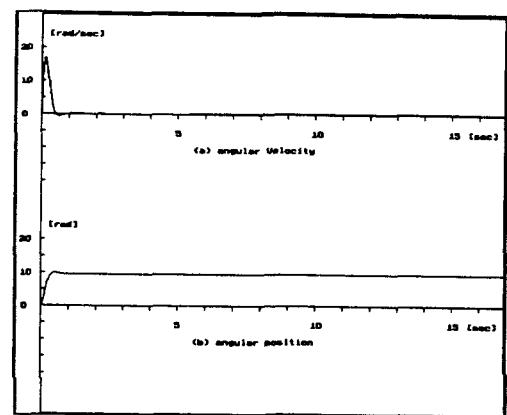


그림 10.  $c_j$ 를 변화 시켰을 때 계응답(  $b_j=0.462, c_j=0.89$ )

Fig 10. Response of system varying  $c_j$

그림 10에서는 전치보상기 계수  $c_j(0)=0.89$ 로 더욱 크게 하였을 때 계응답이다. 이 응답에서 과도응답상태는 지연시간이 커지는 것을 알 수 있다 개선되지만 약간의 지연시간을 보여주고 있다.

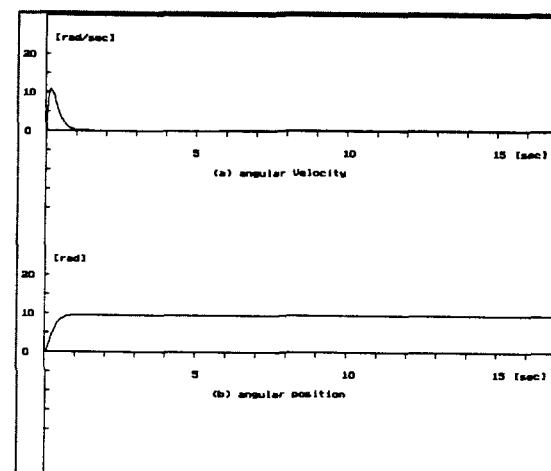


그림 11.  $b_j$ 을 변화 시켰을 때 계응답(  $c_j=0.473, b_j=0.198$ )

Fig 11. Response of system varying  $b_j$

그림 11는 전치보상기 계수  $c_j=0.473$ 로 하고  $b_j=0.198$  하였을 때 계응답 특성곡선이다.  $b_j$ 를 작게 했을 때 과도상태는 아주 양호하게 개선되나 정상상태에 도달하는 시간이 길어졌다. 그림 12는  $b_j=0.241$ 로 하였을 때 계응답 특성곡선으로 전치보상기 계수  $b_j$ 를 조정하면 과도상태 완전 제거되나 지연시간이 증가하였다.

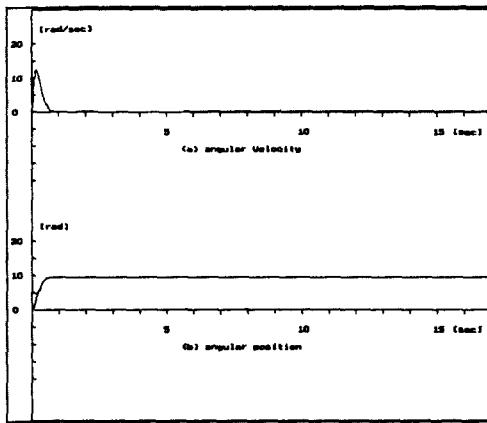


그림 12.  $b_i$ 을 변화 시켰을 때 계응답 ( $c_i = 0.473, b_i = 0.241$ )

Fig 12. Response of system varying  $b_i$

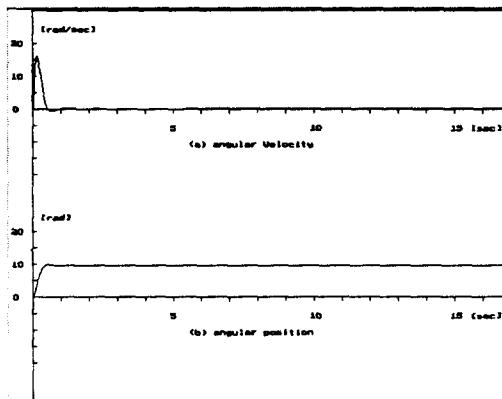


그림 13.  $b_i$ 을 변화 시켰을 때 계응답 ( $c_i = 0.437, b_i = 0.348$ )

Fig 13. Response of system varying  $b_i$

그림 13은  $b_i = 0.348$  하였을 때 파도상태는 제거되고 지연시간이 단축되었음을 알수있다. 그래서 전치보상기의 계수를 알맞게 조정하여 파도상태 응답을 완전 제거하고 제어계의 특성을 상당히 개선 할 수 있으며 오차보상 요소의 특성을 알 수 있다.

## 5. 결 론

신경망 제어기는 속도 제어나 위치제어 등에 많이 이용되고 있다.

본 논문에서는 I-PD 제어기에 전치보상기를 결합시킨 확대 I-PD제어기를 신경망으로 구성하고 신경망 I-PD 제어기를 제작하였고, 사용된 신경망은 2개의 은닉층을 가지는 확대 I-PD 신경망 구조로 제어대상이 선형이라고 가정하고 역전파 알고리즘에 의해서 신경망의 연결강도를 수정하도록 하였으며 제안한 제어기법을 직류 서보계를 적용하여 시뮬레이션하여 다음과 같

은 결론을 얻을수 있었다.

전치보상기의 상수값을 크게 할수록 과도응답은 제거되지만 지연시간이 길어지고 전치보상기의 1차항 계수를 크게 할수록 지연시간은 단축된다. 약간의 과도응답상태를 보이고 있다.

이상에서 알 수 있는 바와 같이 연결강도를 수정하는 수정계수를 적절히 조정하면 과도응답이 제거되고 정위치 도달시간이 단축되므로 제안한 제어알고리즘의 논리적 타당성을 입증하였다.

## 참 고 문 헌

- [1] H. Butler, Ger Homderd, and Job von Amerongen, "Model Reference Adaptive of a Direct-Drive DC Motor", IEEE Control System Magazine Jan. 1989. Vol. 27, No 8, pp. 899~906, 1991.
- [2] Katsuhisa Endo, Yoshihisa. Ishida and Takashi Honda "Gain Adjustment of I-PD control system" T. IEE Japan. Vol. 113-C, No. 6, pp. 409~416. 1993
- [3] G. Lightbody and G. W. Irwin "Direct neural model reference adaptive control" IEE. proc-control Theory. Appl., Vol. 142. No. 1, pp. 31~43. 1995.
- [4] M.Yuan, A.N.Poo and G.S Hong "Direct neural control system: Nonlinear extension of adaptive control" IEE. proc-control Theory, Appl, Vol. 142, No. 2, pp. 661~667. 1995.
- [5] Rumelhart. D. E., Hinton. G. E. and Williams. R. J., "Learning Internal Representation by Error Propagation", Parallel Distributed Processing, Vol. 1,MIT Press, pp.318~362,1986.
- [6] K.J.Hunt, D.Sbarbaro, R.Zbikowski and P.J.Gawthrop "Neural networks for control systems-A survey" Automatica, Vol. 28, No 6, pp. 1083~1112. 1992.
- [7] D.Psalts. A. Sideris and A.A Yamamura "A multilayed neural network controller" IEEE Control system Magazine, No 2. pp. 17~21. 1988.
- [8] 하홍곤, 고태언, 이태기 "마이크로 프로세서를 이용한 Servo 전동기의 적용제어" 동의대학교 산업기술 연구지 제 2권, pp.169~177, 1988.集. Vol. 29. No. 3, pp.340~346.1993.
- [9] 하동철 "위치 제어계에서 I-PD 제어기에 의한 위치제어" 석사학위 논문. 동의대학교 전자공학과 대학원 1994.