

## FPGA를 이용한 전압형 인버터 구동용 SVPWM 구현

°임태윤\*, 김동희\*, 김종무\*\*, 김종기\*\*\*, 김민회\*\*\*

\*영남대학교, \*\*전기 연구소, \*\*\*영남이공대학

## Implementation of SVPWM Voltage Source Inverter Using FPGA

Tae-Yun Lim\*, Dong-Hee Kim\*, Jong-Moo Kim\*\*, Joong-Ki Kim\*\*\*, Min-Huei Kim\*\*\*

\*Yeungnam University, \*\*KERI, \*\*\*Yeungnam College of Science & Technology

### Abstract

The paper describes a implementation of space vector pulse-width modulation (SVPWM) voltage source inverter using Field Programmable Gate Array(FPGA) for a induction motor control system. The implemented chip is included logic circuits for SVPWM, dead time compensation and speed detection using Quick Logic, QL16X24B. The maximum operating frequency and delay time can be set to 110MHz and 6 nsec. The designed FPGA for SVPWM can be incorporated with a digital signal processing to provide a simple and effective solution for high performance voltage source inverter drives. Simulation and Implementation results are shown to verify the usefulness of FPGA as a Application Specific Integrated Circuit(ASIC) in power electronics applications

Keyword - ASIC, FPGA, DSP, SVPWM

### I. 서 론

최근 반도체 기술의 급격한 발전과 더불어 전력전자 분야에 크게 이바지함에 따라 고성능이면서 저가의 DSP(Digital Signal Processor)가 전동기 정밀제어에 일반적으로 많이 응용되어지고 있다. 특히 복잡하고 많은 연산이 요구되는 유도전동기 제어시스템에서의 DSP의 연산 부담을 감소시킴과 동시에 외부 노이즈에 강한 ASIC(Application Specific IC)을 이용하여 연산결과를 제어신호 발생 및 시스템 구동에 적용할 수 있는 전용 IC Chip의 개발이 요구되어지고 있다. 또한 전체 시스템의 성능은 DSP의 알고리즘

연산시간과 밀접하게 연관되어 있으므로 제어 알고리즘 가운데 일부분을 ASIC으로써 하드웨어적으로 구현하여 보다 여유 있는 알고리즘 연산시간을 확보하고 단일의 DSP로는 구현이 어렵고 복잡한 제어 알고리즘을 가지는 시스템에 적용 및 응용토록 한다 [2][3][6].

FPGA는 고속동작과 고집적화의 개발효율을 동시에 제공하여 사용자에게 우수한 편의성과 저렴한 개발비용 및 개발기간 단축을 가져다 줄 뿐만 아니라 보다 많은 논리 회로 게이트의 사용이 가능해져 다양하고 복잡한 제어 알고리즘의 구현에 있어서 경제성과 범용화의 장점을 가진다[8].

그러므로 본 연구에서는 FPGA를 이용하여 유도전동기 구동용 전압원 인버터의 SVPWM 스위칭 신호를 발생하는 전용 ASIC을 설계 제작하여 전동기 정밀제어 시스템에 응용하고자 한다. 개발된 FPGA는 스위칭 신호발생은 물론 속도 센서에 의한 속도 정보를 계산하는 알고리즘도 포함되어있다.

개발 툴은 QuickLogic의 Spde Software를 사용하였으며 시뮬레이션에 의해 동작 특성을 비교 검증하고 실 제어시스템에 적용하여 확인하였다.

### II. FPGA 특성

ASIC은 MOS IC의 한 분류로써 CAD 시스템을 이용하여 사용자의 특정 용도에 맞게 하드웨어 프로그램 방식으로 설계 및 제작되어지는 IC이다. ASIC은 설계 및 제작 과정에 있어 레이아웃 방법이라든가 그림 1과 같이 완전 주문형 소자 및 반 주문형 소자와 프로그램 가능소자로 분류되며, 여기에서 FPGA는 완성된 IC를 사용자가 원하는 설계로 현장

에서 직접 프로그램 할 수 있는 프로그램 가능 소자의 범주에 속한다[7][8].

FPGA는 1980년대 중반에 소개된 이후로 디지털 회로의 설계와 구현에 있어 유용한 기술로써 부각되고 있다[1].

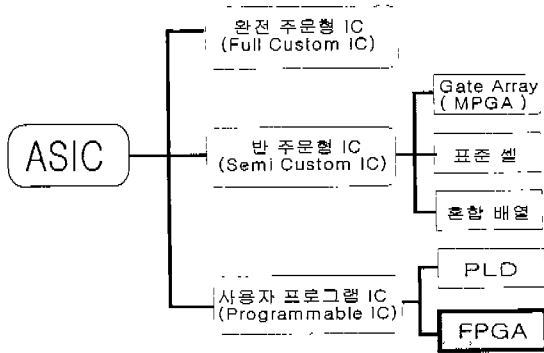


그림 1. 설계 방법에 따른 ASIC의 분류

FPGA는 기존의 CPLD(Complex Programmable Logic Device)와 비교 할 때 구조적으로 반주문형 소자인 MPGA(Maskable Gate Array)와 유사한 다수의 논리 셀을 연결하여 프로그래밍 할 수 있는 게이트 어레이의 구조를 가지므로 보다 많은 논리 회로를 구현 할 수 있다. 집적도 면에서 PLD의 약 10K보다 많은 40K 정도의 높은 게이트 용량을 갖는다. 그리고 MPGA나 다른 반주문형 ASIC와의 비교 할 때 개발비용이 적고 생산 기간도 매우 짧지만 상대적으로 속도가 느린 단점이 있다.[1]

FPGA는 Reconfigurable SRAM-based FPGA와 본 논문에서 사용된 Reconfigurable Antifuse-based FPGA의 두가지 종류가 있다. 표 1은 CPLD와 위의 두 FPGA와의 성능을 비교한 자료이다[4].

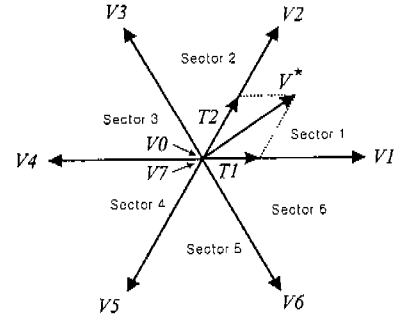
	CPLD	FPGA	
		SRAM	Antifuse
동작 속도	Fast	Slow	Fast
집적도	Low	High	High
생산 단가	High	High	High
전력 소모	High	Low	Low
Routability	Poor	Poor	100%
설계 보안	High	None	High

표 1. CPLD와 FPGA의 특성 비교.

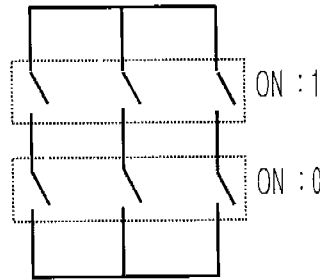
## II. 공간 전압 벡터의 FPGA로의 구현

### 1. SVPWM의 원리

인버터의 출력 전압을 공간상에서 벡터로 나타내면 각 스위칭 상태의 조합에 따라 여덟 개의 기본 벡터로 표기 할 수 있으며 SVPWM은 이러한 공간 벡터 상에서 임의의 인버터 기준 출력 전압을 기본 벡터의 합성으로 구하는 변조방법이다. 여기서의 벡터의 방향은 부하에 공급되는 전력의 흐름 방향을 나타내며 크기는 전력이 공급되는 시간, 즉 스위칭 소자의 ON, OFF시간인 그림 2에서의  $T_1$ 과  $T_2$ 을 나타낸다.



Swa Swb Swc



전압	Swa	Swb	Swc
V0	0	0	0
V1	1	0	0
V2	1	1	0
V3	0	1	0
V4	0	1	1
V5	0	0	1
V6	1	0	1
V7	1	1	1

그림 2. SVPWM의 원리

기준 출력 전압의 벡터 공간상의 위치 선정을 위해 그림 2와 같이 6개의 섹터로 구분 할 수 있으며 각 섹터에서의  $T_1$ 과  $T_2$ 로부터 기준 출력전압 벡터를 발생하기 위한 실제 게이팅 시간은 DSP로의 구현이 간결하고 용이한 유효 시간과 가상 스위칭 시간 개념을 이용하여 다음과 같이 구할 수 있다[9].

가. ON mode

$$\begin{aligned} T_{ga} &= T_{as} + T_{offset} \\ T_{gb} &= T_{bs} + T_{offset} \\ T_{gc} &= T_{cs} + T_{offset} \end{aligned} \quad (1)$$

나. OFF mode

$$\begin{aligned} T_{ga} &= T_s - T_{ga} \\ T_{gb} &= T_s - T_{gb} \\ T_{gc} &= T_s - T_{gc} \end{aligned} \quad (2)$$

여기서  $T_s$ 는 샘플링 시간이고,  $T_{as}$ ,  $T_{bs}$ ,  $T_{cs}$ 는 가상 스위칭 시간,  $T_{offset}$ 은 가상 스위칭 시간에서 실제 게

이팅 시간으로의 추이 값이다.

## 2. FPGA로의 구현

DSP를 통해 계산되어진 실제 스위칭 시간  $T_{ga}$ ,  $T_{gb}$ ,  $T_{gc}$ 은 식(3)와 같이 카운터 데이터로 변환되어 FPGA의 PWM Data 레지스터에 전달되어지고 구현된 내부 카운터를 통해 실제 스위칭 파형을 발생한다.

$$\begin{aligned} ga_{CNT} &= CNT \times \frac{T_{ga}}{T_{samp}} \\ gb_{CNT} &= CNT \times \frac{T_{gb}}{T_{samp}} \\ gc_{CNT} &= CNT \times \frac{T_{gc}}{T_{samp}} \end{aligned} \quad (3)$$

여기서  $CNT$  는  $T_s$ 에 해당하는 카운터 값이다.

그림 3은 DSP/FPGA를 이용한 유도전동기 구동용 SVPWM 전압형 인버터 구동 시스템과 스위칭 발생을 위한 FPGA로 구현될 논리 블록도이다.

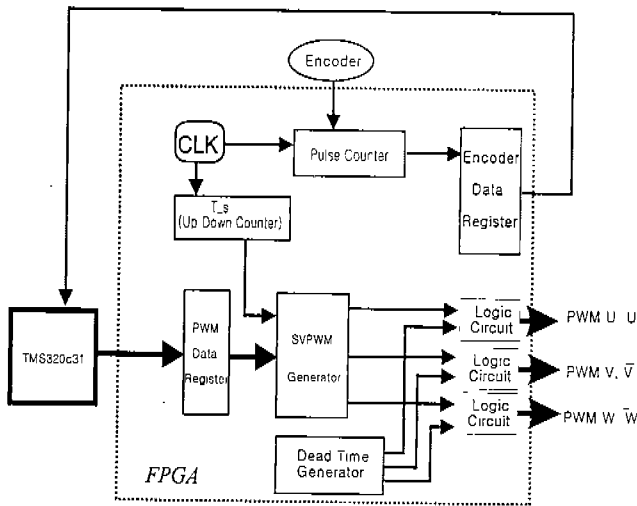


그림 3. FPGA 논리 회로 블록도

그림 3에서 보여 주듯이 스위칭 발생 논리 회로뿐 아니라 백터제어시 되 먹임 요소인 엔코더를 통한 속도 정보 검출과 데드 타임을 발생하는 논리 회로를 첨가하였다. 내부기준 클럭주파수는 20MHz이며 전체 백터 제어 시스템에서 전류 제어를 위한 인터럽트 주기와 SVPWM을 위한 샘플링 시간( $T_s$ )은 100us의 5KHz이고, 그림 4와 같은 대칭 패턴의 SVPWM을 사용하면 스위칭 주파수는 200us의 10KHz로써 반으로 감소되어 스위칭 손실을 줄일 수 있다. 그림 4는 FPGA로 구현된 SVPWM Generator의 게이팅 펄스 발생의 원리를 보여준다.

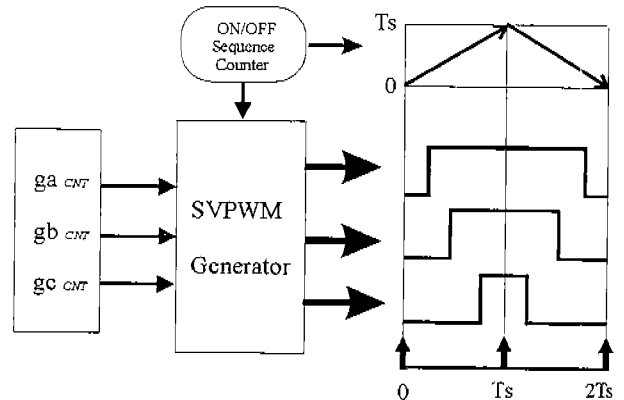


그림 4. FPGA를 이용한 대칭 SVPWM구현

## 다. 회로 시뮬레이션과 IC 제작

그림 4는 DSP에서 계산되어진  $ga_{CNT}$ ,  $gb_{CNT}$ ,  $gc_{CNT}$ 으로 FPGA를 통해 SVPWM을 발생시키는 과정을 보여주며, 입력의 최대 카운터 값은 식(3)의  $CNT$  값인 0x7D0(2000d)이 된다. 이러한 SVPWM 스위칭 신호를 생성하는 논리 회로를 FPGA로 구현하기 위해 로직 시뮬레이션을 그림 5와 같이 수행하였다. 그림 5는 임의의  $CNT$  값에 대한 한 상의 스위칭 발생 로직부분의 시뮬레이션 파형을 나타낸 것이다.

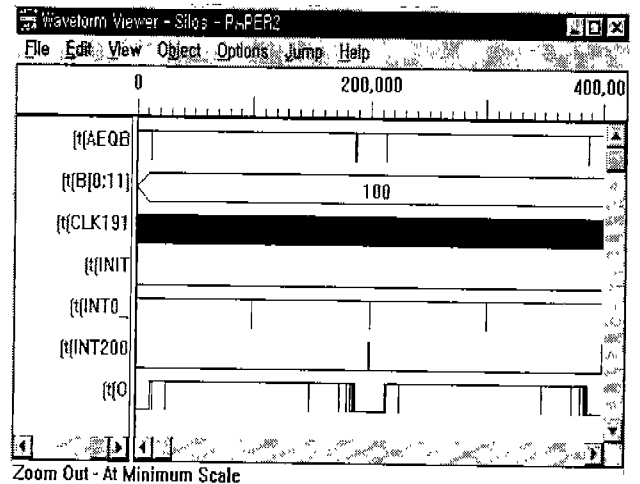


그림 5. FPGA SVPWM 시뮬레이션 파형

이상 시뮬레이션을 통해 논리 회로의 정상 동작을 확인하면 타이밍 시뮬레이션을 통해 지연 시간이 허용 가능한지를 검토한 후 실제 FPGA를 구현하는데 필요한 Configuration Data를 각 FPGA 회사가 제공하는 개발 도구로 생성하고, 또한 이를 자동으로 FPGA에 다운로드 하여 ASIC를 완성하게 된다.

## III. 설계 제작된 시스템의 동작특성

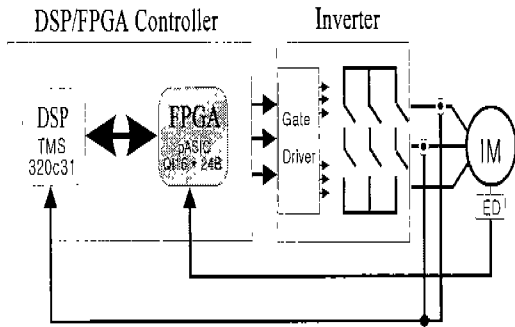


그림 6. DSP/FPGA 제어기를 이용한 유도 전동기 벡터 제어 시스템

구현된 FPGA를 실제 유도전동기의 벡터 제어 시스템용 전압형 인버터의 SVPWM에 적용하여 특성을 관측하였다. 그림 6.은 구성되어진 유도 전동기 속도 제어 시스템 구성도이며 실험에 적용된 유도전동기는 2.2KW, IGBT 인버터는 5KW를 사용하였다. 그림. 7은 SVPWM의 각 게이트 구동 스위칭 파형과 인버터의 실험을 통한 출력 전류 파형이다.

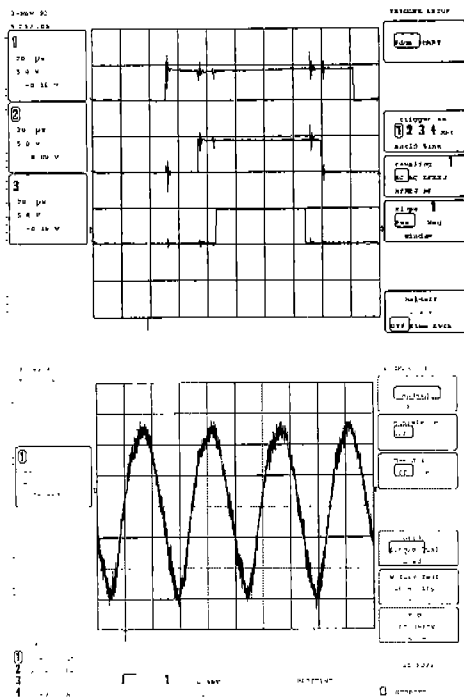


그림 7. 구현된 시스템의 특성실험 결과

#### IV. 결론

유도전동기 정밀제어에서 전체 시스템의 성능은 DSP의 알고리즘 연산시간과 밀접하게 연관되어 있다. 이에 따라 제어 알고리즘 가운데 복잡하고 많은 연산이 요구되는 특정 알고리즘인 SVPWM의 처리를 위하여 ASIC을 사용하여 하드웨어적으로 분담시

킴과 동시에 외부 노이즈에 강한 FPGA를 응답특성이 빠른 Quick Logic QL16X24B를 사용하여 구현하였다. 이를 이용하여 유도전동기 구동용 전압원 인버터의 시스템에 적용하여 시스템 구현에 있어 보다 여유 있는 알고리즘 연산시간을 확보하여 DSP의 연산분담을 경감하여 빠른 응답이 이루어지도록 시스템에 응용하였다.

개발된 FPGA는 스위칭 신호발생은 물론 속도 정보를 계산하는 알고리즘도 추가되었으며, QuickLogic의 Spde Software를 사용하여 시뮬레이션에 의한 동작특성을 비교검증 하였으며, 실험을 통해 개발된 FPGA의 구현이 올바르게 동작됨과 동시에 우수한 특성이 얻어짐이 검증되었으며, FPGA가 ASIC으로써 전동기 제어분야에 있어서 복잡하고 고도의 정밀성과 속응성을 요구하는 제어 알고리즘의 하드웨어로 패키지화의 가능성을 확인하게 되었다.

#### 참고문헌

- [1] Scott Hauck, "The Roles of FPGA's in Reprogrammable System", Proceedings of the IEEE, Vol.86, No.4, April 1998
- [2] Ying-Yu Tzou and Hau-Jean Hsu, "FPGA Realization of Space-Vector PWM Control IC for Three-Phase PWM Inverters", IEEE-PE, Vol.12, No.6, Nov. 1997
- [3] Ying-Yu Tzou and Tien Sung Kuo, "Design and Implementation of an FPGA-Based Motor Control IC for Permanent Magnet AC Servo Motors", 1998
- [4] QuickLogic, Leading the Revolution in FPGAs" 1998
- [5] Harjit Gill, "Flooplanning Techniques for Complex ASICs", Texas Instruments Co. Report, 1998
- [6] Tazi K. and Monmasson E., "Contribution to Multimachine Speed Control Device Architectures Preliminary DSP Based Control Realization with View of FPGA Architecture Design", Proceeding PCIM'97 Intelligent Motion, June 1997
- [7] 박 주 성, FPGA를 이용한 ASIC 설계와 실습, 홍릉 과학 출판사 1997
- [8] 공진홍, 김남영, 김동욱, 이재철, VLSI 설계, 이론과 실습, 홍릉과학출판사, 1998
- [9] Joohn-Sheok Kim, Seung-Ki Sul "A Novel Voltage Modulation Technique of the Space Vector PWM" IPEC-Ypkohama, 1995