

전압원 및 전류원 구동 공진형 인버터로 구성된 형광등용 전자식 안정기의 역률개선에 적합한 수동 역률 개선 회로에 관한 연구

채 균, 류 태 하, 조 규 형
한국과학기술원 전기 및 전자공학과

Passive Power Factor Correction Circuits for Electronic Ballasts using Voltage-Fed and Current-Fed Resonant Inverters

Gyun Chae, Tae-Ha Ryoo and Gyu-Hyeong Cho

Department of Electrical Engineering
Korea Advanced Institute of Science and Technology (KAIST)
Kusong-Dong, Yusong-Gu, Taejon, 305-701, Korea

Abstract

Several power factor correction(PFC) circuits are presented to achieve high PF electronic ballast for both voltage-fed and current-fed electronic ballast. The proposed PFC circuits use valley-fill(VF) type DC-link stages modified from the conventional VF circuit to adopt the charge pumping method for PFC operations during the valley intervals. In voltage-fed ballast, charge pump capacitors are connected with the resonant capacitors. In current-fed type, the charge pump capacitors are connected with the additional secondary-side of the power transformer. The measured PF and THD are higher than 0.99 and 15% for all proposed PFC circuits. The lamp current CF is also acceptable in the proposed circuits. The proposed circuit is suitable for implementing cost-effective electronic ballast.

점이 있다. 부스트 형태의 역률개선회로는 직류 링크(DC-link) 전압의 좋은 레귤레이션 특성과 적은 리플 성분을 가지고 있다는 장점이 있지만 주 스위치에 전압 스트레스를 높이고 추가적인 전력 소자와 수동 소자, 그리고 제어 회로를 만들어 동작을 시키기 때문에 손실이 많고 가격적인 측면에서 장점이 될 수 없는 형태의 역률개선 회로라고 말할 수 있다. 또한 전자식 안정기는 공진형 인버터의 형태에 따라 전압원 방식과 전류원 방식이 있는데 각각 응용 분야 및 시용국에 따라 선호도가 각기 달라 이들에 대해 모두 가격경쟁력이 있는 고역률 회로를 개발할 필요성이 있다고 볼 수 있기 때문에 본 논문에서는 이들 안정기에 적합한 여러 가지 형태의 역률개선회로를 제안하여 수동 역률 개선회로의 개발에 일조하고자 한다

1. 서 론

IEC1000-3-2와 같은 국제표준의 채택으로 형광등용 전자식 안정기에 대해 선전류 고조파 성분의 제한, 높은 입력 역률개선(Power Factor Correction - PFC)에 대한 요구가 점차 커지고 있다. 전자식 안정기의 설계자들은 종종 저가격의 안정기를 얻기 위해 자려식의 직렬 공진형 인버터를 이용하고 있으며 역률개선을 위하여 밸리필(VF) 직류링크회로나 부스트(boost) 형태의 회로를 첨가 하곤 한다[1,3,4]. 기존의 밸리필 회로는 간단한 구조로 약 0.95의 역률을 얻을 수 있으나 총고조파 왜율이 약 40%로 높고 직류 링크의 전압이 전원 전압의 최고치에서 절반까지 120Hz로 변화하기 때문에 램프의 깜박거림 및 약 1.9의 램프 전류의 crest factor(CF)를 보이고 있다는 단

2. 전압원 방식에 적합한 수동 역률개선회로

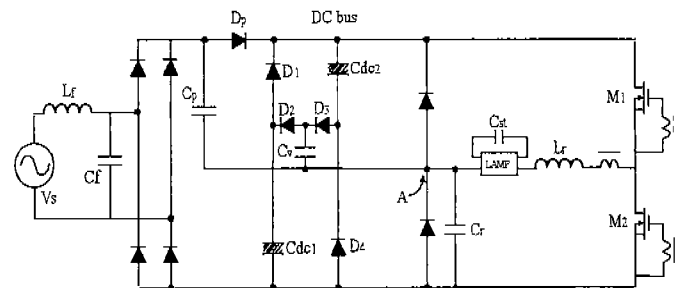


그림 1. 전하펌프 회로와 IVF로 구성된 PFC 회로

전압원 방식의 전자식 안정기에서는 수동 역률개선 방식중에서 가장 널리 쓰이는 방식이 밸리필 방식이다. 이 방식은 앞서서도 언급이 된 것처럼 직류 링크 전압이 최고치의 절반까지 떨어짐을 120Hz로 반복하고 램프 전류의 CF가 높다는 단점이 있기 때문에 이

림 1과 같이 전하 펌프 커패시터와 결합하여 구성하면 약 0.995의 역률과 5.5%의 THD를 얻을 수 있다 [2].

그림 1의 회로의 IVF회로는 기존의 VF회로에서 전원전압의 최고치 부분에서 나타났던 펄스성 입력 전류를 제거하여 고조파 성분을 제거할 뿐 아니라 공진형 인버터와 결합하는 커패시터의 크기를 조절함에 따라 밸리전압을 조절할 수 있다. 하지만 밸리전압이 크다고 램프전류의 CF가 비례적으로 개선이 되는 것은 아니므로 적절한 최적점을 찾아야 한다. 또한 이 회로에서는 램프의 필라멘트의 예열시간이 적어 거의 순간 방전형태로 점등이 되기 때문에 램프의 수명에 좋지 않은 영향을 미칠 수 있다. 하지만 몇 개의 소자만 덧붙인다면 해결할 수 있다.

위의 그림 1의 회로의 밸리필 직류링크 회로를 변형하여 이를 공진형 인버터의 공진 인덕터와 결합하면 새로운 고역률 전자식 안정기를 구현할 수 있다. 그림 2에 새로운 전자식 안정기의 형태를 제시하였는데 이 회로의 특징은 그림 1의 역률 개선 방식을 그대로 이용하면서 램프의 필라멘트의 예열시간을 늘리면서 동시에 예열구간동안 직류링크 전압을 낮추게 되어 램프의 수명을 연장할 수 있을 뿐 아니라 소자의 스트레스를 줄일 수 있다는 장점이 있다.

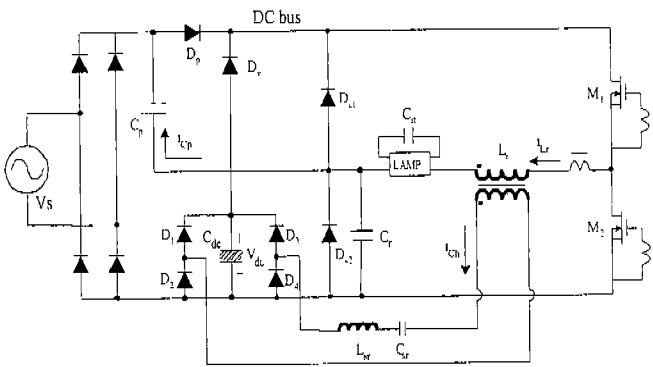


그림 2 예열 기능을 강화한 변형된 VF PFC 회로

그림 2의 회로는 그림 1의 회로에 비해 soft start의 특성을 가진 것 이외에 램프 전류의 CF를 낮출 수 있다는 장점을 가지고 있다. 그림 2의 보조 공진 회로 Lsr-Csr의 공진 주파수를 적절히 위치를 시킴으로써 CF를 조절할 수가 있는 것이다. 하지만 그림 2의 회로는 별도의 인덕터Lsr을 추가해야하며 또한 공진형 인버터의 Lr에 흐르는 전류의 실효치가 증가하여 Lr을 구현하는 코어의 크기를 약간 증가시킬 필요가 있다는 단점이 있다.

이상의 두가지 방식은 전압원 방식의 자력식 직렬 공진형 인버터에 적합한 방식으로 기존의 수동 밸리필 방식을 개선하여 이를 전하펌프 방식과 결합함으

로써 상당히 저가격으로 고역률 특성을 만족시킬 수 있는 특성을 가진 회로이다.

3. 전류원 방식에 적합한 수동 역률개선회로

일반적으로 전류원 방식의 전자식 안정기는 2개 이상의 램프를 병렬로 구동하고자하는 응용에서 적합하다는 장점을 가지고 있다. 이러한 전류원 방식의 안정기에서 역률 개선 방식은 전압원 방식에서와 마찬가지로 밸리필 방식 위주의 수동 역률 방식과 부스트 컨버터 방식을 많이 이용하고 있었다. 이러한 방식들의 문제점을 해결하기 위해 위의 전압원 방식에서 사용한 개선된 밸리필과 전하펌프 방식을 이용하여 구현할 수 있으나 역률개선에 한계가 있으며 램프 전류의 CF가 그다지 좋지 않은 것으로 실험결과가 얻어진다. 따라서 그림 3과 같이 밸리필 회로를 변형을 시켜 구현을 하면 이러한 문제점을 해결할 수가 있다.

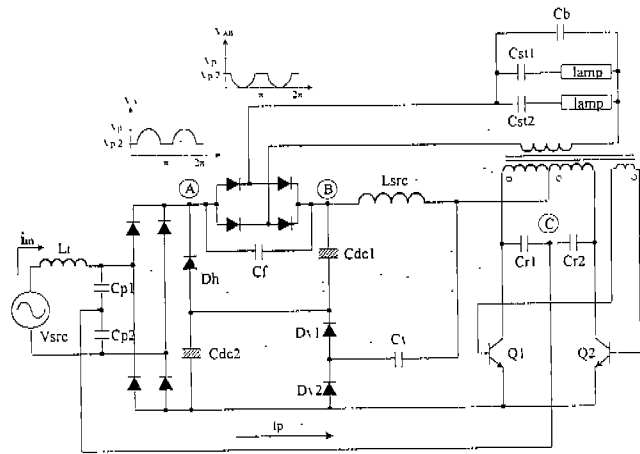


그림 3. 전류원 방식에 적합한 PFC 회로 (1)

그림 3에서 입력전압이 밸리전압 즉, Cdc2에 걸린 전압보다 적으면 공진형 인버터의 고주파 동작을 하는 C점에 연결된 전하 펌프 커패시터를 통해 흐르는 전류에 의해 입력 전류가 형성된다. 이때 전력 트랜스포머의 2차측과 연결된 부분에 흐르는 전류는 Cdc1을 충전하면서 Dh를 통해 흐르게 된다. 입력전원전압이 Cdc2의 전압보다 크게되면 입력전류의 형성은 전하펌프 커패시터를 통해 흐르는 전류와 전력 트랜스포머의 2차측을 통해 흐르는 전류의 합에 의해 형성된다. 하지만 전류의 크기는 전하 펌프 커패시터를 통해 흐르는 전류가 더 작게 형성된다. 입력전원전압이 거의 최고치에 달해서는 직류링크 커패시터를 충전하는 전류가 다이오드 브릿지를 통해 직접 흐르게 될 수도 있다. 전력 트랜스포머의 2차측이 직류링크와 결합이 되어 부하 회로에 리플을 부가

할 수가 있으나 스너버 작용을 하는 C_b , C_{st1} , C_{st2} 에 의해 램프 전류의 리플은 상당히 작아진다. 따라서 낮은 CF 특성을 보인다.

그림 4와 5는 제안된 회로의 입력전압, 전류 파형 및 램프 전압, 전류파형을 보이고 있다.

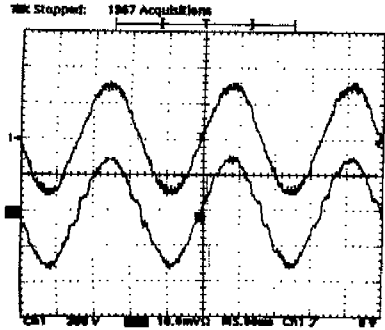


그림 4 입력전압 및 전류 파형 (200V/div, 0.5A/div)

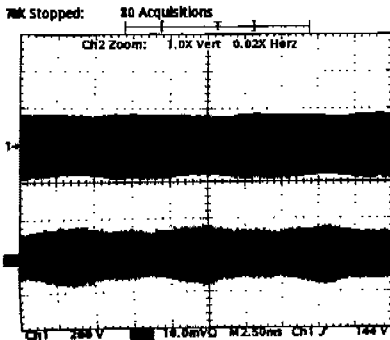


그림 5 램프 전압 및 전류 파형 (200V/div, 0.5A/div)

그림 3의 회로는 약 0.992의 역률과 11%의 THD 특성을 보이고 있어 IEC1000-3-2의 규격을 충분히 만족시킴을 확인하였다. 하지만 그림 3의 회로는 램프의 개수에 맞추어 입력 전력이 자동으로 조절되지 않기 때문에 약간의 전력 조절회로를 부가할 필요가 있다는 단점을 가지고 있다. 이러한 문제점을 해결하기 위해 그림 6의 회로를 제안한다. 그림 6의 회로는 그림 5에서와는 달리 밸리필 구조를 이용하지 않고 있으며 전력 트랜스포머의 2차측에 별도의 권선을 감아 이를 역률개선단의 다이오드 브릿지에 연결한 것을 특징으로 하고 있다. 또한 부가된 권선과 램프 각각을 통해 전하 펌프 커패시터를 연결함으로써 램프의 개수에 맞추어 입력에서 유입되는 전력이 자동적으로 조절된다는 장점을 가지고 있다.

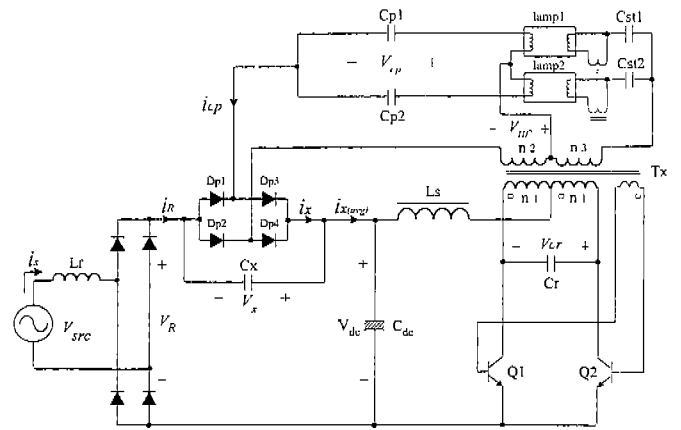


그림 6 전류원 방식에 적합한 PFC 회로(2)

이 방식에서 입력 전류는 전하 펌프 커패시터를 통해 흐르는 전류 i_{cp} 의 평균에 해당하는 전류 $i_{x(avg)}$ 에 의해 형성된다. 전류 $i_{x(avg)}$ 는 입력전압과 2차권선의 고주파 전압 V_{HF} 에 의해 변하게 되는데 1에 가까운 역률을 얻기 위해서는 전력 트랜스포머의 권선비와 전하펌프 커패시터의 크기를 다음과 같은 식에 의해 결정이 되어야 한다.

$$V_{HF(peak)} = V_{R(peak)} = V_{DC}$$

$$i_{x(avg)(peak)} = i_{R(peak)} = i_{S(peak)} = \left(\frac{2}{\pi}\right) C_p \omega_{HF} V_{HF(peak)}$$

$$C_p = \frac{(\pi P_o)}{(V_{R(peak)} \omega_{HF} V_{HF(peak)})}$$

그림 7과 8은 제안된 전자식 안정기의 실험 결과로서 각각 입력전압, 전류의 파형과 램프전류, 전하펌프 전류 i_{cp} 를 보이고 있다. 그림 7과 8의 실험 결과에서 0.996의 역률과 9%의 THD를 얻었으며 램프 전류 CF는 약 1.5의 결과를 나타내었다.

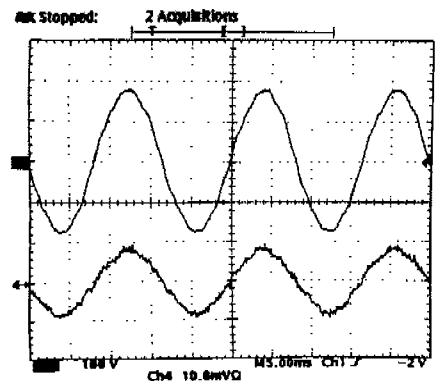


그림 7 입력 전압 및 전류파형 (100V/div, 1A/div)

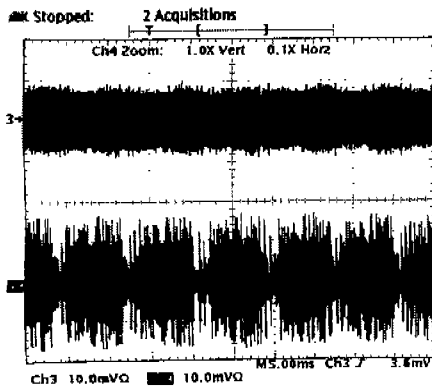


그림 8 램프전류 및 전하펌프전류 i_{cp}
(0.5A/div, 1A/div)

4. 결 론

본 논문에서는 전압원 방식과 전류원 방식의 공진형 인버터를 이용한 형광등용 전자식 안정기에 적합한 수동 역률 개선 회로로 제안하였다. 전압원 방식에서는 기존의 밸리필 회로를 개선한 새로운 밸리필 회로와 전하 펌프 커패시터를 공진형 인버터와 결합한 구조를 통해 역률개선을 담당케 하였으며 전류원 방식에서는 전력 트랜스포머의 2차측과 전하 펌프 회로를 접목하여 역률개선회로를 구성하였다. 제안된 모든 역률개선회로에서 0.99 이상의 역률과 약 10% 정도의 총고조파 왜율을 보이고 있으며 1.7이하의 램프 전류 CF를 얻을 수 있었다. 따라서 제안된 수동 역률 개선회로는 저가격대로 구성할 수 있는 일반적인 형광등용 전자식 안정기에 매우 적합하며 고기능의 램프 구동을 얻고자 하는 타력식 방식에서도 적절히 적용시킬수가 있어 전체적인 제품의 가격경쟁력을 높일 수 있다는 장점을 가지고 있다.

참 고 문 헌

- [1] Y.S. Youn, G. Chae, and G.H. Cho, "A unity power factor electronic ballast for fluorescent lamp having improved valley fill and valley boost converter", IEEE PESC97 Record, pp. 53-59, 1997,
- [2] G. Chae, Y.S. Youn and G.H. Cho, "High power factor correction circuit using valley charge pumping circuit for low-cost electronic ballasts", PESC98, pp.2003-2008, 1998.
- [3] Y.R. Yang and C.L. Chen, "A self-excited half-bridge series-resonant ballast with automatic input current shaping", IEEE PESC96 Record, pp.881-886, 1996.
- [4] J. Spangler, B. Hussain, and A.K. Behera, "Electronic ballast using power factor correction techniques for loads greater than 300Watts", IEEE APEC91 Record, pp.393 - 399, 1991.