

## UPS 응용을 위한 3상 PWM 인버터의 새로운 전압 제어 방법

이영조, 박남주, 임철우, 정세교

경상대학교 제어계측공학과, 자동화및컴퓨터응용기술연구소

## A Novel Voltage Control Method of Three-Phase PWM Inverter for UPS Application

Young-Jo Lee, Nam-Joo Park, Cheol-Woo Lim, Se-Kyo Chung

Department of Control & Instrumentation Engineering, Gyeongsang National University

### Abstract

This paper describes a novel control method of a three-phase PWM inverter for uninterruptible power supply(UPS) applications. To obtain the fast dynamics and excellent harmonic characteristics, a new state feedback control technique is proposed. The proposed control consists of the inner-loop current and outer-loop voltage controllers with a load current estimator to reduce the effects of the load variations and nonlinearity. In order to verify the effectiveness of the proposed control, the simulation is carried out for various load condition.

### 1. 서 론

컴퓨터, 통신장비, 의료기기 등 정밀한 전자장치에는 전원의 안전성이 매우 중요하다. 이러한 장치들을 보호하기 위해 무정전 전원장치(Uninterruptible Power Supply; UPS)가 사용되고 있으며, UPS는 일정한 전압과 주파수를 유지할 수 있어야 하고, 고조파 왜율(Total Harmonic Distortion: THD)이 최소인 출력전압을 내야한다. 그러나, 이러한 장치들의 부하는 대부분 정류기와 같은 비선형 부하이므로 부하전류의 고조파 성분으로 인하여 출력전압의 THD가 크게 증가된다[1, 2]. 따라서, 부하변동이나 비선형 부하에 대해서 출력 전압의 THD를 최소화하기 위한 제어기법이 필요하며 이를 위한 여러 가지 방법들이 제시되어왔다.

그 예로서, 캐패시터 전류에 대한 내부 제어루프를 구성하여 부하변동의 영향을 최소화하는 기법[4]과 출력전압의 미분값을 상태변수로 취하여 Deadbeat 제어기를 구성하는 방법 등이 제안되었다[5].

본 논문에서는 인덕터 전류에 대한 내부 전류제어루프와 커패시터 전압에 대한 출력전압 제어루프를 가지는 새로운 제어기법을 제안하였다. 내부의 전류

제어기는 빠른 제어성능을 얻기위하여 Deadbeat 제어기를 사용하였으며 출력전압 제어루프에는 궤환제어기와 함께 부하전류 변동을 전향보상하기 위하여 부하전류 추정기를 사용하였다.

제안된 제어기는 동기 기준 좌표계에서 설계되어 우수한 정상상태 응답특성을 가지며 부하전류에 대한 전향보상으로 부하변동이나 정류기와 같은 비선형 부하에서도 좋은 고조파 저감효과를 가질 수 있다.

본 논문에서는 먼저 인버터와 필터를 동기 기준 좌표계에서 이산영역 모델링을 하였으며 극배치 기법을 이용하여 제어기를 설계하였다. 그리고, 부하변동, 비선형 부하등에 대한 컴퓨터 시뮬레이션을 통하여 제어기의 성능을 입증하였다.

### 2. 모델링

#### 2-1. 3상 인버터와 필터의 모델링

그림 1과 같은 3상 PWM 인버터와 LC 필터의 수학적 모델은 다음과 같다.

$$v_{abc} = pL_i_{abc} + v_{Cabc} \quad (1)$$

$$i_{abc} = C_p v_{Cabc} + i_{Labc} \quad (2)$$

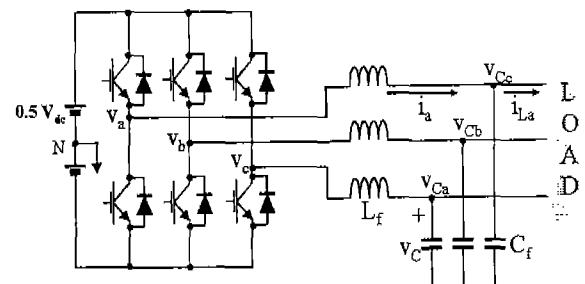


그림 1. 3상 PWM 인버터

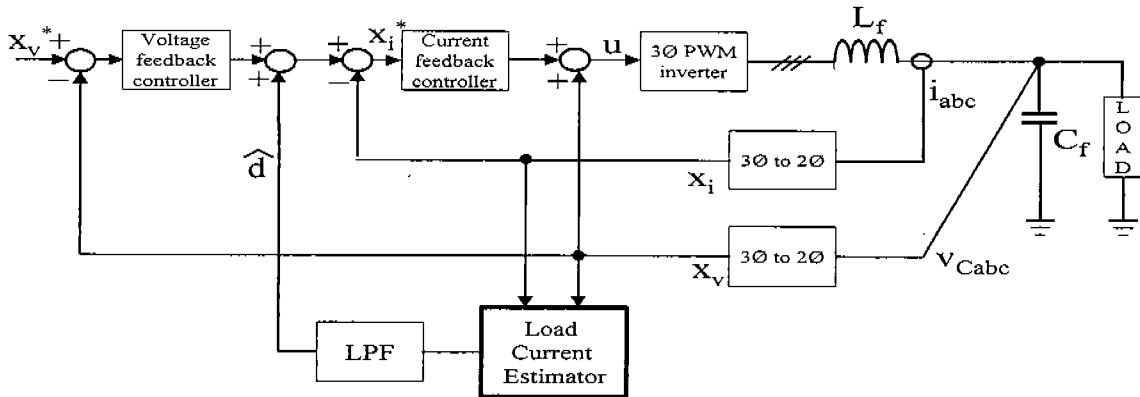


그림 2. 전체 시스템의 블록 다이어그램

여기서  $p = d/dt$ 이고, 각 항은 다음과 같다.

$$v_{abc} = \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix}, i_{abc} = \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix}, v_{Cabc} = \begin{bmatrix} v_{Ca} \\ v_{Cb} \\ v_{Cc} \end{bmatrix}, i_{Labc} = \begin{bmatrix} i_{La} \\ i_{Lb} \\ i_{Lc} \end{bmatrix}$$

$$L = \begin{bmatrix} L_f & 0 & 0 \\ 0 & L_f & 0 \\ 0 & 0 & L_f \end{bmatrix}, C = \begin{bmatrix} C_f & 0 & 0 \\ 0 & C_f & 0 \\ 0 & 0 & C_f \end{bmatrix}$$

그리고,  $L_f$  와  $C_f$  는 각각 LC 필터의 인덕턴스와 캐패시턴스를 나타낸다.

식 (1)과 식 (2)의 상태 방정식은 동기 기준 좌표계에서 다음과 같이 주어진다.

$$\begin{bmatrix} \dot{x}_i \\ \dot{x}_v \end{bmatrix} = \begin{bmatrix} A_{11} & A_{12} \\ A_{21} & A_{22} \end{bmatrix} \begin{bmatrix} x_i \\ x_v \end{bmatrix} + \begin{bmatrix} B_i \\ 0 \end{bmatrix} u + \begin{bmatrix} 0 \\ E_v \end{bmatrix} d \quad (3)$$

여기서

$$x_i = \begin{bmatrix} i_q^e \\ i_d^e \end{bmatrix}, x_v = \begin{bmatrix} v_{Cq}^e \\ v_{Cd}^e \end{bmatrix}, u = \begin{bmatrix} v_q^e \\ v_d^e \end{bmatrix}, d = \begin{bmatrix} i_{Lq}^e \\ i_{Ld}^e \end{bmatrix}$$

$$A_{11} = A_{22} = \begin{bmatrix} 0 & -\omega \\ \omega & 0 \end{bmatrix}$$

$$A_{12} = \begin{bmatrix} -1/L_f & 0 \\ 0 & -1/L_f \end{bmatrix}, A_{21} = \begin{bmatrix} 1/C_f & 0 \\ 0 & 1/C_f \end{bmatrix}$$

$$B = \begin{bmatrix} 1/L_f & 0 \\ 0 & 1/L_f \end{bmatrix}, E_v = \begin{bmatrix} -1/C_f & 0 \\ 0 & -1/C_f \end{bmatrix}$$

여기서  $\omega$  는 기준 전압의 각주파수를 나타낸다.

## 2-2. 이산화

전압 및 전류제어기는 디지털 프로세서로 구현되며 이를 위해 이산시간 영역에서의 모델링이 필요하다. 식 (3)의 이산시간 상태방정식은 다음과 같다.

$$\begin{bmatrix} x_i(k+1) \\ x_v(k+1) \end{bmatrix} = \begin{bmatrix} G_{11} & G_{12} \\ G_{21} & G_{22} \end{bmatrix} \begin{bmatrix} x_i(k) \\ x_v(k) \end{bmatrix} +$$

$$\begin{bmatrix} F_i \\ 0 \end{bmatrix} u(k) + \begin{bmatrix} 0 \\ H_v \end{bmatrix} d(k) \quad (4)$$

여기서

$$G_{11} = G_{22} = \begin{bmatrix} 1 & -\omega T \\ \omega T & 1 \end{bmatrix}$$

$$G_{12} = \begin{bmatrix} -T/L_f & 0 \\ 0 & -T/L_f \end{bmatrix}, G_{21} = \begin{bmatrix} T/C_f & 0 \\ 0 & T/C_f \end{bmatrix}$$

$$F_i = \begin{bmatrix} T/L_f & 0 \\ 0 & T/L_f \end{bmatrix}, H_v = \begin{bmatrix} -T/C_f & 0 \\ 0 & -T/C_f \end{bmatrix}$$

그리고  $T$  는 제어기의 샘플링 주파수를 나타낸다. 식 (4)에서는 샘플링 주파수가 충분히 크다고 가정하여 다음과 같은 근사식을 사용하였다.

$$e^{AT} \cong I + AT \quad (5)$$

## 3. 전류 제어

이 시스템의 모델 특성상 제어 입력  $u(k)$ 로는 외란  $d(k)$ 를 직접 보상할 수 없다. 이러한 경우에, 내부 전류제어기와 외부 전압제어기를 사용한 다중루프 제어가 유용하다. 따라서 제안된 제어기는 극배치 기법에 의해 독립적으로 설계된 두 개의 상태궤환 제어기로 구성된다.

### 3-1. 전류 제어기의 설계

상태궤환 제어는 비례제어(Proportional Control)만을 사용하므로 정상상태 오차가 발생한다. 따라서 이를 제거하기 위해 전류오차의 적분항을 새로운 상태 변수로 추가한다. 새로운 상태변수를 추가한 전류 상태 방정식은 다음과 같다.

$$\begin{bmatrix} z_i(k+1) \\ x_i(k+1) \end{bmatrix} = \begin{bmatrix} I & -IT \\ 0 & G_{11} \end{bmatrix} \begin{bmatrix} z_i(k) \\ x_i(k) \end{bmatrix} + \begin{bmatrix} 0 \\ F_i \end{bmatrix} u(k)$$

$$+ \begin{bmatrix} 0 \\ G_{12} \end{bmatrix} x_v(k) + \begin{bmatrix} IT \\ 0 \end{bmatrix} x_i^*(k) \quad (6)$$

여기서

$$z_i(k+1) = z_i(k) + T \cdot e(k)$$

$$e_i(k) = x_i^*(k) - x_i(k)$$

그리고, 윗첨자 '\*' 는 기준값을 나타낸다.

제안된 전류제어기는 다음과 같은 궤환 제어입력과 보상 제어입력으로 구성된다.

$$u(k) = u_f(k) + u_c(k). \quad (7)$$

$u_c(k)$ 는 간섭항  $G_{11}x_i(k)$ 과 외란  $G_{12}x_v(k)$ 를 제거하기 위해 사용되었으며, 보상입력은 다음과 같이 주어질 수 있다.

$$u_c(k) = -F_i^{-1}[G_{11}^i x_i(k) + G_{12}^i x_v(k)] \quad (8)$$

여기서

$$G_{11}(k) = G_{11}^r(k) + G_{11}^i(k)$$

$$G_{11}^r = \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix}, \quad G_{11}^i = \begin{bmatrix} 0 & -\omega T \\ \omega T & 0 \end{bmatrix}$$

보상입력에 의해 q축과 d축간의 간섭항이 상쇄되므로, 전류제어루프는 단일입력-단일출력(SISO)시스템으로 간주될 수 있다. 따라서, q축과 d축 궤환 제어기를 독립적으로 설계할 수 있다. 궤환제어입력은 다음과 같이 주어진다.

$$u_f(k) = K_{zi}z_i - K_{xi}x_i \quad (9)$$

여기서

$$K_{zi} = \begin{bmatrix} k_{ziq} & 0 \\ 0 & k_{zid} \end{bmatrix}, \quad K_{xi} = \begin{bmatrix} k_{xiq} & 0 \\ 0 & k_{xid} \end{bmatrix}$$

### 3-2. 전류제어루프에 대한 Deadbeat 응답

인덕터 전류제어루프는 빠른 동특성을 가져야 하며 이를 위해 Deadbeat 응답특성을 가지도록 설계하였다. q축 전류제어루프에 대한 특성방정식은 다음과 같다.

$$z^2 + az + b = 0 \quad (10)$$

여기서

$$a = -2 + (T/L_f)K_{xiq}, \quad b = 1 - (T/L_f)(K_{xiq} - Tk_{ziq})$$

Deadbeat 조건  $z^2 = 0$ 을 만족하는 이득은 다음과 같다.

$$k_{xiq} = 2L_f/T, \quad k_{ziq} = L_f/T^2$$

d축 제어기의 이득도 같은 과정으로 얻어질 수 있다.

## 4. 전압 제어

### 4-1. 전압제어기의 설계

전압제어기는 전류제어기와 유사하게 설계할 수 있다. 전압오차의 적분항을 새로운 상태변수로 추가한 상태 방정식은 다음과 같다.

$$\begin{bmatrix} z_v(k+1) \\ x_v(k+1) \end{bmatrix} = \begin{bmatrix} I & -IT \\ 0 & G_{22} \end{bmatrix} \begin{bmatrix} z_v(k) \\ x_v(k) \end{bmatrix} + \begin{bmatrix} 0 \\ G_{21} \end{bmatrix} x_i^*(k) + \begin{bmatrix} 0 \\ H_v \end{bmatrix} d(k) + \begin{bmatrix} IT \\ 0 \end{bmatrix} x_v^*(k) \quad (11)$$

여기서

$$z_v(k+1) = z_v(k) + T \cdot e(k)$$

$$e_v(k) = x_v^*(k) - x_v(k)$$

식 (11)에서는 전류제어루프의 동특성이 전압제어루프보다 훨씬 빠르다고 가정하면  $x_i^*(k) \cong x_i(k)$ 이며 인덕터 전류는 상태변수가 아닌 입력으로 볼 수 있다. 전압제어기는 구조면에서 전류제어기와 유사하고 다음과 같이 주어질 수 있다.

$$x_i^*(k) = x_{if}^*(k) + x_{ic}^*(k) \quad (12)$$

보상제어  $x_{ic}^*(k)$ 는 다음과 같다.

$$x_{ic}^*(k) = -G_{21}^{-1}[G_{22}^i x_v(k) + H_v d(k)] \quad (13)$$

여기서

$$G_{22}(k) = G_{22}^r(k) + G_{22}^i(k)$$

$$G_{22}^r = \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix}, \quad G_{22}^i = \begin{bmatrix} 0 & -\omega T \\ \omega T & 0 \end{bmatrix}$$

궤환 제어입력은 다음과 같이 주어질 수 있다.

$$x_{if}^*(k) = K_{zv} z_v - K_{xv} x_v \quad (14)$$

여기서

$$K_{zv} = \begin{bmatrix} k_{zvq} & 0 \\ 0 & k_{zvd} \end{bmatrix}, \quad K_{xv} = \begin{bmatrix} k_{xvq} & 0 \\ 0 & k_{xvd} \end{bmatrix}$$

### 4-2. 전압제어에 대한 궤환 제어기 설계

전압제어의 목적은 빠른 응답과 THD를 최소화시키는 좋은 필터링 특성이다. 전압제어기의 설계에서는 두 조건의 최적화가 필요하다. q축 전압제어루프에 대한 특성방정식은 다음과 같다.

$$z^2 + \alpha z + \beta = 0 \quad (15)$$

여기서

$$\alpha = -2 + (T/C_f)k_{xvq}, \beta = 1 - (T/C_f)(k_{xvq} - Tk_{zvq})$$

위의 특성 방정식은 다음과 같다.

$$z_{1,2} = e^{-T\zeta\omega_n}(\cos\theta \pm j\sin\theta) \quad (16)$$

여기서,  $|z| = e^{-T\omega_n}$ ,  $\theta = T\omega_n\sqrt{1-\zeta^2}$  이고,  $\zeta$ 와  $\omega_n$ 은 각각 폐루프 시스템의 감쇠비와 자연주파수를 의미한다. 이득  $k_{xvq}$ 와  $k_{zvq}$ 는  $\zeta$ 와  $\omega_n$ 으로부터 계산해 볼 수 있다. d 축 전압제어루프에 대해서도 같은 방법으로 계산할 수 있다.

#### 4-3. 부하 전류 추정기

전압제어기에는 부하 전류의 정보가 필요하여 전류 센서의 수를 최소화하기 위해 부하 전류 추정기를 사용하였다.

식 (4)로부터,  $k-1$  단계에서의 부하 전류는 다음과 같다.

$$d(k-1) = H_v^{-1}[x_v(k) - G_{21}x_i(k-1) + G_{22}x_v(k-1)] \quad (17)$$

샘플링 시간이 전류변화보다 훨씬 빠르다고 가정하면 다음과 같이 가정할 수 있다.

$$\hat{d}(k) \cong d(k-1) \quad (17)$$

식 (21)에서 주어진 추정기는 캐패시터 전압의 미분 항 때문에 잡음에 민감하다. 잡음의 영향을 줄이기 위해서 이차의 디지털 필터를 사용하였으며 전달함수는 다음과 같다.

$$H_f(z) = \frac{1-a-b}{1-az^{-1}-bz^2} \quad (18)$$

#### 5. 시뮬레이션

제안된 제어기의 성능을 입증하기 위해 MATLAB을 이용하여 시뮬레이션을 수행하였으며 사용된 매개 변수들은 표 1과 같다.

필터의 인덕터	1 [mH]
필터의 캐패시터	220 [ $\mu F$ ]
스위칭 주파수	20 [kHz]
저항 부하	20 [ $\Omega$ ]
정류기부하의 저항	40 [ $\Omega$ ]

표 1. 시뮬레이션을 위한 매개변수

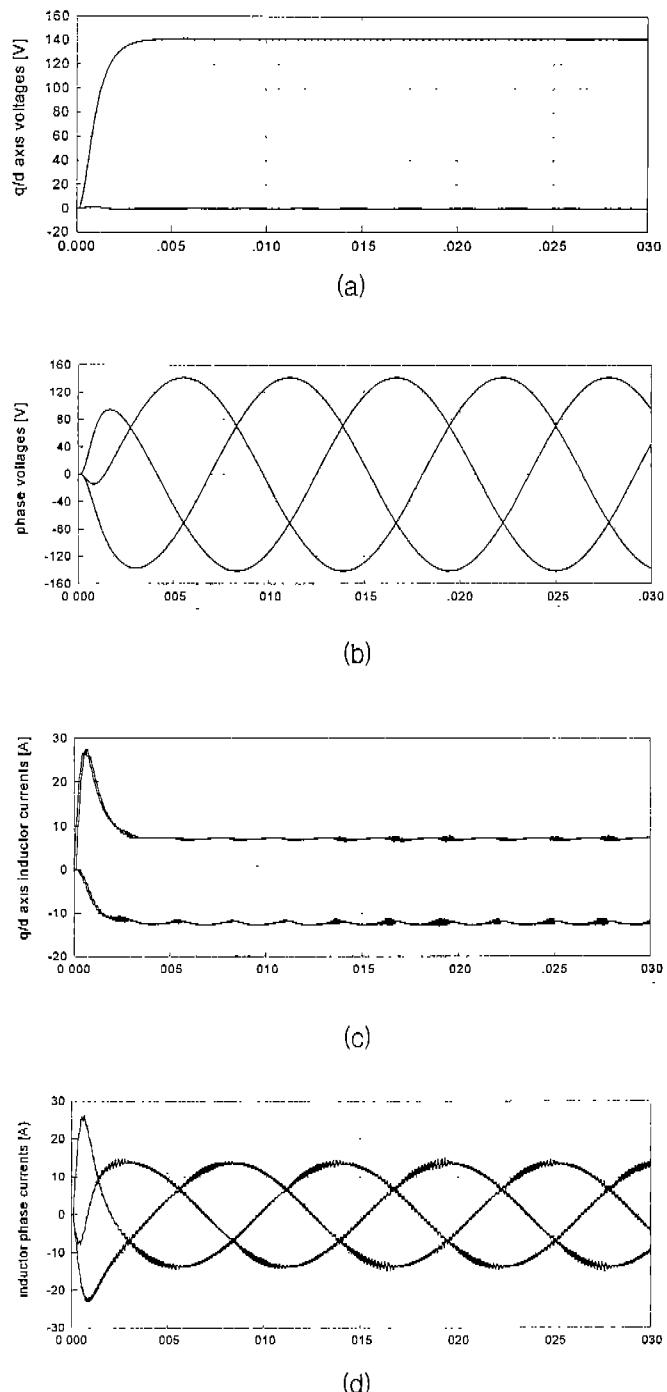
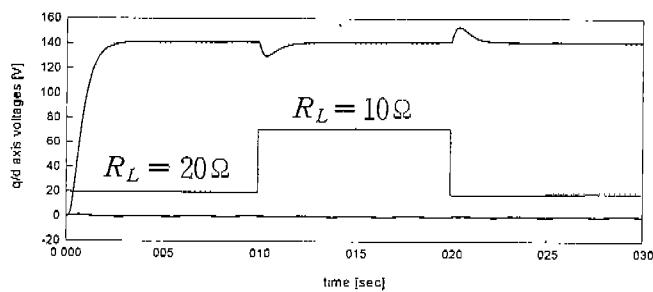
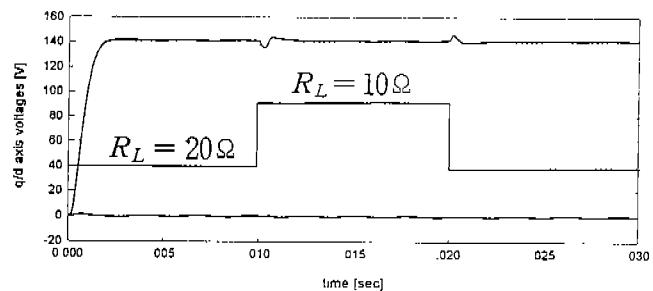


그림 3. 저항부하(20 $\Omega$ )시 (a) q-d 축 전압 (b) 상전압 (c) 인덕터 전류의 q-d성분 (d) 인덕터 상전류

위의 매개변수에 의한 전류 제어기 이득을 구하면 각각  $k_{xiq}, k_{xid} = 40, k_{ziq}, k_{zid} = 4 \times 10^5$  이다. 여기서  $\zeta$ 를 0.9,  $\omega_n$ 을 3140이라고 놓으면 전압 제어기의 이득은 각각  $k_{xvq}, k_{xvd} = 1.276, k_{zvq}, k_{zvd} = 1760$ 이다. 저역통과필터의  $\zeta$ 는 0.707,  $\omega_n$ 은 18850으로 설계하였다.

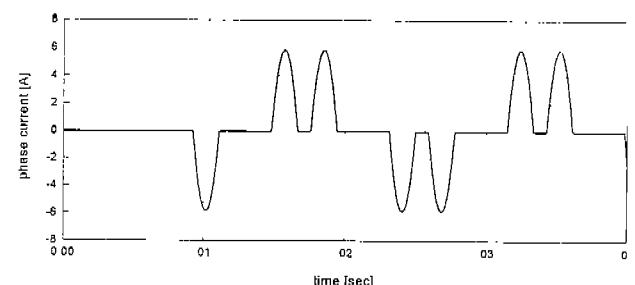


(a)



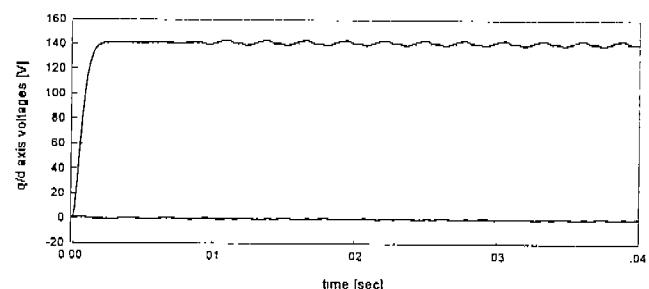
(b)

그림 4. 저항부하 변동시 (a) 추정기를 사용하지 않은 경우 (b) 추정기를 사용한 경우

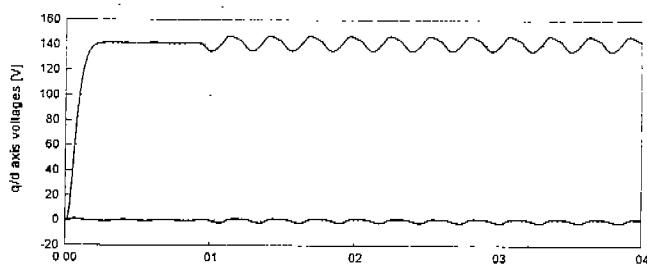


(c)

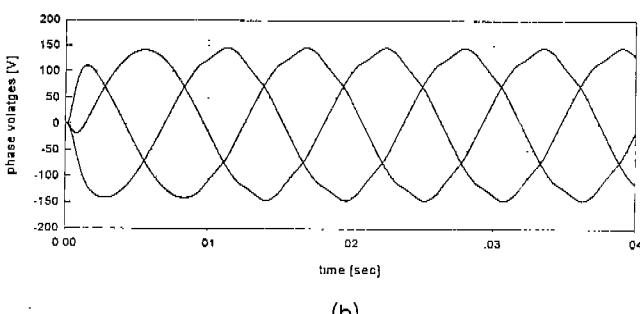
그림 5. 정류기 부하(40Ω)시 추정기를 사용하지 않은 경우 (a) q-d 축 전압 (b) 상전압 (c) 부하전류



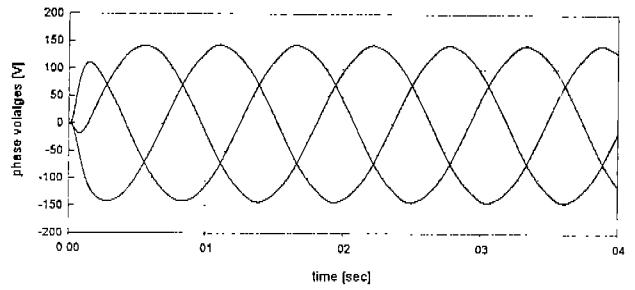
(a)



(a)



(b)



(b)

그림 6. 정류기 부하시 추정기를 사용한 경우  
(a) q-d 축 전압 (b) 상전압

그림 3은 20Ω의 저항부하시 응답특성을 나타내었다. 인덕터전류와 캐패시터전압이 설계된 대로 잘 동작함을 볼 수 있다.

그림 4는 앞에서의 저항부하(20Ω)를 0.01초에서 0.02초 사이에 10Ω으로 변화시켰을 때의 전압 파형을 나타낸다. 여기서 추정기를 사용한 경우(b)가 사용하지 않은 경우(a)보다 전압 변동이 훨씬 작음을 알 수 있다.

그림 5와 6은 정류기 부하에 대한 전압 응답특성을 나타내고 있다. 제안된 제어기의 경우 정류기와 같은

비선형 부하에 대해서 전압파형의 왜곡이 훨씬 작은  
을 볼 수 있다.

## 6. 결 론

본 논문에서는 UPS용 3상 PWM 인버터를 제어하는 새로운 방법을 제안하였다. 내부전류루프와 외부 전압루프를 갖는 2중 제어구조를 가지며 동기 기준좌표계에서 이산영역 모델링으로 제어기를 구성하였다. 전류제어기는 Deadbeat 제어를 사용하였으며 전압제어기는 부하전류 추정기를 사용하여 부하변동을 보상하였다. 여러 가지 부하조건에 대한 시뮬레이션을 수행한 결과, 제안된 방법의 우수성을 입증하였다.

추후과제로 실험을 통하여 제안된 제어기법을 실제 UPS 시스템에 적용하고 유용성을 입증하고자 하며 현재 실험을 진행중이다.

## 참 고 문 헌

- [1] Annette von Jouanne, Prasad N. Enjeti & Donald J. Lucas, "DSP Control of High Power UPS System Feeding Nonlinear Loads", IEEE Trans. on Ind. Appl., Vol. 25, No. 3, PP 121-125, 1996.
- [2] C. Hua, and R. G. Hoft, "High Performance Deadbeat Controlled PWM Inverter Using a Current Source Compensation for Nonlinear Loads" in Proceeding of the PESC, PP 443-450, 1992.
- [3] A. Boost, and P. D. Ziogas, "Towards a Zero-Output Impedance UPS System" IEEE Trans. Ind. Appl., Vol. 25, No. 3, PP 408-418, 1989.
- [4] Youichi Ito and Shoichi Kawauchi, "Microprocessor-Based Robust Digital Control for UPS with Three-Phase PWM Inverter", IEEE Trans. PE. Vol. 10, No. 2, March, 1995.
- [5] T. Kawabata, T. Miyashita and Y. Yamamoto, "Deadbeat control of three phase PWM inverter", IEEE Trans. PE. Vol. 5, No. 1, PP 21-28, 1990.
- [6] 변영복, 조기연, 박성준, 김철우, "새로운 고조파 보상기를 이용한 비선형 부하 대응 3상 UPS 인버터의 DSP에 의한 제어", 전기학회논문지, 제46권 12호, PP 1756-1763, 1997.12
- [7] 유병우, 이상훈, 김병진, 김재식, 최재호, 김밀수, 김민규, 최창호, "낮은 THD를 가지는 3상 UPS용 인버터의 이중제어기법", 전기학회논문지, 제47권 8호, PP 1176-1181, 1998.8