

주파수 조절이 가능한 자려식 공진형 인버터의 고속 게이트 구동회로

류 태하, 채 균, 조 규형
한국과학기술원 전기 및 전자공학과

Frequency controllable fast switching gate driver for self-resonant inverters

Tae-Ha Ryoo, Gyun Chae, Gyu-Hyeong Cho

Department of Electrical Engineering
Korea Advanced Institute of Science and Technology(KAIST)

Abstract - A fast switching gate driver suitable for high performance self resonant electronic ballasts is presented. The proposed gate driver has negligible switching loss and driving loss owing to pnpn structure and zero voltage switching(ZVS); moreover, the gate driver has frequency control capability. Therefore, a self resonant inverter using proposed gate driver can operate as external exciting resonant inverters. The experiments confirm that the proposed gate driver perform the desired operations over full power control range for 40W fluorescent lamp electronic ballast.

1. 서 론

전자식 안정기(electronic ballast)에 주로 사용되는 전압원 방식의 직렬 공진형 하프브리지 인버터(series resonant half bridge inverter)는 게이트 구동방식에 따라 크게 자려식(self-exciting)과 타려식(external-excitation)의 두 가지로 나눌 수 있다[1]. 타려식 공진형 인버터는 게이트 구동회로에서 직접 구동 전력을 공급하므로 스위칭 주파수 조절이 가능하여 전자식 안정기에 사용될 경우 조광(dimming)이 가능해지므로 고기능의 전자식 안정기에 적합하다. 전류 트랜스포머(current transformer)를 사용하여 게이트를 구동하는 자려식 공진형 인버터는 구조가 간단하여 제조가격이 낮은 장점이 있으며, 자동으로 영전압 턴 온(zero voltage turn-on)이 되는 특징을 가지므로 저가의 전자식 안정기에 근래까지 많이 사용되는 방식이다[2]. 기존의 일반적인 자려식 공진형 인버터는 전류 트랜스포머만 사용하여 게이트를 구동하기 때문에 스위치의 턴 온 및 턴 오프 천이(turn-on, turn-off transition) 구간이 비교적 커서(~1us) 천이 구간에서의 스위칭 손실이 크다. 게이트 구동전류를 크게 하면 천이 구간이 짧아져 스위칭 손실이 작아지는 반면, 게이트 구동 손실이 커지게 되어 게이트 구동전류의 조절로 전체 손실을 줄이는 데는 한계가 있다. 따라서 직접적인 게이트 구동전류를 공급하지 않고 전류 트랜스포머를 통해서 넘어오는 에너지를 보조 커패시터에 담아두었다가 턴 온 시에 게이트 구동전류를 크게 하여 천이 구간을 감소시키는 방법이 제안되었으며 전류 트랜스포머만 사용하던 방식에 비해 스위칭 손실을 줄일 수 있다[3]. 보조 커패시터에 보관하던 잉여 에너지를 이용하여 턴 온 천이 구간을 줄이고 pnpn 구조의 정궤환 특성을 이용하여 턴 오프 천이 구간을 줄여 스위칭 손실을 감소시키는 방법을 이용하면 자려식 공진형 인버터로 고속 스위칭이 가능한 장점이 있으나 게이트 구동회로가 다소 복잡하며 공진 주파수 부근에서의 고정된 주파수로 스위칭하므로 스위칭 주파수의 조절이 불가능하다[4]. 본 논문에서는 pnpn 구조를 이용하여 게이트의 턴 오프 시간을 매우 작게 하는 동시에 스위칭 주파수 조절이 가능한 자려식 공진형 인

버터의 게이트 구동회로를 제안한다. 이러한 게이트 구동회로를 이용하면 스위칭 손실이 매우 낮으며 주파수 조절을 통한 조광(dimming)이 가능한 저가격의 고기능 전자식 안정기 생산이 가능하다는 장점을 가진다.

2. 기존의 자려식 게이트 구동회로

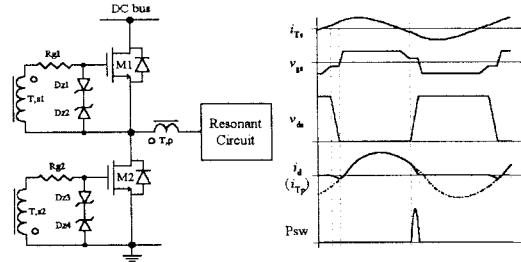


그림 1 전류 트랜스포머를 이용한 게이트 구동회로

그림 1은 가장 널리 사용되고 있는 전류 트랜스포머를 이용한 자려식 공진형 인버터의 게이트 구동회로와 동작 과정을 나타낸 것이다. 전류 트랜스포머의 특성상 2차측이 흐르는 게이트 구동 전류는 1차측의 공진 전류보다 위상이 앞서게 되어 공진회로의 공진 주파수 보다 조금 높은 주파수에서 스위칭 하게 된다. 스위치 M₁에 흐르는 전류(i_{d1})와 스위치 양단 전압(V_{ds})의 곱이 스위치에서의 스위칭 손실(Psw)이 되며 그림에서와 같이 스위칭 손실은 대부분이 턴 오프 시에 발생하며 스위칭 손실이 상당량 발생한다.

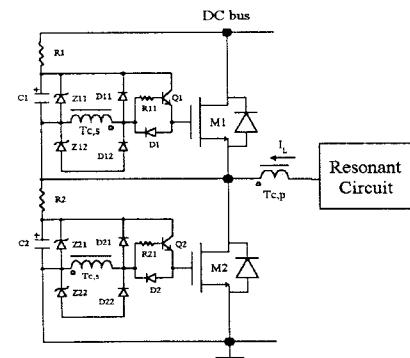


그림 2 회생 전류 증폭형 게이트 구동회로

그림 2는 회생 에너지를 충전하는 보조 커패시터(C₁, C₂)와 트랜지스터(Q₁, Q₂)를 추가하여 전류 트랜스포머의 2차측 전류를 증폭하여 게이트 턴 온 시 필요한

전류를 충분히 공급할 수 있도록 하는 게이트 구동회로이다. 초기에 C_1 , C_2 는 Z_{11} , Z_{21} 의 제너 다이오드 전압으로 충전되어 있으며 초기 트리거(trigger)에 의해서 스위치 M_2 가 턴 온 된다. M_2 를 통하여 공진 전류(I_L)가 흐르게 되고 공진에 의해서 전류의 방향이 바뀌게 된다. 전류 트랜스포머의 2차측 전류 I_{Tcs} 가 Q_1 을 통하여 증폭이 되어 M_1 의 게이트 커패시터를 충전하게 되며 이 전류는 C_1 에서 공급된다. 또한 I_{Tcs} 는 D_2 를 통하여 M_2 의 게이트 커패시터를 방전시켜 M_2 를 턴 오프 시킨다. M_1 이 턴 온 이후 I_{Tcs} 는 D_{11} 을 통하여 C_1 을 재충전하여 다음 사이클에서 필요한 에너지로 사용되고 계속적인 공진에 의해 M_1 과 M_2 가 반복적으로 턴 온, 턴 오프되면서 자려식으로 동작하게 된다. 이러한 방식은 게이트 구동전력을 회생시켜 사용하므로 구동 손실을 감소시키는 동시에 턴 온 시의 손실을 감소시킬 수 있으나 스위칭 손실의 대부분을 차지하는 턴 오프 시의 손실은 그림 1에서와 동일하다.

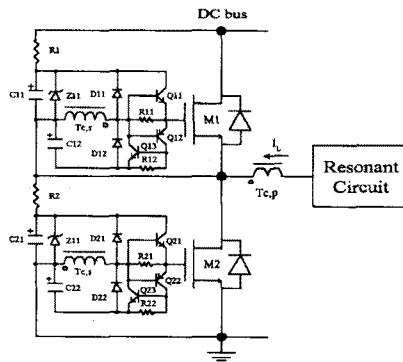


그림 3 pnnpn 구조의 고속 게이트 구동회로

그림 3은 전류 증폭과 pnnpn 구조의 정궤환(positive feedback) 특성을 이용하여 턴 온 및 턴 오프 시간을 모두 단축하여 고속으로 게이트를 구동할 수 있는 회로를 도시한 것이다. 그림 2에서와 같이 초기 트리거(trigger)에 의해 M_2 가 턴 온 되면 공진 전류(I_L)이 M_2 를 통하여 흐르고 M_1 은 턴 오프 상태에 있다. 전류 트랜스포머의 전상(phase lead) 특성으로 공진 전류 I_L 에 앞서 I_{Tcs} 는 방향이 바뀌며 Q_{22} , Q_{23} 의 pnnpn 구조에 의해 순간적으로 M_2 를 턴 오프 시킨다. I_L 에 대해서 기생 커패시터가 충전되어 M_1 양단이 영전압이 된 후 Q_{11} 을 통한 전류에 의해 M_1 이 턴 온 되어 영전압 스위칭이 된다. pnnpn 구조를 이용하여 스위치를 턴 오프 시키면 턴 오프 천이 구간이 매우 짧아지며(~20ns) 스위칭 손실이 매우 작아진다. 또한 고속의 게이트 구동이 가능하므로 공진형 인버터의 고주파 동작이 가능하다는 장점을 가진다.

3. 제안된 게이트 구동회로

그림 4는 pnnpn 구조를 이용하여 고속으로 스위칭이 가능하며, 동시에 스위칭 주파수 조절이 가능하여 자려식 공진형 인버터가 타려식과 같은 장점을 가지도록 하는 게이트 구동회로이다. 전류 트랜스포머의 2차측에 보조권선을 추가하여 보조권선을 단락시키는 시점을 가변함으로써 주파수를 조절하며, 기존의 타려식은 게이트 구동전력을 제어회로에서 모두 공급하는 반면 제안된 구동회로는 보조권선 단락용 트랜지스터의 베이스(base) 전류만 공급하므로 전류용량이 매우 작은 제어회로를 만들 수 있다. 특히, 구동회로를 집적회로(IC)로 만들 경우 기존의 타려식은 전압과 전류용량이 큰 공정을 이용해서 생산해야 하나 제안된 구조는 범용의 CMOS 공정

으로 가능하다는 장점이 있다.

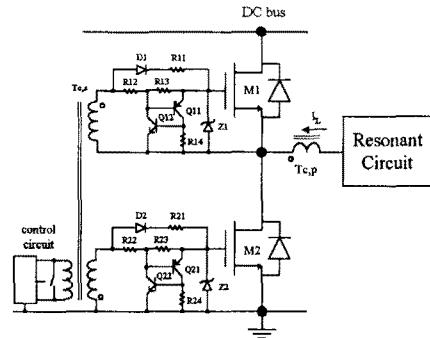


그림 4 제안된 주파수 가변형 고속 게이트 구동회로

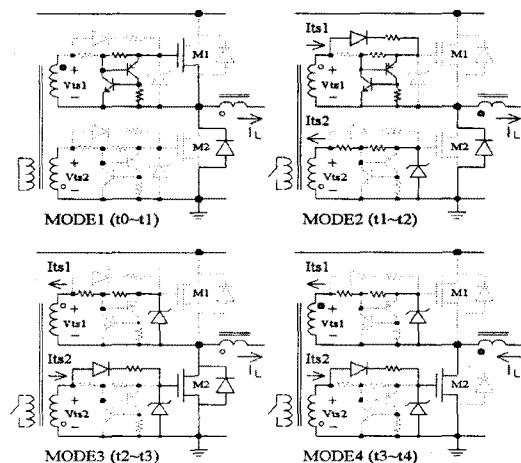


그림 5 제안된 게이트 구동회로의 모드도 및 시뮬레이션 파형

그림 5는 제안된 구동회로의 동작에 대한 모드도(mode diagram)와 전압, 전류에 대한 시뮬레이션 파형을 도시한 것이다. 제어회로에서 동작 주파수를 제어하기 위한 보조권선 단락 신호(V_{cont})를 발생시키며, V_{cont} 신호가 발생하면 보조권선이 단락 되면서 게이트 측의 권선 또한 단락 된다. 스위치 $M_1: on$, $M_2: off$ 인 상태에서 보조권선이 단락 되는 시점(t_0)을 기준으로 각 모드별 동작은 다음과 같으며 각 소자명은 그림 4에

서와 같다.

MODE1[t_0, t_1] : 전류 트랜스포머의 2차측이 단락되면($V_{ts1}, V_{ts2}=0$) R_{13} 을 통하여 M_1 의 게이트가 방전되며, 이 때 R_{13} 양단 전압에 의해 Q_{11} 이 트리거(trigger)되고 Q_{11} 과 Q_{12} 가 pnnp 구조이므로 정궤환(positive feedback) 특성에 의해 순식간에 포화영역으로 들어가면서 게이트와 소스를 단락시켜 M_1 을 턴 오프 시킨다. 공진 전류(I_L)에 의해 M_1, M_2 의 기생 커패시터가 충. 방전되어 V_{ds2} 가 영전압이 되고 I_L 은 M_2 의 역별렬 다이오드를 통해서 흐르게 된다.

MODE2[t_1, t_2] : V_{cont} 신호가 영(zero)이 되면 보조권선이 오픈(open)되고 전류 트랜스포머 작용에 의해 2차측 권선전류 I_{ts1}, I_{ts2} 가 흐른다. 이때 Q_{11} 과 Q_{12} 가 포화 상태를 유지하고 있으므로 I_{ts1} 은 D_1 과 Q_{11}, Q_{12} 를 통하여 흐르게 되어 M_1 의 게이트를 충전되지 않으므로 오프 상태를 유지한다. I_{ts2} 는 Z_2 와 R_{22}, R_{23} 을 통하여 흘러 M_2 의 오프 상태를 유지시키며, R_{11} 에 비해 R_{22}, R_{23} 의 값이 매우 크므로 실제 I_{ts1} 에 비해 I_{ts2} 는 매우 작은 값이 된다. 이때까지 I_L 은 M_2 의 역별렬 다이오드를 통하여 흐르고 있으며, 전류 트랜스포머의 특성상 I_{ts1}, I_{ts2} 가 I_L 보다 위상이 앞서므로 t_2 에서 전류의 방향이 바뀐다.

MODE3[t_2, t_3] : I_{ts1} 은 방향이 바뀌면서 Q_{11}, Q_{12} 를 오프 시키고 Z_1 과 R_{12}, R_{13} 을 통하여 흐르면서 M_1 의 오프 상태로 유지한다. I_{ts2} 는 양의 방향으로 흐르면서 D_2, R_{21} 을 통하여 M_2 의 게이트 커패시터를 충전시킨다. 이때까지 I_L 은 M_2 의 역별렬 다이오드를 통해서 흐르고 있으며, M_2 의 게이트가 문턱전압(threshold voltage)이상으로 충전되면 M_2 가 온(on)되어 공진 전류는 M_2 를 통하여 흐르게 되고 t_3 에서 공진 전류의 방향이 바뀐다.

MODE4[t_3, t_4] : I_{ts1}, I_{ts2} 에 의해서 M_1 은 오프, M_2 는 온 상태를 유지하고 있으며, t_3 에서 공진 전류의 방향이 바뀌어 M_2 를 통하여 흐르게 된다. t_4 에서 V_{cont} 신호에 의해 보조권선이 단락되어 M_2 가 오프 되고 M_2 를 통하여 흐르던 I_L 은 M_1 의 역별렬 다이오드를 통하여 흐르게 된다. 이때부터 MODE1에서 MODE4까지 반복되며 단지 M_1 과 M_2 의 동작이 위의 설명에서와 대칭적으로 이루어진다.

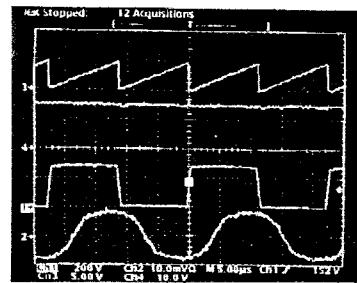
이상의 모드 해석을 통하여 제안된 게이트 구동회로의 동작을 이해할 수 있으며, V_{cont} 신호의 발생시점을 조절하면 스위칭 주파수를 가변 할 수 있다. 또한 V_{cont} 신호는 pnnp 구조가 트리거(trigger) 되는 동안만 지속되면 충분하며 1us 이하의 펄스 신호로 가능하다.

3. 실험 및 결과

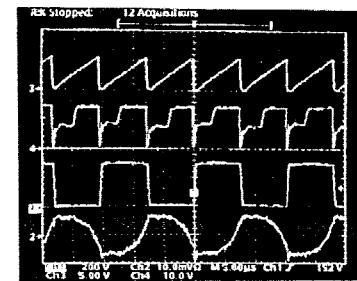
제안된 게이트 구동회로를 40W 형광등용 자려식 직렬 공진형 전자식 안정기에 적용하여 주파수 가변성을 실험하였으며, 그림 6은 최대출력 상태에서 최소 출력 상태까지 조광(dimming)한 경우의 실험 결과 파형을 나타낸다. 톱니파를 발생시키고 톱니파의 기울기가 커지면 V_{cont} 신호 발생시점이 앞당겨져 스위칭 주파수가 높아지도록 제어회로를 구현했다. 일반적으로 전자식 안정기는 공진 주파수 보다 높은 주파수에서 최대 출력이 나오도록 스위칭 주파수를 설정하므로 주파수가 빨라지면 안정기의 출력이 감소한다. 45kHz부터 66kHz까지 스위칭 주파수를 가변할 경우 100%에서 4%까지 조광이 됨을 확인하였으며 스위치의 턴 오프 시간이 50ns 이하로 매우 짧다는 것을 확인하였다.

4. 결 론

본 논문에서는 자려식 공진형 인버터에 적용하여 스위



(A) 최대 lamp 전류 (100%)



(B) 최소 lamp 전류 (4%)

그림 6 전자식안정기에 적용한 경우 실험결과 파형(5us/div)
톱니파 전압(5V/div), 제어 신호 전압(10V/div),
스위칭 전압(200V/div), lamp 전류(A:0.5A/div,B:20mA/div)

청 주파수를 가변 할 수 있는 게이트 드라이버 구조를 제안하였다. 현재까지 공진형 인버터의 스위칭 주파수를 가변하기 위해서 타려식 구동회로를 사용해 왔으나 그 제어회로가 복잡하고 고주파 스위칭을 할 때 구동 손실이 커진다는 단점이 있었다. 본 논문에서 제안한 구조의 게이트 구동회로를 이용하여 자려식 공진형 인버터를 구동할 경우 타려식과 같이 주파수 조절이 가능하며, 고주파 스위칭 시에도 pnnp 구조에 의한 스위칭 손실이 작고 게이트 구동 손실도 작다는 장점을 가진다. 또한 전자식 안정기와 같은 시스템에 적용할 때 타려식과 같은 고기능성을 가지며 저가격으로 제조가 가능하다.

(참 고 문 현)

- [1] M. C. cosby, R. M. Nelms, "A resonant inverter for electronic ballast applications," IEEE Trans. Industry Electronics, vol. 41, no. 4, pp. 418-425, Aug. 1994.
- [2] Nerone, L.R. "A mathematical model of class D converter for compact fluorescent ballasts," IEEE Trans. Power Electron., 1995. PE-10, (6), pp. 708-715
- [3] Yong-Sik Youn, Gyu-Hyeong Cho, "Regenerative signal amplifying gate driver of self-excited electronic ballast for high pressure sodium lamp," IEEE Power Electron. Spec. Conf. Rec., pp. 993-998, 1996.
- [4] Yong-sik Youn, Tae-Ha Ryoo and Gyu-Hyeong Cho, "Fast switching gate driver for self-resonant inverters applicable to electronic ballasts," IEE Electronics Letters, vol.34, no. 9, pp. 826-828, 30th April 1998.