

VHDL을 이용한 유도전동기의 속도제어 ASIC 설계

박형준, 김창화, 권영안
부산대학교 전기공학과

Speed Control ASIC Design of Induction Motor

H.J.Park, C.H.Kim and Y.A.Kwon
Department of Electrical Engineering, Pusan National University

Abstract - ASIC chip design for motor control has been a subject of increasing interest since effective system-on-a-chip design methodology was developed.

This paper investigates the design and implementation of ASIC chip for speed control of induction motor using VHDL which is a standardized hardware description language. The presented system is implemented using a simple electronic circuit based on FPGA.

1. 서 론

최근에 ASIC 회로설계 기술이 개발되면서 전용 프로세서의 설계가 용이하게 되어 많은 분야에서 응용되고 있다. 컴퓨터를 이용하여 회로를 설계하거나 동작을 시뮬레이션하는 방법은 1970년대부터 개발되어 사용하였으며 초기에는 Schematic Design을 기본으로 회로를 설계하고, 동작을 검증하였다. 현재에 이르러서는 하드웨어 기술언어(HDL)라는 컴퓨터 언어를 이용하여 효과적인 회로설계를 수행하고 실제 회로를 구현하기 위한 회로 합성 소프트웨어와 연계하여 ASIC 칩을 개발하게 되었다. [1]-[7]

VHDL은 VHSIC(very high speed IC) Hardware Description Language로서 1987년 IEEE 주도로 표준화 되었으며 동작적 레벨, 구조적 레벨에서 간단하게는 TTL부터 복잡하게는 마이크로프로세서까지 다양한 하드웨어를 표현할 수 있으며 급변하는 하드웨어 요구에 대한 대체수단으로 점점 비중이 높아지고 있다. VHDL의 구성은 회로의 입력과 출력에 대한 포트를 기술하는 entity와 회로의 구조와 동작을 서술하는 architecture로 구성되며, 회로합성(synthesis)을 거쳐 최종적으로 FPGA, CPLD와 같은 소자로 구현하게 된다.

본 논문은 VHDL을 이용한 ASIC 회로설계 기술을 유도전동기의 속도제어에 응용하는 연구로서 유도전동기 구동시스템이 제어부를 효율적으로 설계하고 원 칩으로 구현하는데 목적을 두고 있으며 이를 위하여 유도전동기 속도제어의 동작레벨을 기술하고 시뮬레이션하여 동작을 확인한 후, synthesis를 이용하여 회로합성하고 최종적으로 FPGA를 이용하여 전용칩을 제작한다.

2. 유도전동기 속도제어

본 논문에서는 유도전동기의 속도제어 방식으로서 슬립제어방식을 구현한다. 슬립제어방식은 고정자에 공급되는 전압 및 전류의 주파수와 크기를 동시에 조정하여 전동기의 공극자속을 일정하게 유지하고 정상상태에서 토크와 속도의 제어를 가능하게 한다. 3상 대칭 유도전동기의 상권선축 및 위상차는 그림 1과 같다. 유도전동기의 고정자 및 회전자 실축 전압방정

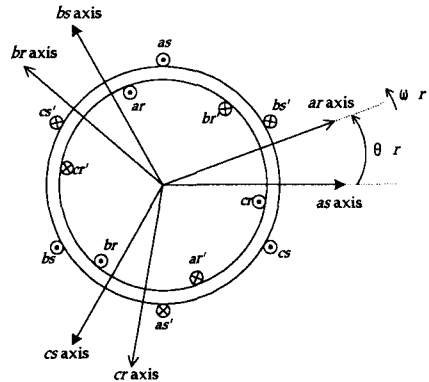


그림1. 3상 대칭 유도전동기의 상권선축 및 위상차

식 및 쇄교자속은 식(1), (2)와 같다.

$$\begin{bmatrix} v_{abcs} \\ v_{abcr} \end{bmatrix} = \begin{bmatrix} R_s + p L_s & p L_{sr} \\ p (L_{sr})^T & R_r + p L_r \end{bmatrix} \begin{bmatrix} i_{abcs} \\ i_{abcr} \end{bmatrix} \quad (1)$$

$$\begin{bmatrix} \lambda_{abcs} \\ \lambda_{abcr} \end{bmatrix} = \begin{bmatrix} L_s & L_{sr} \\ (L_{sr})^T & L_r \end{bmatrix} \begin{bmatrix} i_{abcs} \\ i_{abcr} \end{bmatrix} \quad (2)$$

단, $(f_{abcs})^T = [f_{as} \ f_{bs} \ f_{cs}]$, $(f_{abcr})^T = [f_{ar} \ f_{br} \ f_{cr}]$

$$R_s = \text{diag}[R_s \ R_s \ R_s], \quad R_r = \text{diag}[R_r \ R_r \ R_r]$$

$$L_s = \begin{bmatrix} L_{ls} + L_m & -\frac{1}{2} L_m & -\frac{1}{2} L_m \\ -\frac{1}{2} L_m & L_{ls} + L_m & -\frac{1}{2} L_m \\ -\frac{1}{2} L_m & -\frac{1}{2} L_m & L_{ls} + L_m \end{bmatrix}$$

$$L_r = \begin{bmatrix} L_{lr} + L_m & -\frac{1}{2} L_m & -\frac{1}{2} L_m \\ -\frac{1}{2} L_m & L_{lr} + L_m & -\frac{1}{2} L_m \\ -\frac{1}{2} L_m & -\frac{1}{2} L_m & L_{lr} + L_m \end{bmatrix}$$

$$L_{sr} = L_m \begin{bmatrix} \cos \theta_r & \cos(\theta_r + \frac{2}{3} \pi) & \cos(\theta_r - \frac{2}{3} \pi) \\ \cos(\theta_r - \frac{2}{3} \pi) & \cos \theta_r & \cos(\theta_r + \frac{2}{3} \pi) \\ \cos(\theta_r + \frac{2}{3} \pi) & \cos(\theta_r - \frac{2}{3} \pi) & \cos \theta_r \end{bmatrix}$$

단, v_s, v_r : 고정자와 회전자 의 공급전압
 i_s, i_r : 고정자와 회전자 의 전류
 R_s, R_r : 고정자와 회전자 의 권선저항
 λ_s, λ_r : 고정자와 회전자 의 쇄교자속
 L_{ls}, L_{lr} : 고정자와 회전자 권선의 누설인덕턴스
 θ_r : 회전자 의 위치
 L_m : 고정자와 회전자 권선사이 의 상호인덕턴스
 p : 미분연산자 $\left(\frac{d}{dt} \right)$

식(1),(2)로부터 정상상태에서의 전압방정식을 페이지로 나타내면 식(3)과 같다.

$$\begin{bmatrix} V_s \\ 0 \end{bmatrix} = \begin{bmatrix} R_s + j\omega L_s & j\omega L_m \\ j\omega L_m & R_r/s + j\omega L_r \end{bmatrix} \begin{bmatrix} I_s \\ I_r \end{bmatrix} \quad (3)$$

식(3)에서 유도전동기의 1차측에서 2차측으로 전달되는 전기적 출력은 식(4)와 같다.

$$P_{ele} = 3 I_r^2 R_r \frac{\omega_e}{\omega_r} \quad (4)$$

여기에 손실을 빼면, 기계적인 출력은 식(5)와 같다.

$$P_{mech} = P_{ele} - 3 I_r^2 R_r \quad (5)$$

식(3)-(5)로부터 정상상태에서의 토오크식은 식(6)과 같이 된다.

$$T_e = 1.5 P \frac{\lambda_s^2}{R_r} \frac{\omega_{sl}}{(\omega_{sl} L_l / R_r)^2 + 1} \quad (6)$$

또한, 고장자 저항에 의한 전압강하 성분을 무시하면 고정자 쇄교자속은 식(7)과 같은 비례관계가 성립한다.

$$\lambda_s \approx \frac{V_s}{\omega_e} = \frac{1}{2\pi} \frac{V_s}{f} \quad (7)$$

식(7)에서 주파수의 변화에 비례하여 전압을 조절한다면 자속은 일정하게 유지되고 식(6)에서 자속이 일정하다면 토르크는 슬립각속도에 의존하게 된다. 따라서, 일정 자속에서 슬립을 제어함으로써 정상 상태의 토르크 및 속도를 제어할 수 있다.

그림 2는 유도전동기 슬립제어 시스템의 블록도로서 지령속도와 전동기 속도가 오차가 슬립제어기의 입력이 되며 출력이 슬립각속도가 된다.

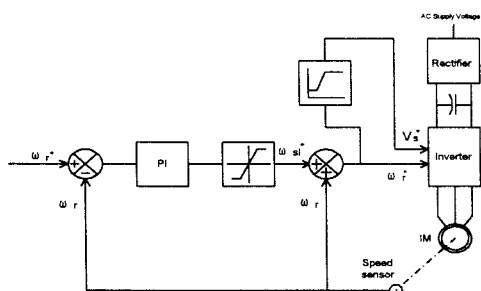


그림 2. 유도전동기 슬립제어 시스템의 블록도

3. ASIC 회로설계

유도전동기의 슬립제어 알고리즘을 VHDL 코드화하고

회로합성을 거쳐 FPGA에 의해 제작된 속도제어 ASIC의 전체블록도는 그림 3과 같으며 속도 검출부, 연산부, six-step 발생부로 구성된다.

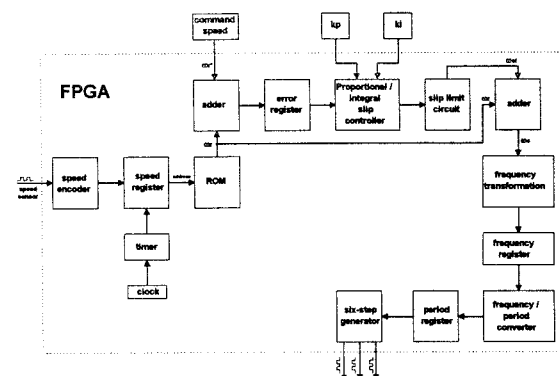


그림 3. 속도제어 ASIC의 전체 블록도

3.1 속도 검출부

속도 검출부는 그림 4와 같이 속도센서의 펄스를 받는 encoder interface와 속도 정보를 포함하는 ROM으로 구성되며 encoder interface의 출력이 ROM의 어드레스가 되어 실제 속도정보 ω_r 를 연산부에 전달하게 된다.

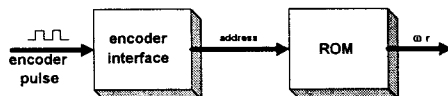


그림 4. 속도 검출부의 블록도

3.2 연산부

속도명령치와 실제 속도와 의 오차를 구하여 슬립제어기를 거쳐 인가전압 주파수를 구하는 연산부로서 그림 5와 같이 구성되며 비례계인과 적분계인은 외부에서 가변이 가능하도록 구성하였다.

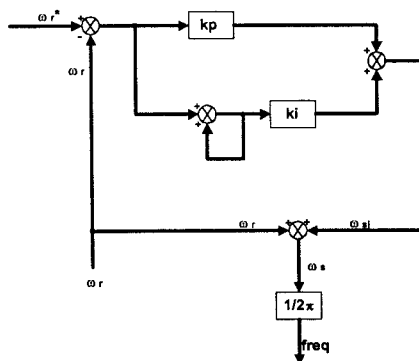


그림 5. 연산부의 블록도

3.3 six-step 발생부

six-step 발생부는 연산부에서 구한 샘플링 시간(인가

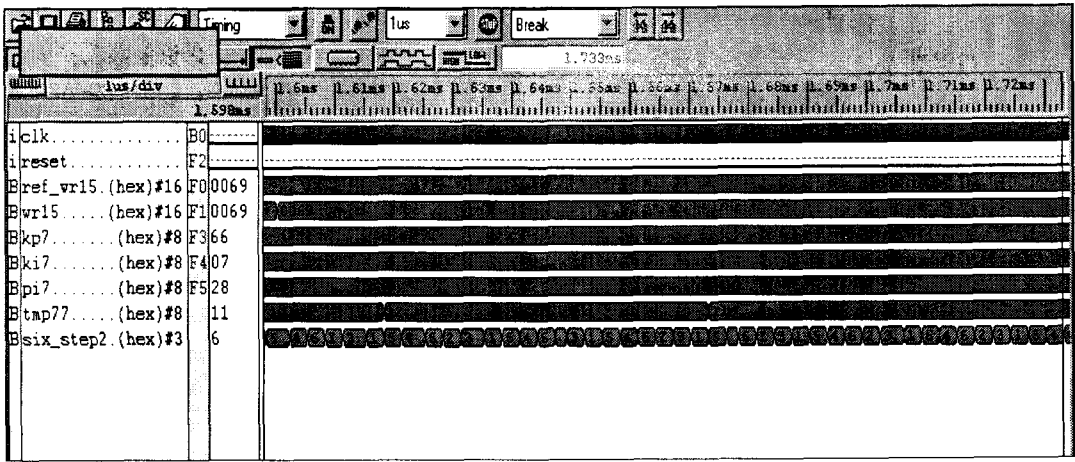


그림 6. 시뮬레이션 결과

전압 주파수)을 클럭 신호로 하는 state-machine을 구성하였으며 이 state-machine으로부터 180° 도통방식의 six-step신호가 출력하게 된다.

4. 시뮬레이션 및 실험결과

본 연구에서 작성한 VHDL 코드의 시뮬레이션 및 실험을 수행하여 동작을 검증하였다. 그림 6은 지령 속도 500(rpm)에서의 정상상태 출력신호 파형을 나타낸다. 시뮬레이션 툴의 시뮬레이션 시간 제약으로 원래의 클럭을 사용하는 대신에 10(MHz)의 클럭을 사용하여 시뮬레이션 하였다. 시뮬레이션 결과에 나타난 바와 같이 정상 상태에서 six-step 신호발생이 일정한 주기로 출력되어 동작이 잘 수행되고 있음을 보여주고 있다.

그림 7과 그림 8은 VHDL 코드를 FPGA로 구현하여 출력핀으로부터 측정한 six-step 실험파형을 나타낸다.

그림 7은 지령속도 200rpm에서의 six-step파형으로서 six-step주기는 약140ms이다. 그림 8은 지령속도 500 rpm에서의 six-step파형으로 six-step주기는 약 58 ms 가 된다. 실험 결과에 나타난 바와 같이 정상상태에서 six-step신호가 지령속도에 맞게 일정한 주기로 출력됨을 알수 있고 시뮬레이션 결과와 유사한 결과를 얻을 수 있었다.

5. 결론

본 논문에서는 VHDL을 이용해 유도전동기 속도제어의 동작레벨을 기술하고 시뮬레이션하여 동작을 확인한 후, synthesis를 이용하여 회로합성하고 FPGA를 이용하여 전용칩을 제작하였다. 그리고 제작된 전용칩을 포함하는 유도전동기의 속도제어 시스템을 구성하고 실험을 수행한 결과 우수한 동작특성을 나타내었다.

본 연구의 결과는 향후 전동기제어 분야에서의 ASIC 활용에 기여할 수 있을 것이며 고성능 최적화를 위한 보다 많은 연구가 수행되어야 할 것이다.

{참 고 문 헌}

- [1] Stefan Sjöholm and Lennart Lindh, *VHDL for Designers*, Prentice Hall, 1997.
- [2] Xilinx, *The Programmable Logic Data Book*, Xilinx Inc, 1998.
- [3] Actel, *Actel HDL Coding Style Guide*, Actel Cororation, 1997.
- [4] E.Galvan, A.Torralba and L.G.Franquelo, "ASIC Implementation of a Digital Tachometer with High Precision in a Wide Speed Range", IEEE, IE-43, no 6, pp655-661, 1996.
- [5] D.J.Kainniment, P.P.Acarney, A.G.Jack, "An Intrated circuit controller for brushless dc rives", Proc. EPE-4, pp111-116, 1997.
- [6] Douglas L. Perry, *VHDL second edition*, McGraw Hill, 1995.
- [7] D.J.Kinniment, E.Kappos and P.P Acarnluey, "Experience of the use of ASIC methods in a motor control application", Proc. EPE-5, pp458-463, 1993.

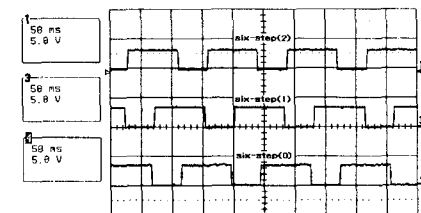


그림 7. 지령속도 200rpm에서의 six-step

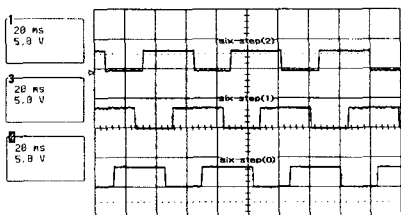


그림 8. 지령속도 500rpm에서의 six-step