

## HVDC 제어모델링과 하드웨어 관계

김찬기\*, 광주식\*, 심응보\*, 김대식\*\*  
 한전 전력연구원\*, 한국전력공사\*\*

### Relation Between HVDC Control Modelling and Hardware

C.K.Kim\*, J.S.Kwak\*, E.B.Shim\*\*, D.S.Kim\*\*  
 KEPRI\*, KEPCO\*\*

**Abstract** - 본 논문은 제주-해남간 HVDC 시스템을 EMTF와 EMTDC에 이용하기 위해서 필요한 제어기의 모델링을 제시하였다. 본 논문에는 HVDC 시스템의 모델링에서 많이 보이는 최대 선택기나 최소 선택기 그리고 과도 상태에서 보호와 같은 요소를 실제적으로 어떤 하드웨어를 이용하여 구현되는지를 보여 주고 있다.

#### 1. 서 론

본 논문은 HVDC 시스템을 연구하는 많은 분들에게 실제적으로 도움이 되는 내용을 수록하였다고 생각한다. 논문에 학술적인 내용이 많지 않더라도 실제 HVDC 시스템을 이해하고 시뮬레이션을 하기 위해서 필요로 하는 내용은 본 논문에서 서술하는 내용이면 충분하지 않을까 생각한다.

#### 2. 본 론

HVDC 시스템은 그림 1과 같이 AC전력을 DC전력으로 바꾸는 컨버터와 DC 전력을 AC로 바꾸는 인버터로 구성되어 있는 것이 일반적인 구성이다.

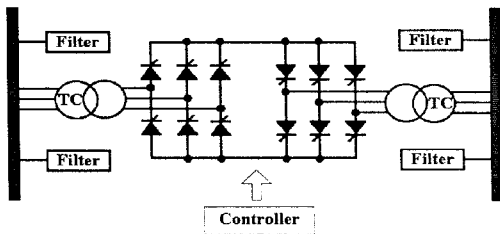


그림 1. HVDC 시스템

이러한 HVDC 시스템은 컨버터와 인버터를 통합적으로 제어하던지 아니면 개별적으로 제어할 수 있다. 이러한 HVDC 시스템 제어에서 중요한 사항 중에 하나는 컨버터를 전류제어를 하고 인버터를 전압 제어를 수행하던가 아니면 컨버터를 전압 제어를 하고 인버터를 전류제어를 수행하는 알고리즘이 필요하다. 만약 컨버터나 인버터를 전압 제어로만 또는 전류 제어로만 사용한다면 시스템이 불안정해 질 수 있다. 그림 2는 제주-해남 HVDC 시스템의 제어 특성 곡선을 나타내고 있는 것으로서 그림 2의 특성 곡선이 의미하는 내용은 다음과 같다.

#### ● ABCC'EF 곡선

이 곡선은 컨버터 제어 특성 곡선(정상 상태)을 보여 주고 있다. 이 곡선은 정상 상태에서 전압 피드백 제어

기를 가지고 1.0(p.u)의 전압을 유지하고 있다. 이 루프는 인버터에 있을 수도 있고 컨버터단에 있을 수도 있지만 제주-해남 시스템에서는 해남의 컨버터 단의 제어기로 동작하고 있다. 이 그래프에서 중요한 사항은 컨버터가 최소  $\alpha$  각 제어기로 동작하지 않고 1.0(p.u)전압 제어기로 동작한다는 점이다. 그리고 CC'라인은 전류 제어 루프를 나타내고 있는 것으로써 선간 고장이나 선로 지락 고장과 같은 비정상상태에서 컨버터와 인버터가 전압 제어와 전류제어기 동작이 안될 경우에 컨버터는 전류 제어기로 동작하여 컨버터에 흐르는 전류 량을 1.3(p.u)로 고정시키는 역할을 한다.

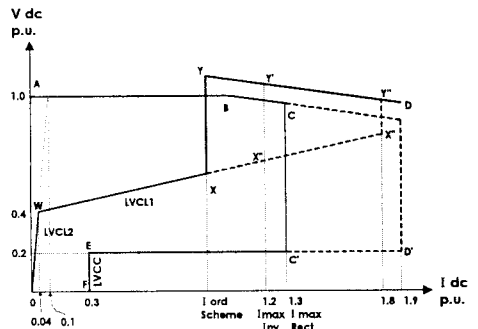


그림 2. 해남에서 제주로 전력을 전송할 때 HVDC 특성 곡선

또한 BC라인은 인버터의 전압이 갑자기 저하될 경우에 YY'Y'라인이 AB라인(만약 BC라인이 AB라인과 같이 일정하다면)과 겹칠 때 2개의 운전점이 생기는 것을 막기 위해서 YY'Y'그래프와 같은 기울기를 갖도록 한 것이다. 이때 이 곡선의 기울기는 변압기의 %임피던스 값이다.(YY'Y'기울기가 변압기의 %임피던스에 의해서 결정되기 때문에) 또한 C'EF곡선은 일명 VDCL (Voltage Dependent Current Limit)이며 이 곡선의 역할은 교류 계통에 고장에 의해 전압이 떨어짐에 따라 전류의 양을 제한하는 역할을 한다.

#### ● Y'Y'YXW0곡선

이 곡선은 인버터 제어특성 곡선을 나타내고 있다. 이 제어기는 YX곡선(정상 상태)에서는 전류제어동작을 하고 있으며 YY'Y'곡선에서는 최소  $\gamma$  제어를 행한다는 것을 나타내고 있다. 최소  $\gamma$  제어기는 최소한의 전류(轉流)각도만을 유지시키면 고정된 각도로 인버터를 동작시키는 방식이다. 그리고 XW0 곡선은 VDCL이며 이 곡선의 기울기는 AC 계통의 상황에 따라 결정해야 한다. 이러한 XW0곡선이 컨버터의 CEF곡선과 다르게 기울기를 가지고 있는 이유는 XW0곡선 특성을 가지는 변환기에 연결된 AC 계통 시스템의 단락비(SCR)가 작은 경우 시스템의 안정성을 고려하여 결정된 것이다. 컨버터의 CEF곡선에 연결된 계통은 인버터(XW0)에 연결

된 AC 계통보다는 강한 계통이기 때문에 시스템의 안정도 보다 시스템의 빠른 복원력을 갖게 하기 위해서 선택되어진 것이다. 이 곡선에서 주의 깊게 보아야 하는 점은 이 곡선이 컨버터곡선과는 다르게 YX곡선의 위치가 고정된 것이 아니라는 점이다. 이것은 주파수 제어를 행할 경우(전류 제어)를 행할 경우 주파수의 지령 값은 AC 계통의 조건에 따라 결정되는 것이기 때문에 고정된 값이 아니며 하나의 예를 보여 주고 있다는 점이다. 그리고 HVDC 시스템의 동작 점은 인버터곡선(Y'Y'YXW0)과 컨버터 곡선(ABCC'EF)이 만나는 교점이 동작 점이 되며 그때의 전압과 전류가 컨버터의 전압과 인버터의 전류가 된다.

이상에서 논한 내용 중에서 제어기에 관한 내용을 정리하면 다음과 같다. 컨버터는 전압과 전류 제어 루프를 가지고 있으며 정상 상태(ABC곡선)에서는 전압제어기가 선택되어 동작하고 과도 상태나 AC측 고장 상태(CC'EF곡선)에서는 전류 제어기가 동작한다. 이때 전류 제어와 전압제어기를 선택하는 기준은 전류 제어 출력값과 전압 제어 출력값을 비교하여 큰 값을 선택하는 최대 선택기(Maximum Value Selector)를 이용한다.

또한 인버터는 전류 제어 루프와 최소  $\gamma$  제어 루프를 가지고 있으며 정상 상태(ABC곡선)에서는 전류 제어기가 선택되어 동작하고 과도 상태 AC측 고장 상태(CC'EF곡선)에서는 최소  $\gamma$  제어기가 동작한다. 이때 전류 제어와 최소  $\gamma$  제어를 선택하는 기준은 전류 제어 출력값과 최소  $\gamma$  제어 출력 값을 비교하여 작은 값을 선택하는 최소 선택기(Minimum Value Selector)를 이용한다.

그림 3과 4는 컨버터와 인버터의 제어 루프를 보여 주고 있다.

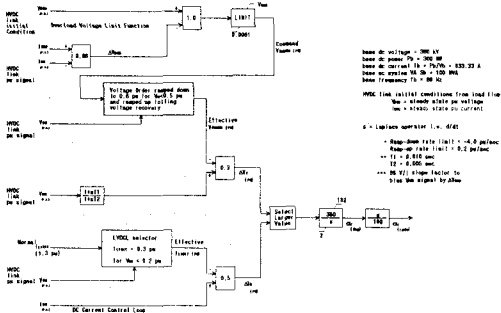


그림 3. 컨버터 제어기의 제어 블럭도

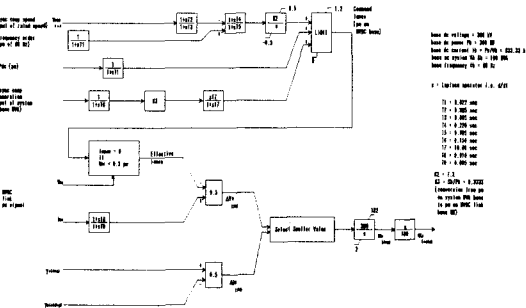


그림 4 인버터 제어기의 제어 블럭도

그림 3에 대하여 설명하면 다음과 같다. 컨버터 제어기 모델은 그림 2에 기반을 두어 컨버터 전압을 1(p.u)로 유지시키기 위해서 지령치와 측정치를 가감하는 전압 제

어가 있으며 전류를 1.3(p.u)로 유지시키기 위한 전류 제어가 있다. 또한 고장에 따른 전류값을 유지하기 위한 VDCL이 있으며 전압과 전류값 중에서 최대 값을 선택하는 최대 선택기가 있다.

그림 4에 대하여 설명하면 다음과 같다. 인버터 제어기 모델은 그림 2에 기반을 두어 인버터 전류를 제어하기 위한 지령치와 측정치를 가감하는 전류 제어가 있으며  $\gamma$ 각도를 최소로 유지하기 위한 최소  $\gamma$ 제어기가 있다. 또한 고장에 따른 전류값을 유지하기 위한 VDCL이 있으며 전류와  $\gamma$ 값 중에서 최소 값을 선택하는 최소 선택기가 있다. 그림 4에서 인버터 제어기는 AC 계통의 주파수에 따라 전류 값이 결정되는 주파수 제어를 가지고 있기 때문에 주파수 지령 값과 주파수 피드백 루프가 있으며 주파수 오차 값이 전류 값으로 환산되어 전류 지령 값이 된다.

HVDC 시스템에서 주파수 제어의 의미를 잠시 생각해 보면, 주파수 제어는 전력 보내는 계통의 HVDC 컨버터에서도 적용이 가능하고 전력을 받는 계통의 HVDC 컨버터에서도 적용이 가능하다. 그러나 주파수 제어기가 수전단과 송전 단에 설치되어 있을 경우에 제어 의미는 다르다. 즉, 송전 단에 주파수 제어기가 설치되어 있는 경우에는 송전단의 AC 계통의 주파수가 정격 주파수를 유지하면서 주파수 변동에 영향을 미치지 않는 양만큼을 수전 단으로 보내도록 주파수 제어기는 동작한다. 대표적인 예가 이탈리아의 Sardinian 섬의 HVDC 시스템이다.

그러면 반대로, 수전 단에 주파수 제어기가 설치되어 있는 경우에는 수전 단의 AC 계통의 주파수가 정격 주파수를 유지하는데 필요한 전류 만큼을 송전 단으로부터 받아들이도록 주파수 제어기는 동작한다. 이러한 시스템은 우리 나라의 제주 섬이 주된 예이다. 이러한 개념에서 우리는 HVDC의 중요한 용도를 발견할 수 있는데 멀리 떨어진 곳에 발전소 단지를 설치하여 전력이 많이 필요로 하는 도심으로 전력을 전송할 수 있다는 사실과 전력을 자체 조달하기가 어려운(또는 경제적으로 단가가 안나 오는) 외진 곳에 HVDC 링크를 이용하여 전력을 전송할 수 있다는 점을 확인할 수 있다.

그림 3과 4에서 보여 주는 제어기는 사실 HVDC의 고장을 분석하고 모의하는 데는 어려운 점이 있다. 왜냐하면 HVDC는 컨버터와 인버터로 이루어져 있기 때문에 고장이나 전력을 가감할 경우에는 그림 3과 4에서 보여 주는  $\alpha$ 각을 조절함으로써 과도 제어동작이 이루어진다. 따라서 이러한 고장 상태를 가정하지 않은 상태에서 제어 모델링은 한계를 가질 수밖에 없다. 다음은 HVDC 시스템의 최대/최소  $\alpha$ 각에 관한 내용을 담고 있다.(다음의 파라미터는 단지 제주-해남 계통에만 유효함을 밝혀 둔다)

- 최소  $\alpha$ 각 : 2도
  - 싸이리스터는 최소 바이어스 전압을 가지고 있어야 하기 때문에 최소한의 2도가 선택되었다. 만약 0도에서 스위칭이 되면 이는 게이팅 실패를 유발할는지 모른다.
- 최대  $\alpha$ 각 : 182도
- 실제 Alpha Max. = 160도
- Alpha Min. = 가변
- Alpha Min. 값을 선택하기 위한 기준.

표 1. 최소  $\alpha$  값을 선택하기 위한 기준

Block D	Forced Retard	Comm.Fail	$\alpha$ Min Order
1	x	x	140도
0	1	x	140도
0	0	0	100도(Inv.)
0	0	1	70도(Inv.)

위 도표에서 Block D 신호는 모든 싸이리스터 밸브를 Block하기 위해서 필요한 신호이며 Forced Retard 신호는 HVDC 시스템을 감발할 경우에 필요한 신호이다(일종에 Runback 신호). 이때 Block D 신호와 Forced Retard 신호가 같은 최소  $\alpha$  값을 가지고 있어서 신호를 구분한다는 것이 의미가 없어 보이지만 Block D와 Forced Retard 신호는 최소  $\alpha$  제어를 제외하고 다른 제어 동작과 다른 Relay와 연결되어 다른 동작을 하기 때문에 의미 있는 신호이다. 또한 Comm.Fail 신호는 인버터 단에서 전류실패(轉流 失敗)가 일어난 경우에 동작하는 신호이며 3번째 칸의 100도는 인버터 제어기의 최소  $\alpha$  각을 나타내고 있다.

그림 5는 컨버터 제어기의 제어 블럭도의 마지막 부분을 좀더 자세하게 나타낸 것으로써 컨버터가 Gammar 제어기로 동작하는 영역을 나타내고 있다.

- Gammar Control =>  $\alpha$ 가 110도인 경우에 Active => Short 고장시 전류 실패를 막기 위한 제어기)

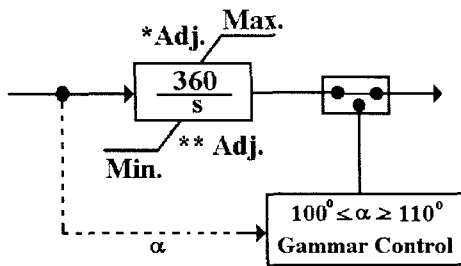


그림 5. Gammar 제어기의 동작 조건

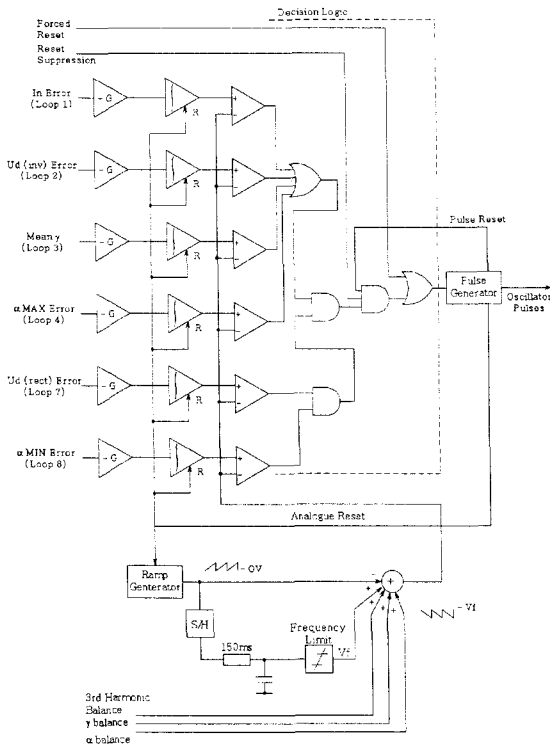


그림 6. HVDC 제어기의 최대/최소 선택기

위에서 논한 HVDC시스템의 모델링은 전체적으로 소프트웨어적으로 표현할 수 있지만 제주-해남 시스템은 지령 부분과 통신을 제외하고 주 제어기는 아날로그로 구성되어 있다.

그림 6은 그림 3과 4에서 보여주는 HVDC 모델링의 최대/최소값 선택기의 실제적인 하드웨어 구성을 보여주고 있다. 그림 6의 기본 동작 원리는 영국 Alstom의 Dr. Aithworth가 60년대 개발한 VCO(Voltage Controlled Oscillator), 일명 등간격 펄스 방식(Equidistant Firing Pulse Method)이 기본 이론이며 AND논리와 OR논리를 조합해서 최대/최소값을 선택한다. 그림 6에서 보여주는 제어 방식은 현재 세계적으로 6개소의 HVDC 시스템에 설치되어 있는 방식이며 3차 고조파 제거기,  $\alpha$  각 보정기 그리고  $\gamma$  각 보정기와 결합하여 사용되어지고 있다. 그림 6에서 보여지는 3차 고조파 제거기는 시스템의 3차 고조파를 완전히 제거할 수 있는 것은 아니며 단지  $\alpha$  각을  $\pm 2$ 도 정도 가감하여 3차 고조파의 양을 어느 정도 줄이는 역할을 하고 있다.

### 3. 결 론

본 논문은 HVDC 시스템의 기본적인 내용은 제외하고 실제적으로 필요한 시스템의 동작 원리와 모델링 그리고 비정상 상태에서의 보호 방식을 담고 있다. 본 논문에서 제시하는 내용은 실제 우리 나라에 설치되어 있는 제주-해남 HVDC 시스템의 모델링과 하드웨어적인 결합을 보여 주고 있으며 HVDC를 연구하는 분들에게 조금이라도 도움이 되었으면 한다.

#### [참 고 문 헌]

- [1]PSCAD/EMTDC Administration Manual, Manitoba HVDC Research Center, 1994
- [2] Kunder, Power System Stability and Control, 1993.
- [4] HVDC 기술 보고서[1], 전력 연구원, 1999