

고 전압 FED용 Spacer 형성 기술 개발

강문식, 주병권, 이윤희, 유건호*, 오명환,
한국과학기술연구원 정보재료·소자연구센터, 경희대학교 물리학과

Development of spacer formation technique for high-voltage FED application

M. S. Kang, B. K. Ju, Y.H. Lee, K. H. Yu*, M. H. Oh

Electronic Materials and Device Research Center, KIST., Department of Physics, Kyung-hee univ*.

Abstract - This paper presents a new method of spacer assembly using anodic bonding method which is very simple and clean. The spacer having $100\mu m(W) \times 2.1mm(H)$ was bonded on amorphous silicon film of anode plate. Then, the vertical-type electrode was used for assembling of spacer in high voltage field emission display. In these results, we suggested that the vertical-type electrode provided spacer alignment for high aspect ratio and more simple batch process than conventional method.

1. 서 론

자발광형 평판표시소자인 field emission display (FED) 패널은 내부를 고 진공 상태로 유지하는 동시에 전자의 가속에 필요한 충분한 공간을 얻기 위해서 기계적 강도가 우수하고 높은 종횡비를 갖는 스페이서를 형성시킨다. 통상 유리계의 스페이서가 사용되고 있으나, 기존에 이들 스페이서정렬 기술은 다른 구조물의 제작 공정과 페이스트의 사용에 의한 out-gassing 문제와 추가 열처리공정을 해야한다는 많은 단점을 갖고 있다. 반면, 전압과 가열효과를 기초로 하는 양극접합기술 (anodic bonding technique)을 이용한 스페이서 접합기술은 이러한 여러 단점을 극복할 수 있으나 아직까지는 전기장의 균일 인가방법과 대형화 되어가는 display에 적용하기 위한 많은 연구가 필요하다. 본 연구에서는 이러한 단점을 극복하는 동시에 자동화 공정에도 적합한 간단한 형태의 지그를 제작하여 스페이서정렬 및 접합공정을 수행하였으며 그 결과를 논의하였다.

2. 본 론

2.1 고전압용 spacer의 필요성

FED는 구동전압에 따라 저전압용 고전압용과 두 가지로 구분 할 수 있다. 저전압용의 경우 양극 구동 전압이 수 백볼트의 전압으로 구동되므로 낮은 종횡비를 갖는 스페이서를 사용할 수 있다. 한편, 저전압 FED의 경우 고전압 FED에 비해 같은 휘도를 유지하기 위해서는 10배 이상의 전류를 필요로 하며 고전류량은 형광층의 열화를 가속시킨다. 그외에도 텁 표면의 Joule-heating에 의한 전계방출팁의 손상, 종래에는 패널의 장수명 특성에도 치명적이다. 이러한 저전압 소자의 문제점을 해결하고 기존의 CRT용 형광체를 사용할 수 있기 위해서는 고전압구동이 요구된다. 따라서, 고전압 하에서 절연파괴나 아크가 발생하지 않을 정도의 공간적 높이를 유지하며 전자를 충분히 가속 시킬 수 있는 공간을 유지할 수 있도록 고전압용의 높은 종횡비를 갖는 스페이서를 제조하고 이를 양극기판상에 정렬/탑재시키는 것이 매우 중요하다.

2.2 접합원리 및 장치특성

본 실험에서는 정전 접합법을 이용하여 기존에 Si-glass 접합에서 사용된 Si interlayer를 적용하였

다.⁽¹⁾⁻⁽³⁾ Si interlayer를 이용한 접합원리는 ITO전극이 증착되어진 기판상부에 Si interlayer를 증착시킨 후 알카리 계열의 이온물질을 갖고 있는 고체상태의 유리를 위치시킨 후에 hot plate를 사용하여 기판전면을 가열 시킨다. 열적으로 여기된 알카리계열 산화물들이 이온화된 후, ITO전극과 유리측 전극에 전압을 인가하면 그림 1과 같이 열적 들뜬 상태의 이온들이 인가된 전계에 의해서 이동하여 공핍영역이 발생하게 되면 Si interlayer와 O_x 간의 정전력에 의해 SiO₂층을 형성하면서 결합을 이룬다. 이러한 원리를 이용한 접합 공정에 적합하도록 지그를 설계/제작하였으며 실물 모습은 그림 2와 같다.

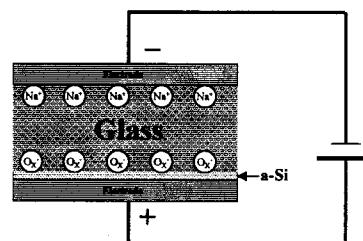


그림 1. Si interlayer를 사용한 양극접합

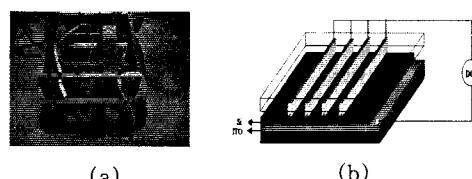


그림 2. 스페이서 조립을 위한 지그사진(a) 및 간략 그림(b).

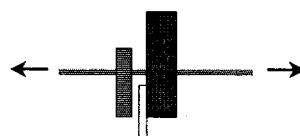


그림 3. 지그의 동작원리

그림 (a)는 아래 그림 3과 같은 구조의 지그가 정렬되어 있는 형태로서 가장 간단한 좌우 직선운동을 이용하여 스페이서를 고정하고 지그와 전극사이에는 절연체를 이용하여 전계가 일정범위내에 한정되어 인가될 수 있도록 구성하였다. 또한 전극은 그림 4와 같은 수직 전극방식을 사용하였는데, 이 방식의 정전접합방식은 여러 가지 장점을 지니고 있다. 종횡비가 서로 다른 형태의 스페이서 접합시에도 온도 및 전압조건을 변화시키지 않고도 접합할 수 있으므로 지그 내부의 전계분포의 조절이 손쉽다. 또한 하부전극충과의 거리를 줄임으로서 접합조건의 저온화와 저 전압화가 용이하다.

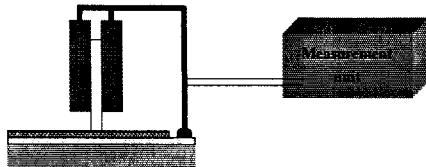


그림 4. 수직전극방식 구조

2.3 실험 및 결과

투명전극재료인 ITO가 코팅된 유리 기판 상부에 rf 마그네트론 스퍼터법을 사용하여 250nm 두께의 Si interlayer를 형성하였다. 준비된 기판 위에 높이 2.1mm, 폭 100 μm , 길이 1cm인 rib-type 스페이서를 그림 4와 같은 수직전극방식의 지그를 이용하여 정전접합하였다. 300V, 250°C에서 온도를 안정화시킨 후 전압을 가하여 접합시의 전형적인 전류-시간 특성을 측정하였으며 그결과는 그림 5와 같다.

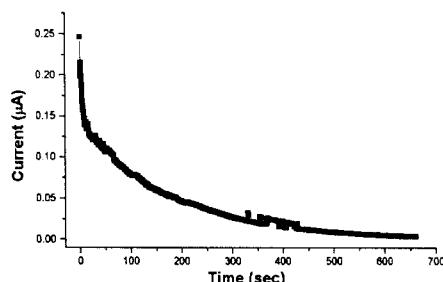
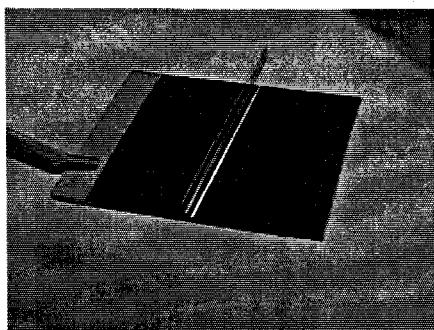


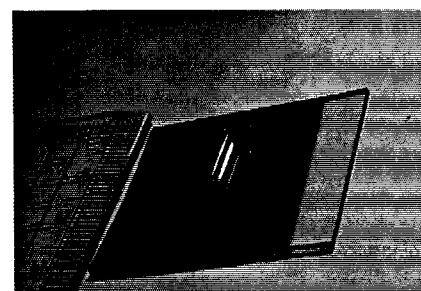
그림 5. 스페이서 접합과정 중의 전류-시간 특성

양극접합방법으로 정렬된 스페이서의 접합강도를 측정하기 위해 실험에 사용된 스페이서 재질과 동일한 조성을 갖는 유리에 대한 수평접합 실험을 수행하였다. 접합후, 인장력 측정기를 사용하여 측정한 접합강도는 본 실험에 사용된 rip-type 스페이서의 접합면적비를 고려하여 산출한 결과 약 1.1 MPa/cm² 이었다. 이러한 정도는 일반적인 수평형 전극방식에 의해 접합된 Si interlayer를 이용하여 유리유리접합된 시편에 비해 약 1/20에 불과한 접합력이나, 스페이서로서의 접합 강도는 충분한 것으로 판단된다. 아래의 그림 6은 본 실험에서 수직전극방식의 지그에 의해 a-Si위에 정전 열접합된 스페이서에 대한 실물 모습을 나타나고 있다.

그림 7은 수직 전극방식의 정전접합을 이용해 정렬접합된 스페이서의 측면 사진이며 그림에서 보는 바와 같이 약 21:1의 종횡비를 갖는 비교적 높은 구조물을 형성할 수 있었으며 보다 종횡비가 큰 구조물도 접합이 가능할 것으로 예상된다.



(a) 스페이서 치수:
2.1mm×100 μm ×45mm



(b) 스페이서 치수:
2.1mm×100 μm ×10mm

그림 6. 정전 접합에 의해 접합된 스페이서

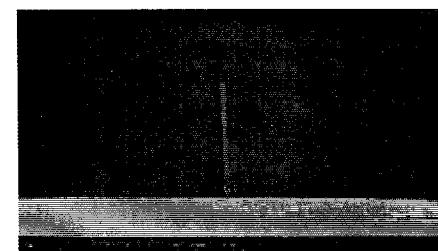


그림 7. 21:1의 종횡비(폭:100 μm , 높이:2.1mm)를 갖는 스페이서가 접합된 모양

또한 별도의 접합메개물질이 불필요하므로 접합면이 청정하며 매우 작은 면적에도 접합이 가능하다는 사실을 확인하였다.

3. 결 론

본 실험에서 제시된 수직전극방식은 기존의 정전 접합에 의해 제작되어진 낮은 종횡비의 스페이서에 한정적으로 적용 가능한 반면, 21:1의 높은 종횡비를 얻을 수 있었으며 그 이상의 종횡비를 갖는 스페이서의 정렬접합에도 효과적일 것으로 판단된다. 또한 전극간격의 조절이 용이하므로 동일크기의 전압인가하에서도 전계강도를 높일 수 있기 때문에 비교적 낮은 전압에서 접합을 수행할 수 있었다. 이러한 수직전극방식의 양극접합법은 대량생산 방식에 응용될 수 있을 것으로 기대된다.

(참 고 문 헌)

- [1] G.Wallis and D.I. Pomerantz, "Field assisted glass-metal sealing", J. Appl. Phys., Vol. 40, pp. 3936-3950, 1969
- [2] A.Hanneborg, M.Nese and P.A.Ohlckers, "Silicon-to-silicon anodic bonding with a borosilicate glass layer", J. Micromech. Microeng., Vol. 1, pp. 139-144, 1991
- [3] M.Esashi, A.Nakano, S.Shoji and H.Hebiguchi, "Low-temperature silicon-to-silicon anodic bonding with intermediate low melting point Glass", Sensors and Actuators, Vol. A21-A23, pp. 931-934, 1990
- [4] D.J.Lee, B.K.Ju, W.B.Choi, J.I.Han, K.I.Cho, K.B.Lee, J.Jang and M.H.Oh, "Multi-substrate bonding using anodic bonding method," Proc.8th Conference on Sensor Technology, pp. 221-226, 1997
- [5] M.Kim, S.Lee and S.Park, "Forming spacers with the width of 100 μm using glass-Al film/glass anodic bonding", Proc. 1st Korean MEMS Conference, pp. 157-161, 1999