

PC 인터페이스를 이용한 디지털 보호계전기 시뮬레이터

박철원*, 서종완**, 정호성**, 신명철**, 이복구***
 *국립원주대학, **성균관대학교, ***명지전문대학

A PC based Simulator for Digital Protective Relay Testing

Chul-Won Park*, Jong-Wan Seo**, Ho-Sung Jung**, Myong-Chul Shin**, Bock-ku Lee***
 *WonJu Nat'l College, **SungKyunkwan Univ, ***MyongJi College

Abstract - Protective relay in power system play a prominent part. Simulators for the relay test were introduced in early 1980's. A number of open loop designs have been developed and Recently, several developments of real-time simulators have been reported. But they are very high cost. And then they are difficult to apply for relay testing in small business. This paper presents the structure and performance of a new pc based simulator for digital protective relay testing.

1. 서 론

양질의 전력공급에 대한 의존도가 높아짐에 따라 전력 시스템의 안정도 향상을 위해서 전력계통에 대한 해석이 수반되어야 하며, 신뢰할 수 있는 보호계전기가 절실히 요구되고 있다[1,2]. 이에 복잡하고 다양한 현상이 발생하는 전력시스템에서 적절한 동작과 완벽한 보호를 하기 위하여 신기술을 적용한 디지털 계전기의 개발이 한창 진행중이다. 그런데 이 디지털 계전기는 구조와 동작 특성이 변화되고 있으며, 복합적인 기능으로 동작하므로 재래식 시험기로는 성능 검증에 다소 무리가 발생하게 되었다. 그러므로 실제계에 설치·운영하기 전 개발된 디지털 계전기 동작에 대한 올바른 평가가 수반되어야 한다. 이를 위하여 실제계의 사고 데이터나 아날로그 및 디지털 시뮬레이터에 의한 모의 실험 데이터의 수집이 필수적이다. 그러나 실제계통에서 다양한 형태의 고장을 임의로 발생시켜 계전기의 성능시험에 필요한 데이터를 확보하는 것이 어렵고, 간이형 모의 시험장치로부터 수집한 데이터에 대한 신뢰성에 문제가 지적되었다. 따라서 보호계전기의 성능 검증을 하기 위한 많은 모의 시험 장치들의 개발과제가 수행되었다. 대표적으로 아날로그 방식인 TNA(Transient Network Analyzer), Hybrid형인 APSA(Advanced Power System Analyzer) 등의 시험기들은 보호계전기를 포함한 전력계통해석용 시뮬레이터[3~7]로서 계통규모가 방대하고 모의하고자 하는 시스템에 대한 유연성이 결여되어 단지 디지털 계전기의 복합적인 동작을 시험하기에는 다소 무리가 발생되었다. 이에 실시간 디지털 방식에 대한 연구가 제기된 후, 개발된 디지털 RTDS(Real Time Digital Simulator)와 혼합속도형 Micro Reseau 등은 성능 면에서는 우수하나 그 가격이 매우 고가이기 때문에 영세한 중소기업이나 실험실에서 개발되는 시제품(prototype) 디지털 계전기의 성능시험용으로는 활용하는데 상당히 어려움이 있다.

따라서 본 논문에서는 기존의 보호계전기 시뮬레이터 보다 경제성이 고려되며 널리 보급되어있는 PC와 쉽게 인터페이스(interface)가 가능한 간이형 디지털 계전기 시뮬레이터를 개발하였다[8]. 이 시뮬레이터는 계통모의에 있어서 널리 사용되고 있는 전자과도해석 프로그램인 EMTP를 기반으로 PC를 이용하여 전력계통의 각종 사

고를 모의 계산한 후 그 결과를 PC 인터페이스를 통하여 디지털 보호계전기의 시험신호로 사용할 수 있도록 하였다. 개발된 시뮬레이터는 PC 인터페이스를 통해 발생하는 전압, 전류의 신호들은 실제계통 조건에 맞게 증폭한 후 시험대상 설비에 공급하는 방법으로 개방루프(open loop)테스터이다.

2. 시뮬레이터의 구성

본 시뮬레이터는 실험실 수준에서 개발중인 시제품 디지털 계전기의 정확한 동작을 테스트하기 위해 개발된 것으로 EMTP를 기반으로 실제계통 모델에 대한 시뮬레이션을 하고 그 결과를 아날로그 파형으로 출력함으로써 실제계에 계전기를 설치하여 성능평가를 하는 것과 동일한 효과를 내도록 설계되었다. 이 시뮬레이터는 범용의 IBM PC를 시뮬레이션 엔진(simulation engine), 표시유닛(display unit)으로 사용하며, 인터페이스는 IBM PC의 ISA bus를 이용하여 D/A 변환과 신호 증폭(signal amplification)을 수행하도록 구성하였다. 전반적인 시스템은 그림 1과 같이 시뮬레이션 엔진, D/A 인터페이스, Target 시스템, 그리고 모니터링유닛으로 구성된다.

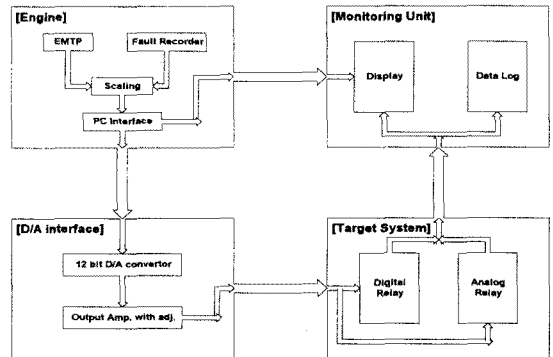


그림 1. Block diagram of simulator

2.1 시뮬레이션 엔진

시뮬레이션 엔진은 전력계통의 정상상태 및 과도현상을 해석하는데 인증되고 유용한 전자과도해석 프로그램인 EMTP가 사용되며, EMTP를 기반으로 시뮬레이션 컴퓨터와 시험될 계전기 사이의 인터페이스를 구성함으로써 보호계전기의 시험용인 전력계통의 디지털 보호계전기 시뮬레이터이다. 물론 Matlab이나 Cyme 등 비실시간 S/W 시뮬레이션 출력파일에 대한 활용이 가능하다. 본 시뮬레이터에서는 디지털 계전기 동작이후 차단기의 동작에 따른 계통 변화를 입력으로 받아들여 변화된 계통구성에 대한 재 시뮬레이션은 수행하지 않는 개방루프형이다.

2.2 D/A 인터페이스

D/A 인터페이스는 12 bit D/A 컨버터, 6 채널로 각각 $V_A, V_B, V_C, I_A, I_B, I_C$ 의 파형을 얻을 수 있도록 구성하였으며, PT, CT를 거쳐 Target 계전기의 입력으로 들어오는 2차측의 전압, 전류레벨에 맞도록 조절해주는 증폭부로 구성되어있다.

2.3 Target 시스템

Target 시스템은 현재 계통에 널리 적용되고 있는 아날로그 계전기나 디지털 계전기가 해당된다. Target 시스템은 계전기 동작이 정상적으로 행하여졌는지를 여부를 확인하기 위해 차단기로의 트립신호(trip signal)를 시뮬레이터 시스템으로 피드백(feed back) 해준다. 다만, 이 트립신호는 계전기의 정확한 동작의 수행여부만을 확인하기 위한 용도로 사용한다.

2.4 모니터링 유닛

시뮬레이션이 수행되어 파형을 발생시켜주는 PC와는 별도의 IBM PC상에서 시뮬레이터의 출력 및 Target 시스템의 트립신호를 받아 PC의 모니터에 출력해준다.

3. 시뮬레이터의 사양 및 특징

3.1 사양

본 디지털 계전기 시뮬레이터의 사양은 표 1과 같다.

표 1. 제작된 디지털 시뮬레이터의 사양

PC Interface	16 bit
D/A conversion	12 bit
Output Channel	6 channel
Output Voltage Level	$\pm 5V \sim \pm 10V$
EMTP sample	256 samples / cycle
Driving Current	30mA per channel.

3.2 특징

EMTP상의 샘플링 비는 최대 256 S/C를 지원하며, 최대 6채널까지 동시 출력이 가능하다. PC상의 메모리를 직접 사용함으로써 출력 가능한 신호주기에는 제한 없이 사용이 가능하고, 입력 파일의 형식에 맞추어 주면 변전소의 고장기록장치(fault recorder)등이 수집한 실제통 데이터도 직접 활용할 수 있다. 또한, 현재 출력되고 있는 파형을 모니터링 유닛화면에 의하여 확인이 가능하며 동시에 Target 계전기의 동작 유무를 같은 화면에서 확인이 가능하다. 아날로그 파형의 출력부는 고정된 전압 범위의 출력과 조정기(adjustor)를 사용한 가변 출력전압을 얻을 수 있도록 설계하였다.

3.3 모니터링 화면

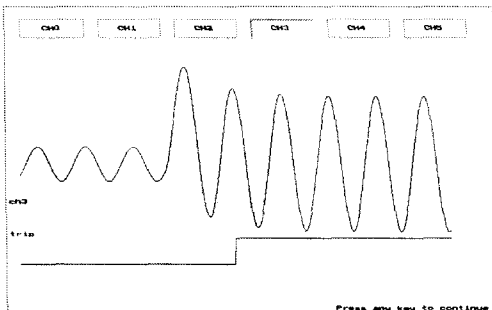


그림 2. 모니터링 화면

시험용 계전기의 동작유무를 판별하기 위해서 전압과 전류 고장파형의 신호를 화면에 출력시키고 그 트립신호 발생 여부를 화면에 나타내주는 동작을 한다. 그림 2는 모니터링 화면으로서 1선지락고장시 고장이 발생한 A상 전류의 신호와 계전기의 트립신호의 예를 보여준다.

4. 시뮬레이션

본 논문에서 제작한 계전기 시뮬레이터의 성능을 평가하기 위해서 EMTP를 이용하여 그림 3의 모델 송전계통에서 발생하는 고장현상을 모의하고, 모의된 계통에서 전류와 전압의 신호를 수집한 후 전형적인 거리계전기법에 적용하여 성능을 평가하였다. 모델계통은 154[kV] 송전계통으로 전체 장상이 160[km]이다.

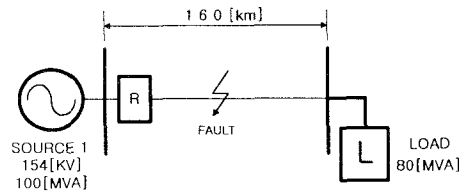


그림 3. 모델 계통

4.1 고장파형의 비교

송전단으로부터 80km지점에서 $1[\Omega]$ 의 고장저항에 의해 1선지락고장이 발생된 경우, 그림 4는 EMTP의 시뮬레이션으로부터 수집한 파형을 TP PLOT로 출력한 결과이고, 그림 5는 본 시뮬레이터에 의하여 발생된 아날로그 파형을 HP OSC로 하드카피한 것이다. 두 파형을 동시에 비교한 결과 그 신호들이 비슷함을 알 수 있다.

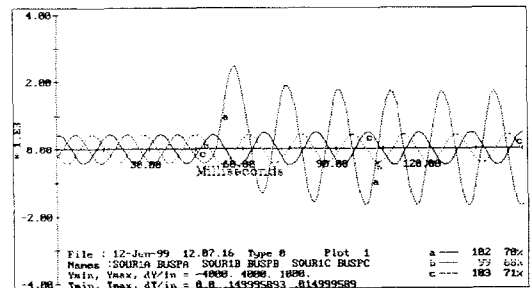


그림 4. EMTP 시뮬레이션결과의 TP PLOT 파형

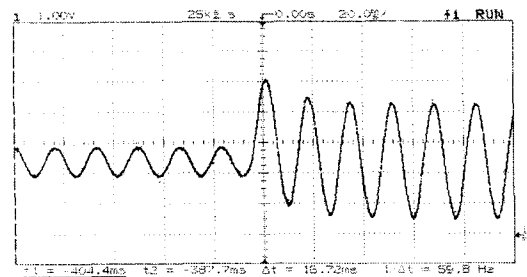


그림 5. 시뮬레이터에 의한 출력파형

4.2 거리계전기법에의 적용

제안된 디지털 시뮬레이터의 타당성을 입증하기 위하여 EMTP 시뮬레이션으로부터 얻은 데이터와 시뮬레이터를 통하여 재 수집된 신호를 이용하여 장거리 송전선 보호에 널리 사용되고 있는 일반적인 거리계전 알고리즘

에 적용한 후, RX 궤적과, 계통변화에 따른 성능을 비교함으로써 디지털 보호계전기 개발 및 성능시험에 활용할 수 있는지의 여부를 평가하였다.

4.3 결과 및 고찰

그림6은 EMTP 시뮬레이션을 통해 직접 얻은 데이터와 시뮬레이터에 의해 얻어진 값을 다시 A/D변환기에 의하여 디지털 신호로 변환한 데이터들을 전형적인 거리계전기법에 적용하여 추출한 RX 궤적이다. 그림 6으로부터 시뮬레이터에서 발생된 아날로그 신호를 A/D변환하는 과정에서 A/D 변환기의 분해능(resolution)을 8bit로 선정하였기 때문에 발생하는 양자화 오차(quantization error)에 기인한 오차가 결과에 반영되어 EMTP로부터 얻은 결과인 그림 6(a)와 시뮬레이터로부터 얻은 결과인 그림 6(b)의 수렴과정에는 다소 차이가 있으나 수렴 후에 있어서는 매우 유사한 결과를 나타내는 것을 알 수 있다.

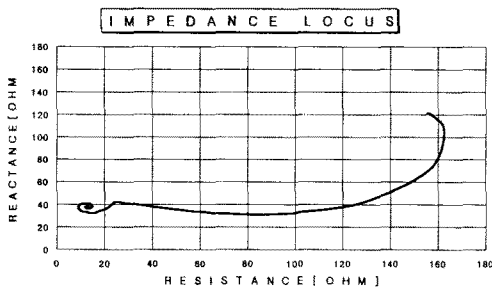


그림 6(a) EMTP 출력파일을 이용한 임피던스 궤적

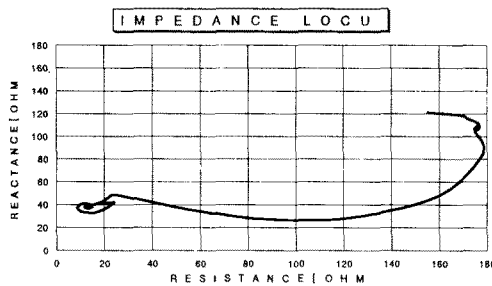


그림 6(b) 시뮬레이터 출력을 활용한 임피던스 궤적

표 2. 계통변화에 대한 EMTP와 테스트의 결과 비교

	R	X	R	X	R	X	R	X
실제값	10.738	38.120	10.738	38.120	10.738	38.120	10.738	38.120
샘플수	8		16		64		128	
EMTP	11.753	38.672	10.933	38.277	10.938	37.966	10.823	37.964
테스터	11.93	38.82	11.04	38.57	11.20	37.54	11.01	37.45
발생각	0		45		90			
EMTP	10.933	38.277	11.078	38.039	11.852	38.164		
테스터	11.01	38.34	11.17	38.01	11.93	38.18		
주파수	57		60		63			
EMTP	11.993	37.966	10.933	38.277	10.067	38.499		
테스터	12.03	37.77	11.03	38.35	9.98	38.67		

표 2는 샘플링 수와 고장발생각, 그리고 계통 주파수의 변화에 대해 EMTP의 시뮬레이션을 통한 거리계전기의 RX값과 시뮬레이터에 의하여 발생된 신호를 활용하여 얻어진 RX값을 비교한 것으로서 시뮬레이션 조

건은 고장거리가 80km이고, 고장발생 저항은 1[Ω]인 경우이다. 표 2로부터 A/D변환에서의 양자화 오차를 고려하면 계통의 여러 변화에 대해서도 대체적으로 만족할 만한 결과가 나타남을 알 수 있다.

5. 결 론

본 연구에서 개발한 디지털 계전기를 위한 시뮬레이터의 결론을 요약하면 다음과 같다.

- (1) 제안된 디지털 시뮬레이터는 실험실 등에서 개발한 시제품 디지털 계전기의 성능시험에 적당하도록 경제성이 고려된 간이형으로서 널리 보급된 PC와 인터페이스가 용이하다.
- (2) EMTP를 계통의 시뮬레이션 엔진으로 채택하였으므로 그에 따른 결과를 신뢰할 수 있으며, 계전기 시험시 모니터링이 가능하다.
- (3) 실제와 동일한 아날로그신호를 target 계전기에 입력으로 인가할 수 있으므로 실제적인 계전기의 성능 시험이 가능하며, 사용자가 원하는 임의 신호를 발생시킬 수 있기 때문에 다른 전력시스템장비시험에도 확대·적용이 가능하다.
- (4) EMTP에서 직접 얻은 값을 사용한 경우와 본 시뮬레이터를 통하여 발생된 아날로그 파형에 대한 A/D 변환을 하여 얻은 값을 활용한 두 경우를 거리계전기법에 적용한 결과 모두 만족할만한 결과를 나타내었다.

현재 제작한 하드웨어로는 PC상의 전원을 공급받아 동작하므로 아날로그 계전기의 테스트하기 위한 충분한 전압·전류를 공급해주지 못하나 추후 외부의 전원을 사용하여 아날로그 계전기 테스트에 요구되는 충분한 전압, 전류를 공급할 수 있도록 보완할 예정이다. 또한, 본 연구에서는 디지털 계전기 시제품에 의한 완전한 시험이 아니고, 단순히 계전 알고리즘에 대한 테스트만을 수행하였으므로, 향후 개발한 알고리즘을 구현하여 설계한 시뮬레이터의 성능검증을 실시할 예정이다. 뿐만 아니라 개선된 메뉴 방식을 사용하여 계통의 변화에 대한 계통에 대한 재해석에 대한 부분과 사용자의 조작 편의성을 위한 MMI의 보완이 필요하다.

참 고 문 헌

- [1] 차승태, 조강욱, "실시간 전력계통 해석용 시뮬레이터 기술", 대한전기학회 하계학술대회 논문집, pp. 1050~1052, 1998.7
- [2] 김정훈, 신중린, 이홍재의 5인, "전력계통 시뮬레이터의 기술 현황과 국내개발의 방법론 고찰", 대한전기학회 하계학술대회 논문집, pp. 529~533, 1993.7.
- [3] M. Oki et al., "Advanced Power System Analyzer", 1988 KIEE Annual Conference", pp. 38~42, 1988. 11.
- [4] 유명호, 민환기, "RTDS를 이용한 전력계통 고장현상 마스터 시스템 개발", EMTP Workshop, pp. 63~72, 1994.12.
- [5] Kosuke Nojiri et al., "Modal Reduced Dynamic Equivalent Model For Analog Type Power System Simulator", IEEE PAS, Vol. 12, No. 4, pp. 1518~1523, Nov, 1997.
- [6] R. Kuffel et al., "A Fully Digital Power System Simulator Operating Real Time", IEEE PWRD Vol. 13, No. 1, pp. 63~72, Jan, 1998.
- [7] Subcommittee of the IEEE power system relaying committee, "Digital Simulator Performance Requirements for Relay Testing", IEEE PWRD Vol. 13, No. 1, pp. 63~72, Jan, 1998.
- [8] Enrico De Paola et al., "A Pc Based, Low Cost, Real-Time Simulator For Traction Application", EPE'97, Trondheim, pp. 4.483~4.486, 1997.