

Ferroelectric Gate Field Effect Transistor용 $Sr_2(Nb,Ta)_2O_7$ 박막

$Sr_2(Nb,Ta)_2O_7$ Thin Films for Ferroelectric Gate Field Effect Transistor.

김창열, 우동찬, 이희영, 이원재*

영남대학교 재료금속 공학부, *한국전자통신 연구원

Chang Young Kim, Dong Chan Woo, Hee Young Lee, Woon Jae Lee*

College of Engineering, Yeungnam University, Kyongsan, 712-749, Korea

*Semiconductor Technology Div., Electronics and Telecommunications

Research Institute(ETRI), Taejon, 305-600, Korea

Abstract

Ferroelectric $Sr_2(Nb,Ta)_2O_7$ (SNTO) thin films were prepared by chemical solution deposition processes. SNTO thin films were spin-coated on Pt/Ti/SiO₂/(100)Si substrates. After multiple coating, dried thin films were heat-treated for decomposition of residual organics and crystallization. B site-rich impurity phase, i.e. $[Sr(Nb,Ta)_2O_6]$, was found after annealing, where its appearance was dependent on process temperature indicating the possible reaction with substrate. Dielectric and other relevant electrical properties were measured and the results showed a little possibility in ferroelectric gate random access memory devices.

Key Word(중요용어): *ferroelectric, thin film, ferroelectric gate random access memory, $Sr_2(Nb,Ta)_2O_7$, chemical solution deposition, MFMS*

1. 서 론

최근 강유전박막은 비휘발성 random access memory(NvRAM), 초고밀도 DRAM과 강유전층이 metal insulator semiconductor에 접합된 구조의 MFSFET에의 응용에 기대를 모으고 있으며 세계적으로 연구가 활발히 진행되고 있다.¹⁾ FeRAM에서 현재 실용화되고 있는 것은 커패시터 형태의

FeRAM이다. 이 같은 구성은 정보를 read-out할 때 파괴형의 read-out 방식으로 되는데 반해, 트랜지스터 형태의 FeRAM에서는 비파괴형의 read-out 방식이 가능하며 고집적화에 적합해 장래의 비휘발성 메모리로서 주목을 받고 있다.

앞서 말한 MFS방식에서는 반도체 위에서 강유전성이 얻어짐과 동시에 강유전체와 반도체간의 계면특성이 트랜지스터가 동작할 수 있을 정도로 양

호해야 하는 조건이 만족되기 어렵다. 이를 해결하기 위한 방안으로 강유전체와 반도체사이에 buffer 층을 삽입하는 MFIS구조²⁾와 더 나아가 강유전체와 buffer인 절연체 사이에 floating gate를 삽입하는 MFMIS구조³⁾가 검토되고 있다.

고유전상수의 강유전박막을 제조하는 방법에는 sputtering pulsed laser ablation (PLD),⁴⁾ sol-gel, MOD와 metalorganic chemical vapor deposition (MOCVD) 등이 있다.^{5,6)} BaTiO₃, PZT, PLZT, Bi₄Ti₃O₁₂, SrBi₂Ta₂O₉(SBT), SrTiO₃와 BST를 포함한 다양한 물질이 메모리 소자로의 응용에 제안되고 있다. 그러나 BaTiO₃, PZT와 PLZT과 같은 강유전박막은 분극 피로 특성이 나쁘고,^{7,8)} Pb를 포함한 PZT에 기초한 박막은 오염 및 신체에 유해하다는 문제를 가지고 있다. SBT계 박막은 PZT계 박막에 비해 분극이 작은 단점과 layered perovskite에 적절한 SBT층(800-850°C)을 합성하려면 PZT층(600-700°C)을 만들 때 보다 더 높은 기판의 온도가 요구된다.

거의 같거나 더 나은 유전특성을 가지면서 낮은 T_c를 가지기 위해 Sr₂Ta₂O₇와 Sr₂Nb₂O₇를 고용시킬 수 있는데, 이 두 물질은 pyroniobate계에 속하여 몇몇 연구팀에 의해 연구되어져 왔다. 이 물질들은 큐리온도가 약 107, 1342°C이며 orthorhombic(C_{mcm})과 orthorhombic(C_{mce21})의 결정구조를 갖는데, 강유전성은 NbO₆ 팔면체가 (001)방향을 따라 distortion됨에 기인하는데 알려진 바에 의하면 bulk 물질일 경우 유전상수가 상온에서 644(@1kHz)와 43(@1kHz)이다. 이 재료들의 응용으로는 고온 actuator, 고온 압전센서 및 spatial light modulator, MFSFET와 같은 dream memory device등이 가능하다.

이 논문에서는 MOD법과 sol-gel법을 이용한 Sr₂(Nb_{1-x}Ta_x)O₇박막의 제조 및 전기적 특성에 대해 언급하고자 한다.

2. 실험 절차

본 실험에서는 MOD법과 sol-gel법에 의해 Sr₂(Nb_{1-x}Ta_x)O₇(x=0, 0.5, 0.7, 0.8, 0.9)를 제조하였다. 먼저 MOD법에서는 Sr-neodecanoate [Sr(OOC₁₀H₁₉)₂], Nb-ethoxide [Nb(OC₂H₅)₅]와 Ta-ethoxide [Ta(OC₂H₅)₅]을 출발물질로 사용하여 Nb-ethoxide와 Ta-ethoxide를 neodecanoate acid [HOOC₁₀H₁₉]에 섞은 뒤 80°C에서 1시간동안 refluxing시킨 후 xylene [C₆H₄(CH₃)₂]에 녹여 12

0°C에서 30분간 stirring하여 0.2M stock solution을 제조하였다.

다음으로 sol-gel법에서는 출발 물질로 Sr-acetate [Sr(OOCCH₃)₂], Nb-ethoxide [Nb(OC₂H₅)₅]와 Ta-ethoxide, [Ta(OC₂H₅)₅]가 사용되었다. Sr-acetate를 acetic acid에 용해시킨 뒤 60°C에서 1시간 동안 refluxing한 후 methyl alcohol을 첨가한다.

이 Sr-precursor를 Ta-ethoxide, [Ta(OC₂H₅)₅]와 acetyl-acetone(acac)과 섞은 후 상온에서 12시간 stirring하여 0.2M stock solution을 제조하였다. 제조된 solution은 Pt/Ti/SiO₂/Si(100) 기판에 4000 rpm, 30초간 spin coating한 뒤 350°C에서 pyrolysis 하였고 이 과정을 3회 반복하여 800-1100°C에서 산소를 흘려주며 1시간 동안 열처리하였다. 제조된 박막의 결정화 및 치밀화는 XRD(D/MAX-2500 Rigaku corp.), 그리고 SEM(S-4100, Hitachi Ltd.)를 통해 관찰하였으며, Pt 상부 전극을 올린 후 MFM-type 박막 capacitor의 누설전류(leakage current), P-E hysteresis와 유전특성은 Electrometer (Keithley 617), RT66A(Radiant Tech., Inc.)와 LF Impedance Analyzer (Hewlett-Packard 4192A)를 통해 측정하였다.

3. 결과 및 토의

그림1의 (a)와 (b)는 각각 sol-gel법과 MOD법에 의해 제조한 용액을 pt/Ti/Si(100) 기판위에 코팅 후 800-1050°C에서 1시간 동안 annealing한 SNTO (x=0.7)박막의 XRD pattern을 나타내고 있다.

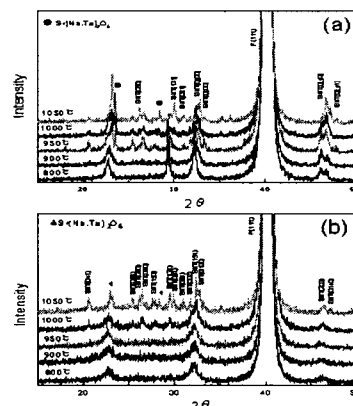


Fig. 1 XRD patterns of SNTO thin films on Pt/Ti/(100)SiO₂ annealed for 1 hour in oxygen by (a) sol-gel, (b) MOD method.

sol-gel법의 경우에는 800°C부터 상이 나타나나 950°C이상에서부터는 결정화가 확실히 일어나는 것을 볼 수 있다. 그러나 MOD법의 경우는 1000°C는 되어야 결정화가 시작되는 것을 확인할 수 있었다. 이 사실로부터 sol-gel법이 MOD법에 비해 결정화 온도를 낮추는 데에 더 효과적이라는 것을 알 수 있다. 두 경우 공히 Sr(Nb,Ta)₂O₆라는 이차상이 나타나는데 이 상의 영향에 관한 연구는 좀더 진행되어야 될 것으로 생각된다.

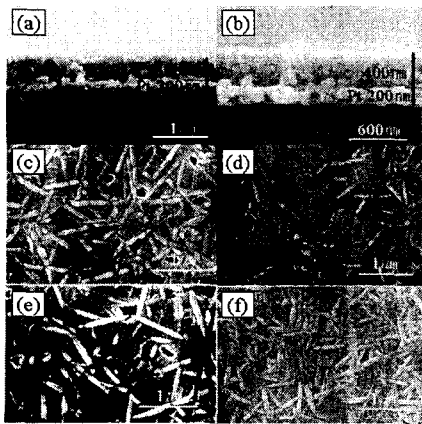


Fig. 2 SEM photographs of SNT0 thin films deposited at (a) 1000°C(sol-gel), (b) 1000°C(MOD), (c) 950°C(sol-gel), (d) 1000°C(MOD), (e) 1000°C(sol-gel) and (f) 1050°C(MOD method).

그림2는 위의 두 방법으로 제조된 SNT0박막의 SEM 사진인데 여기에서 보면 막의 두께는 400nm 정도이고, sol-gel 경우 950°C 정도에서 주상인 침상이 나타나기 시작했고 MOD 경우 1000°C부터 침상이 나타나기 시작한다. 이는 위의 XRD분석결과와 잘 일치하는 것으로 sol-gel법과 MOD법이 결정화온도에서 약 50°C가 차이 나는 것으로 생각된다.

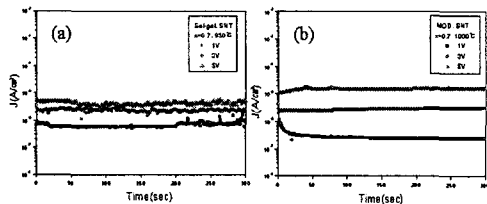


Fig. 3 Leakage current characteristics of SNT0 thin films by (a) sol-gel and (b) MOD method

강유전체 SNT0박막의 leakage current 특성은 그림 3에서 나타내었다. (a), (b) 각각 sol-gel, MOD법으로 제조된 박막의 누설전류의 값(I-t curves)을 나타내었다. 두 경우 값의 차이는 거의 나지 않으며 10⁻⁷~10⁻⁶A/cm²정도의 양호한 누설전류 값을 나타내고 있다. 그리고 시간의 변화에 따른 누설전류의 변화는 5분까지는 안정한 특성을 나타내었다. 그림 4와 5에서는 주파수의 변화에 따른 capacitance와 tan δ의 변화를 나타낸 그림이다.

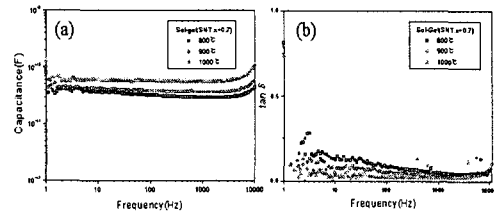


Fig. 4 (a) Capacitance and (b) loss tangent values of SNT0 thin films annealed at 800-1000°C by sol-gel method.

그림 4는 sol-gel법으로 제조된 경우 capacitance는 10⁻¹¹A/cm²정도의 값을 나타내었으며 손실율은 0.02정도의 양호한 유전특성을 나타내었다.

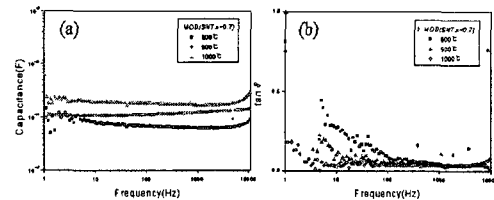


Fig. 5 (a) Capacitance and (b) loss tangent values of SNT0 thin films annealed at 800-1000°C by MOD method.

그림 5에서는 MOD법으로 제조한 경우의 특성을 나타내었는데 위의 그림 4의 경우와 거의 유사한 특성을 나타내어서 capacitance는 10⁻¹¹A/cm²정도이고 손실율은 0.03정도를 나타내었다.

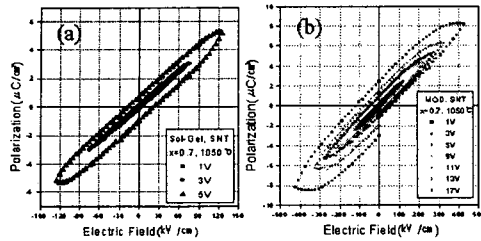


Fig. 6 Polarization versus electric field hysteresis loops of SNTO thin films (a) sol-gel and (b) MOD method.

그림 6은 각각 다른 방법으로 제조된 SNTO박막의 P-E hysteresis를 나타내었는데 양쪽 경우 모두 fully saturation되지 않음이 보인다. $2P_r$ (remnant) 값과 E_c (coercive field) 값이 sol-gel 경우 각각 $1.5 \mu\text{C}/\text{cm}^2$, $4.9\text{kV}/\text{cm}$ 였으며, MOD의 경우 각각 $0.5 \mu\text{C}/\text{cm}^2$, $24\text{kV}/\text{cm}$ 였다.

감사의 글

본 연구는 학술진흥재단 연구비 지원에 의해 수행되었으므로 이에 감사드립니다.

4. 결론 및 요약

Pt/Ti/Si(100) 기판위에 modified sol-gel법과 MOD법으로 coating 후 $800\text{--}1100^\circ\text{C}$ 에서 annealing하여 강유전 $\text{Sr}_2(\text{Nb}_{1-x}\text{Ta}_x)\text{O}_7$ (SNTO)박막을 얻었다. MOD법에서는 Sr-neodecanoate, Nb-ethoxide, Ta-ethoxide 을 출발물질로 사용하여 400nm 의 두께를 얻었으며 sol-gel법에서는 출발 물질로 Sr-acetate, Nb-ethoxide와 Ta-ethoxide가 사용하여 역시 400nm 의 막을 얻을 수 있었다.

SNTO 박막에서 B-site rich impurity phase [$\text{Sr}(\text{Nb},\text{Ta})_2\text{O}_6$]은 1000°C 이상의 온도에서 기판과의 가능한 반응을 가리키며 온도에 의존한다. 그리고 MOD법으로 제조한 Pt/ZrO₂ 기판위의 SNO (*0k0*)를 제외하고는 preferred orientation은 관찰되지 않았으며 fully saturation 되기 전에 breakdown등으로 인해 좋은 P-E loop은 얻을 수 없었으며, 고온공정에서도 안정한 좋은 기판의 연구가 필요하다. 끝으로 표1에서는 전기적 특성을 도식화하였다. 여기에서 보면 sol-gel법과 MOD법으로 제조된 박막의 전기적 특성은 크게 차이를 보이지는 않고 다만 sol-gel

법의 경우가 결정화온도를 약 50°C 정도 낮은 효과를 보였다.

<Table 1> Summary of data for SNTO thin films

	SNT	SNT	Robm*	SBT	
	Sol-Gel	MOD	Sol-Gel	Sol-Gel**	MOD***
J-V (sv)	$10^{-7}\text{A}/\text{cm}^2$	$10^{-6}\text{A}/\text{cm}^2$	$10^{-6}\text{A}/\text{cm}^2$	$10^{-7}\text{A}/\text{cm}^2$	
J-t	$10^{-6}\text{A}/\text{cm}^2$	$10^{-7}\text{A}/\text{cm}^2$			
$\tan \delta$	0.02	0.03			0.023
ϵ_r	54	34	53	78	330
P-E (sv)	$2P_r : 1.9$ $E_c : 45$	$2P_r : 0.5$ $E_c : 24$	$2P_r : 1$ $E_c : 44$	$2P_r : 8.5$ $E_c : 30$	$2P_r : 17.2$ $E_c : 23$

* *Int. J. Phys.* Vol. 36(1997) pp 5935-5938
 ** *Int. J. Appl. Phys.* Vol. 35 (1996) pp 4925-29, pp 5900-0.
 Vol. 37 (1998) pp 192-97
 *** *Appl. Phys. Lett.* Vol. 70, No. 9, 1997

참고 문헌

1. S.-Y. Wu, "A New Ferroelectric Memory Devices, Metal-Ferroelectric-Semiconductor Transistor", *IEEE Trans. Electron Devices*, vol. ED-21, no. 8, PP.499-504, Aug. 1974.
2. E. Tokumitsu, R. Nakamura, and H. Ishiwara, "Nonvolatile Memory Operation of Metal-Ferroelectric-Insulator(MFIS)FET's Using PLZT/STO/Si(100) Structure", *IEEE Electron Device Letters*, vol. 18, no.4, pp.160-162, 1997.
3. T. Nakamura, Y. Nakao, A. Kamisawa, and H. Takasu, "A Single-Transistor Ferroelectric Memory Cell", 1995 IEEE International Solid State Circuits Conference, Digest of Technical papers, pp. 68-69, 1995.
4. S. H. Lee, T. K. Song and T. W. Noh, *Appl. Phys. Lett.* 67, 43, 1995.
5. K. Nashimoto, H. Moriyama and E. Osakabe, *Jpn. J. Appl. Phys.* 35, 4936, 1996.
6. J. G. Yoon and K. Kim, *Appl. Phys. Lett.* 68, 2523, 1996
7. B. M. Melnick, M. C. Scott, C. A. P. Araujo and L. D. McMillan, *Integrated ferroelectrics* 3, 293, 1993.
8. H. N. Al-Shareef, K. R. Beller, O. Auciello and A. I. Kingon, *Intergrated ferroelectrics* 5, 185, 1994.