

**Cl₂/HBr, Cl₂/N₂ 평판형 유도결합 플라즈마를 이용한 식각 공정시
발생하는 결함의 거동에 관한 연구**

**Damage Behavior in Shallow Trench Etch Processes using Cl₂/HBr, Cl₂/N₂
Planar Inductively Coupled Plasmas**

이영준*, 황순원, *이주욱, *이정용, 염근영

성균관대학교 재료공학과, *한국과학기술원 재료공학과

1. 서론

소자분리 기술은 반도체소자의 집적화에 필요한 중요한 기술중의 한가지이다. 현재 까지 가장 일반적으로 사용된 방법은 LOCOS(LOCal Oxidation of Silicon) 기술이었으나 소자가 지속적으로 고집적화 됨에 따라 LOCOS가 지난 단점 즉 bird's beak로 인한 active area의 축소, field oxide thinning, 그리고 낮은 planarity를 극복하는 새로운 소자분리기술을 필요로 하게 되었다.[1] STI(Shallow Trench Isolation)은 deep submicron 소자의 소자간 분리공정의 적용에 있어서, 기존의 LOCOS방법을 이용한 소자분리 방법을 대체할 수 있는 가장 유력한 핵심기술로서 주목을 받고 있다.[2]

하지만, trench 식각공정중에 발생된 격자결함은 최종소자의 성능을 결정적으로 저하시킬 수 있으므로, 발생된 결함의 치유에 대한 연구가 현재 주목받고 있다. 따라서 본 연구에서는 Cl₂/HBr 그리고 Cl₂/N₂ plasma를 이용하여 submicron silicon trench를 식각하였을 때 발생가능한 결함을 확인하며, 또한 이러한 발생된 결함을 제거하기 위한 결함 제거기술로서 후속 산화공정과 열처리공정의 효과에 대해서도 알아보고자 하였다.

2. 실험 방법

본 실험에서는 우선 평판유도결합형 Cl₂/N₂ 그리고 Cl₂/HBr plasma를 이용하여 shallow trench isolation(STI)에 적용되어지는 trench식각을 수행하였다. 실리콘 wafer 위에 0.3~0.8μm의 선폭을 갖으며 100Å의 pad oxide/2000Å의 nitride mask로 구성되어있는 패턴을 형성한 후, 400Watts inductive power, -100Volts의 bias voltage, 그리고 10mTorr의 일정 공정압력조건에서 식각가스의 조합을 변화시키며 실리콘 trench식

각을 수행하였다. 실리콘 트랜치 깊이는 사용된 모든 식각가스 조합에 대하여 0.3~0.5 μ m의 범위로 동일하게 하였다. 이후 후속공정인 산화공정과 annealing공정을 수행하여 결함의 소거정도 혹은 변화하는 과정을 조사하였다. 실리콘 표면의 물리적인 결함의 변화는 투과전자현미경을 이용하여 그 정도를 관찰하였다. 또한 식각 및 열처리에 따른 결함 변화의 전기적측정은 blank 실리콘 표면에 Schottky 다이오드를 형성하여 다이오드의 capacitance-voltage를 측정함으로써 결함의 회복거동을 측정하여 HRTEM관찰과 서로 비교하였다.

3. 결과 및 요약

400Watts의 inductive power, -100Volts의 bias voltage, 그리고 10mTorr의 공정압력 조건에서 5000Å의 shallow trench를 형성한 시편에 대하여 HRTEM을 이용하여 식각시에 발생된 결함을 관찰한 결과, 결함깊이는 표면에서 100Å사이의 범위에서 발견되었으며 50%Cl₂/50%HBr plasma를 이용하여 trench 식각을 수행한 경우가 90%Cl₂/10%N₂의 경우보다는 심한 격자결함 상태를 보여주었으며 두가지 경우 모두 trench sidewall, trench bottom, 그리고 trench bottom edge의 순서로 그 결함의 정도가 증가하였다. 100Å두께의 손상된 실리콘을 제거하리라 예상되는 200Å의 thermal oxide를 성장시키는 산화공정만으로는 그 성장온도를 1100°C까지 증가시켜도 발생된 결함을 완전히 제거하지는 못하는 것으로 보인다. 그러나 1000°C에서 30분간 질소분위기하에서 열처리한 경우에는 50%Cl₂/50%HBr 그리고 90%Cl₂/10%N₂ plasma를 이용하여 trench 식각공정시 발생된 결함을 거의 모두 제거하는 것으로 보여진다. 또한 산화공정전에 우선 질소분위기 하에서 1,000°C에서 30분동안의 열처리공정을 한 후 다음으로 200Å의 열산화막을 성장시키는 복합공정의 경우에도 결함이 없는 상당히 깨끗한 격자결함 상태를 보여주었다. 열처리온도에 따른 발생된 결함의 소거거동은 Schottky diode의 capacitance-voltage를 관찰한 전기적인 측정과도 일치하는 경향을 보여주었다.

참고문헌

1. H. Lee, M. Park, Y. Shin, T. Park, H. Kang, S. Lee, and M. Lee, 1996 Symposium on VLSI Technology Digest of Technical Papers, 158(1996)
2. N. Fujiwara, T. Maruyama, and M. Yoneda, Jpn. J. Appl. Phys. **34**, 2095(1995)