

ATM 가입자 정합장치의 구현

박상택, 심재철, 김영섭, 권율

한국전자통신연구원 교환전송연구소 ATM정합팀

The Implementation of the Subscriber Interfaces for ATM Switching System

Sang-taick Park, Jae-chul Sim, Young-sup Kim, Yool Kwon

ATM Interface Team, ETRI

E-mail : stpark@etri.re.kr

요 약

초고속 정보통신망에서 ATM 사용자와 ATM 망간의 접속을 위한 ATM 정합장치는 ATM 통신 방식으로 ATM 교환기와 정합하는 각종 정합장치로 구성된다. ATM 정합장치는 155.520 Mbps의 선로 속도를 갖는 기본속도(STM-1 : Synchronous Transport Module-1) 정합장치와 44.736 Mbps의 선로 속도를 갖는 중속(DS-3 : Digital Signal-level 3) 정합장치, 그리고 2.048 Mbps 혹은 1.544 Mbps의 선로 속도를 갖는 저속(DS-1/E) 정합장치, 622.08 Mbps의 선로 속도를 갖는 고속(STM-4) 정합 장치로 구성된다. 본 논문에서는 ATM 저속, 중속, 기본속도 및 고속 정합장치의 기능 및 구현에 대하여 기술하였다.

I. 서 론

음성 위주의 시스템에서 탈피한 고속데이터, 패킷, 영상등의 멀티미디어 서비스와 같이 다양한 통신서비스에 대한 사용자의 욕구증대는 비동기 전달방식(ATM : Asynchronous Transfer Mode)을 기반으로 한 초고속 정보통신망으로 발전하게 되었다.

이러한 초고속 정보통신망에서 ATM 사용자와 ATM 망간의 접속을 위한 ATM 정합장치는 ATM 통신 방식으로 ATM 교환기와 정합하는 각종 정합장치로 구성한다. ATM 정합장치는 155.520 Mbps의 선로 속도를 갖는 기본속도(STM-1) 정합장치와 44.736 Mbps의 선로 속도를 갖는 중속(DS-3) 정합장치, 그리고 2.048 Mbps 혹은 1.544 Mbps의 선로 속도를 갖는 저속(DS-1/E) 정합장치, 622.08 Mbps의 선로 속도를 갖는 고속(STM-4) 정합 장치로 구성된다[1][2].

ATM 정합장치는 각각의 정합장치로부터 수신된 신호에서 클럭과 데이터를 분리한 뒤 프레임 을 처리하고 ATM셀을 추출하여, 사용자 셀은 설정된 연결에 따라 라우팅 정보를 부가하여 스위치 장치에서 스위칭 되도록 하며, OAM셀과 신호 처리용 셀[3]을 추출하여 처리한다. 한편 스위치 장치로부터 입력되는 내부 셀을 사용자 셀과 내부 메시지 셀로 분리하여, 내부 메시지 셀은 ATM 정합장치 제어부로 전달하고, 사용자 셀을

해당 프레임에 실어 가입자 선로나 중계선 선로 로 전송하는 기능을 수행한다.

본 논문에서는 ATM 교환기의 가입자 정합을 실현하기 위하여 ITU-T권고안 1.432와 1.610에 규정된 제반 규격에 따른 저속, 중속, 기본속도 및 고속 가입자 정합장치의 구현을 위하여 각각의 정합장치에 대한 기능 및 구성에 대해 기술한다.

II. 가입자 정합장치의 기능 및 구성

ATM 정합장치의 설계는 선로속도에 따른 각 정합장치의 규격을 최대한으로 공통화시켜 ATM 계층은 단일 구조를 갖도록 하고, 물리계층 처리 부만 각 선로 속도에 맞도록 설계하였다.

ATM 정합장치는그림1과 같이 물리계층 처리부, ATM 계층 처리부, 스위치망 정합부, 클럭 수신분배부, 제어부로 구성된다. 물리계층 처리부에서는 STM-4, STM-1, DS-3, DS-1E, DS-1 프레임 신호를 수신하여 프레임의 오버헤드에 포함되어 있는 각종 유지보수 신호를 처리하고, ATM셀을 추출하여 ATM계층 처리부로 전달하고, ATM계층 처리부로부터 수신한 ATM셀을 해당 프레임 에 실어 유지보수 신호와 함께 프레임을 구성하여 가입자에게 전달한다.

ATM계층 처리부에서는 물리계층 처리부로부터 수신한 ATM셀이 사용자 셀인 경우에는 라우팅 정보가 부가된 내부셀을 스위치 링크 정합부

로 전달하고, 스위치 링크 정합부로부터 수신한 내부셀을 ATM셀로 변환하여 물리계층 처리부로 전달한다. 물리계층 처리부에서 수신한 ATM 셀이 신호처리용 셀이거나 OAM 셀인 경우에는 제어부로 전달하여 제어부에서 해당 셀을 처리하게 하고, 제어부에서 수신한 OAM 셀이나 신호처리용 셀을 물리계층 처리부로 전달한다[4].

스위치 망 정합부에서는 ATM계층 처리부로부터 수신한 내부셀을 직렬 데이터로 변환하여 스위치 링크를 통해 스위치망으로 전달하고, 스위치 링크를 통해 스위치 망으로부터 수신한 직렬 데이터를 병렬 데이터로 변환하여 ATM계층 처리부로 전달한다. 또한 제어부로부터 입력된 내부 메시지 셀을 사용자 셀과 다중화하여 스위치 망으로 전달하고 스위치 망으로부터 수신한 셀 중에서 내부메시지 셀은 제어부로 전달한다.

클럭 수신부에서는 시스템 클럭을 수신하여 ATM계층 처리부 및 스위치 망 정합부로 분배하고 선로 속도에 따라 기준 클럭을 합성하여 물리계층 처리부로 전달한다.

제어부는 가입자 정합장치의 각종 OAM기능과 연결관리 기능을 수행하며 내부 메시지를 통해 상위 제어장치와 통신한다.

1. 물리계층 처리부

물리계층 처리부는 가입자로부터 입력되는 신호에서 데이터와 클럭을 추출하여 프레임을 추출하고 프레임의 오버헤드에 포함된 유지보수 신호를 처리하고 ATM셀을 추출하여 ATM계층 처리부로 전달한다. 또한 ATM계층 처리부에서 수신한 ATM셀을 유지보수 신호와 함께 프레임을 구성하여 가입자 선로로 전송한다.

스위치 링크는 셀 베이스 전송방식으로 155.520 Mbps의 ATM셀을 송수신 할 수 있으므로 각 가입자 정합장치의 통신 속도에 따라 다수의 물리계층 처리부가 다중화되어 ATM계층 처리부로 셀을 전송하고 ATM계층 처리부로부터 수신한 셀을 역다중화 한다. 저속 가입자 정합장치는 72 가입자를 다중화 할 수 있으나 시스템 구성상 64 가입자를 다중화/역다중화 하고, 중속 가입자 정합장치는 3가입자를 다중화/역다중화 하며, 기본속도 가입자 정합장치는 다중화 하지 않는다.

1-1) 저속 물리계층 처리부

저속 가입자 정합장치의 물리계층 처리부는 그림2의 (가)와 같이 1차로 8가입자를 라운드 로빈 방식으로 다중화하여 셀 버스 정합부의 FIFO에 셀을 저장한뒤 ATM계층 처리부에서 다시 2차 다중화를 수행한다. DS-1/E Trans(ceiver)에서는 DS-1/E 가입자의 선로 정합을 수행하며 데이터와 클럭을 복원하여 PDH 처리부로 전달하고, PDH 처리부에서는 DS-1/E 멀티프레임으로부터 셀을

추출하여 다중화부로 전달하거나 다중화로부터 수신한 셀을 프레임에 실어 가입자로 전송한다.

1-2) 중속 물리계층 처리부

중속 정합장치는 3가입자/중계선을 다중화하여 ATM계층 처리부로 전달하며 ATM계층 처리부에서 수신한 셀을 셀의 비트맵을 참조하여 3가입자/중계선으로 역다중화 한다. 이때 점 대 다중점(Point to Multi-point) 연결의 셀인 경우 헤더 변환을 수행하여 PDH 처리부로 전달한다. 중속 정합장치의 물리계층 처리부는 그림2의 (나)에 나타내었다.

1-3) 기본속도 물리계층 처리부

기본속도 정합장치의 물리계층 처리부에서는 광신호를 전기신호로 변환하여 데이터와 클럭을 복원한뒤 STM-1 프레임을 복원하여 프레임의 오버헤드에 포함된 각종 유지보수 신호를 처리하고 ATM셀을 추출하여 ATM계층 처리부로 전달하며, ATM계층 처리부로부터 수신한 ATM셀을 프레임에 실어 광신호로 변환하여 광 선로를 통해 가입자/중계선으로 전송한다. 기본 속도 가입자 정합장치의 물리계층 구성은 그림2의 (다)에 나타내었다.

1-4) 고속 물리계층 처리부

고속 정합장치의 물리계층 처리부에서는 광신호를 전기신호로 변환하여 데이터와 클럭을 복원한뒤 STM-4 프레임을 복원하여 프레임의 오버헤드에 포함된 각종 유지보수 신호를 처리하고, STM-1 프레임으로 Demultiplexing하여 STM-1 프레임으로부터 ATM셀을 추출하여 ATM계층 처리부로 전달하며, ATM계층 처리부로부터 수신한 ATM셀을 STM-1 프레임을 생성하고, STM-1 프레임을 다중화하여 STM-4 프레임을 구성한다. 그리고 STM-4 프레임을 광신호로 변환하여 광 선로를 통해 가입자/중계선으로 전송한다. 고속 가입자 정합장치의 물리계층 구성은 그림2의 (라)에 나타내었다. 고속 정합장치의 물리계층 처리부는 PBA 2매로 이중화 구성을 한다.

2. ATM계층 처리부

ATM계층 처리부는 그림3과 같이 다중화부, 수신부, 송신부로 구성된다. 다중화부는 저속 정합장치에만 해당하는 것으로 물리계층 처리부로부터 셀 수신 요구를 받으면 라운드 로빈 방식에 의해 하나의 물리계층 처리부로 셀 읽기 신호를 보내어 셀을 읽어들이고, 16비트 버스로 입력된 셀을 8비트로 변환하여 수신부로 전달하며, 송신

부에서 수신한 셀을 16비트로 변환하여 셀 버스를 통해 물리계층 처리부로 전달한다.

수신부에서는 다중화부에서 셀을 수신하거나 중속 이상의 정합장치에서는 물리계층 처리부로부터 셀 수신 요구를 받으면 하나의 물리계층 처리부를 선택하여 셀 읽기 신호를 보내어 셀을 읽어 들인다. 이렇게 입력된 셀의 VPI, VCI, 선로번호를 추출하여 연결 식별자를 찾아내며, 해당 연결 식별자를 이용하여 얻은 연결 관리 정보로 사용자 파라미터 감시를 수행하고, 헤더 변환을 수행하여 사용자 셀은 사용자 셀 버퍼로 전달하고, 신호처리용 셀이나 OAM 셀은 신호/OAM 셀 버퍼로 전달한다.

송신부에서는 사용자 셀 버퍼와 OAM 셀 버퍼에 있는 셀을 다중화하여 출력 선로번호, VPI, VCI를 이용하여 연결 식별자를 추출하고, 해당 연결 식별자의 연결 관리 정보를 이용하여 트래픽 셰이핑 및 OAM 기능을 수행하여 다중화부나 물리계층 처리부로 셀을 전달한다.

2-1) 다중화부

다중화부는 저속 정합장치에만 적용되며, 다중화부의 구성은 그림4에 나타났다.

그림4의 구성도에서 Loopback이 설정되어 있으면 송신부에서 입력되는 셀을 출력하지 않고, 수신셀 변환부에서 출력되는 셀을 Loopback한다.

2-2) 수신부

수신부는 그림5와 같이 다중화 및 연결 식별자 관리부, 사용자 파라미터 감시부, 헤더 변환 및 OAM 처리부로 구성된다.

가) 다중화 및 연결 식별자 관리부

다중화 및 연결 식별자 관리부에서는 저속 정합장치인 경우 다중화부로부터 셀을 수신하거나, 각 정합장치의 물리계층 처리부로부터 셀 수신요구를 받으면 라운드 로빈 방식으로 물리계층 처리부를 선택하여 셀 읽기 신호를 출력하여 물리계층 처리부로부터 셀을 읽어 들인다.

다중화 된 셀의 VPI를 참조하여 해당 연결이 VPC인지 VCC인지를 확인한다. 해당 연결이 VPC인 경우에는 입력 선로 번호, VPI, VCI=0으로 하여 연결 식별자 테이블에서 연결 식별자를 찾아 사용자 파라미터 감시부로 셀 데이터, 입력 선로번호, 연결식별자를 전달한다. VCC인 경우에는 입력선로번호, 입력 VPI, 입력 VCI로 연결식별자 테이블에서 연결 식별자를 찾는다.

한편, 제어부에서는 연결이 설정될때 연결 식별자를 등록하여야 한다. 연결 식별자의 등록은 다중화 및 연결 식별자 관리부에 있는 레지스터

에 제어부에서 등록하고자 하는 연결 정보를 써넣고 요구하는 명령어를 쓰고 명령어가 수행되기를 기다리면, 다중화 및 연결 식별자 관리부에서 정해진 스케줄에 따라 해당 명령어를 수행하고 결과를 레지스터에 써넣으면 제어부에서 이를 읽어 명령 수행여부를 판단한다. 연결의 삭제, 조회 시에도 동일하게 처리한다.

다중화 및 연결 식별자 관리부는 입력된 셀 데이터와 추출된 연결 식별자, 입력 선로번호 및 VPC인지 VCC인지를 사용자 파라미터 감시부로 전달한다.

나) 사용자 파라미터 감시부

사용자 파라미터 감시부에서는 입력되는 셀 스트림의 입력 속도가 협상된 대역폭을 준수하여 입력되고 있는지를 확인하여 협상된 대역폭을 위반하였을 경우에는 설정값에 따라 셀을 폐기하거나 셀손실 우선순위를 변경하여 헤더 변환 및 OAM 처리부로 전달한다. 사용자 파라미터 감시는 ITU-T의 권고안 I.371에 있는 VSA(Virtual Scheduling Algorithm)을 이용하여 구현한다.

OAM셀은 사용자 파라미터 감시를 수행하지 않고 그대로 전달한다.

AAL Type5의 연결에 대한 셀이 협상 대역을 위반하여 폐기 되었을 때는 이후 해당 연결로 입력되는 셀중 메시지의 마지막 셀만 제외하고 모두 폐기하여 망의 성능을 항상 시키기 위한 PPD(Partial Packet Discard)를 수행한다.

각 셀 속도 감시부에서는 협상된 대역폭을 위반한 것으로 검출된 셀의 수를 계수하여 제어부에 알려 준다.

다) 헤더 변환 및 OAM 처리부

헤더 변환 및 OAM 처리부에서는 사용자 파라미터 감시부를 통과한 사용자 셀에 라우팅 정보를 부착하여 사용자 셀 버퍼로 출력하거나, 신호처리용 셀 혹은 OAM 셀을 제어부의 SAR (Segment And Reassembly) 처리부에서 처리하기 위한 셀 형식으로 셀을 변환하여 신호/OAM 셀 버퍼로 출력한다. 이 때 각 연결 및 셀 손실 우선 순위 별로 수신 셀을 계수하여 저장하며, ITU-T 권고안 I.610에 정의 되어 있는 연속성 검사와 성능 감시 기능을 수행한다.

2-3) SLI 정합부

SLI 정합부에서는 수신부의 사용자 셀 버퍼와 제어부에서 상위 제어부로 향하는 내부 메시지 셀버퍼에 셀이 있으면 이를 읽어 다중화 하고 셀 헤더와 페이로드의 위치를 조정하고 ATM셀 헤더와 라우팅 택을 포함한 헤더의 HEC를 계산하여

EHEC 필드에 삽입한다.

또한 스위치 링크 정합부에서 수신한 셀에 대해 EHEC을 계산하여 오류가 발견되면 오류 카운터를 증가시켜 레지스터에 저장하고, 내부 메시지 셀인지 사용자 셀인지를 분류하여 내부 메시지 셀은 제어부에서 읽어 갈 수 있도록 제어부의 내부 메시지 버퍼에 저장한다. 수신한 셀이 사용자 셀인 경우에는 사용자 셀이 접대 다중점용 셀이면 MCN을 이용하여 방송셀 식별자(MPI : Multi-Point connection Identification)를 추출하여 셀의 전단에 부착하여 64옥텟의 셀을 구성하여 사용자 셀 버퍼로 출력한다.

2-4) 송신부

송신부에서는 송신 사용자 셀 버퍼에 저장된 사용자 셀과 송신 신호/OAM 셀 버퍼에 저장된 신호/OAM셀을 다중화하여 송신 연결 식별자를 추출하고 송신 연결 관리 테이블을 검색하며 해당연결이 출력될 가입자를 선택하여 해당 가입자 Bit Map을 셀의 앞에 추가하여 물리 계층으로 전달하며, 출력 되는 셀의 CDV(Cell Delay Variation)를 제거하는 셀 스페이서 기능을 수행한다. 송신부의 구성은 그림6에 나타낸바와 같이 송신 연결 식별자 관리부, 셀 스페이서부, OAM 처리부 등으로 구성된다.

가) 송신 연결 식별자 관리부

송신 연결 식별자 관리부에서는 SLI 정합부에서 수신한 사용자 셀과 제어부에서 수신한 신호/OAM 셀 그리고 송신부에서 수신한 셀을 다중화한다. 이 때 다중화 우선 순위는 사용자 셀이 우선 순위가 제일 높고, 그 다음이 제어부에서 수신한 신호/OAM 셀이며, 송신부에서 수신한 셀의 우선순위가 제일 낮다. 다중화 된 셀의 선로번호, VPI, VCI를 이용하여 CAM에 등록되어 있는 연결식별자를 찾아 연결 식별자와 셀 데이터를 셀 스페이서부로 전달한다.

나) 셀 스페이서부

셀 스페이서부에서는 송신 연결 식별자로부터 연결 식별자와 셀 데이터를 받아 시스템에서 발생한 CDV를 계산하고 해당 셀에 CDV가 발생되었으면 셀을 CDV 만큼 지연시켜 송신 OAM 처리부로 전달한다[5].

다) 송신 OAM 처리부

송신 OAM 처리부에서는 셀 스페이서부로부터 셀을 수신하면 해당 연결 식별자를 이용하여 송

신 연결 테이블을 참조하여 헤더 변환이 필요한 경우에는 헤더 변환을 하여 출력한다.

이때 해당 연결에 성능 감시 기능이 활성화 되어 있을 경우 1 블럭의 셀 전송이 종료되면 해당 연결 식별자를 송신 연결 식별자 관리부로 전달하여 출력되는 셀들이 없을 경우 해당 연결의 성능 감시 테이블을 읽어 FM OAM 셀을 생성하여 전송한다. 그리고 해당 연결로 셀이 1초이상 전송되고 있지 않을 때 CC 기능이 활성화 되어 있다면 CC OAM 셀을 생성하여 출력하고, 스위치로부터 해당 연결의 셀을 수신하지 못하고 있을 때는 1초 간격으로 AIS 셀을 생성하여 출력한다.

OAM 셀을 생성하여 출력할 때는 CRC-10을 계산하여 페이로드의 마지막 10비트에 CRC-10을 삽입하여 출력한다.

3. 스위치 링크 정합부

스위치 링크 정합부는 ATM계층 처리부에서 수신한 셀의 EHEC를 검증하고 링크 유지보수를 위한 신호와 함께 직렬 데이터로 변경하여 스위치 링크를 통해 전달하고, 스위치 링크로부터 수신한 직렬 신호에서 클럭과 데이터를 분리하여 셀 동기를 추출한 뒤, 병렬 데이터로 변환하여 ATM계층 처리부로 전달한다. 스위치 링크는 이중화로 구성되어 활성화된 링크로부터 데이터를 수신하며 송신은 양쪽 링크에 동시에 같은 신호를 전송한다.

4. 클럭 수신부

클럭 수신부는 로컬 클럭 생성 모듈로부터 19.44Mhz * 64 / 53 * 2의 주파수를 갖는 시스템 클럭을 ECL 차분 신호로 수신하여 ATM계층 처리부 및 스위치 링크 정합부에서 사용하는 23.4747 Mhz의 TTL클럭을 생성하여 제공하고, 가입자와의 데이터 송수신에 사용되는 기준 클럭인 19.44 Mhz, 77.76 Mhz, 46.9494 Mhz의 클럭을 합성하여 물리계층 처리부로 전달한다. 그리고 저속 정합장치에서는 셀 버스에서 사용하기 위한 23.4747/2 Mhz의 클럭을 생성하여 저속 정합장치의 물리계층 처리부로 전달한다.

5. 제어부

제어부는 One chip controller와 ROM, RAM 그리고 정합 장치의 각 구성부의 레지스터와 테이블을 선택하여 주는 제어 신호 생성 회로와 내부메시지와 OAM 셀을 다중화/역다중화하는 다중화부로 구성된다. 제어부의 구성은 그림7과 같다.

5-1) MPC860SAR

정합 모듈의 제어부의 프로세서로는 AAL Type 5의 메시지를 사용하는 내부 메시지와 가입자/중계선 신호 메시지의 분해/조립을 위해 SAR 프로세서를 내장하고 있는 모토롤라의 MPC860 SAR로 구성한다.

5-2) Boot Flash Memory/SRAM/DRAM

프로세서를 부팅하기 위한 ROM과 OS와 응용 소프트웨어를 수행하기 위한 공간으로서 SRAM을 사용하고, SAR 프로세서의 메시지 버퍼로서 DRAM을 사용한다.

5-5) 다중화/역다중화부

제어부의 프로세서는 물리계층으로부터 전달된 AAL5 신호 메시지 셀을 수신하여 신호 메시지로 조립하고, AAL 5 신호 메시지를 ATM셀로 분해하여 전송하기 위한 SAR 기능을 내장하고 있다. 이러한 SAR 프로세서는 신호 메시지 처리 외에도 상위의 제어 프로세서와 내부 메시지를 송수신하기 위한 메시지의 분해/조립을 수행한다. 그러나, 프로세서에서 사용되는 셀 포맷과 ATM 계층이 사용하는 셀 포맷이 다르기 때문에 각 블록과의 인터페이스를 위한 FIFO를 다중화/역다중화하며 셀 포맷변환을 하기 위한 다중화/역다중화부를 가진다.

5-6) 제어 신호 생성부

제어 신호 생성부에서는 프로세서의 어드레스와 제어 신호를 디코드하여 각종 메모리, 디바이스를 선택하기 위한 제어 신호를 생성하고, 어드레스 버스와 데이터 버스의 타이밍을 맞추기 위한 제어 신호들을 생성하며, 주변회로부터 발생된 인터럽트 요구를 수신하여 프로세서로 인터럽트를 알리고 인터럽트 소스를 알려주기 위한 레지스터 등을 가지며, 정합부의 상태 감시를 위해 클럭 생성부의 상태 및 스위치 링크의 상태를 감시하여 프로세서로 알려주는 레지스터 등을 가지고 정합부의 PBA 상태 감시, 클럭 상태 감시, 스위치 링크 상태 감시 등의 기능을 수행한다. 또한 이러한 상태 감시의 결과를 운용자에게 시각적으로 알려 주기 위한 LED를 점등 시킨다.

III. 결 론

본 논문에서는 초고속 정보통신망에서 ATM 사용자와 ATM 망간의 접속을 위한 ATM 가입자 정합장치의 구성과 각 부의 기능을 살펴보았다.

물리계층 처리부는 물리계층의 속도에 따

라 저속, 중속, 기본속도 및 고속 처리부로 상용화된 칩을 사용하여 구현하였다. ATM 계층 처리부는 각 정합장치의 규격을 최대한으로 공통화시켜 단일 구조를 갖도록 구현중에 있으며, FPGA, SRAM, CAM 등을 사용할 예정이다.

IV. 참고문헌

- [1] ITU-T Recommendation I.432, "B-ISDN User-Network Interface Physical Layer Specification," Nov., 1994.
- [2] ATM Forum, "ATM User-Network Interface Specification," ver. 3.1, Sep., 1994.
- [3] ITU-T Recommendation I.610, "B-ISDN Operation and Maintenance Principals and Functions," June, 1998.
- [4] 김영섭, 광동용, 권을, 박홍식, "ATM 가입자 정합장치," 한국통신학회 하계종합 학술발표회 논문집, pp.260-263, July, 1995.
- [5] J. V. Nielsen, et al., "Implementation of a Fairness ATM Buffer System", ICC'96, pp.681-686, June, 1996.

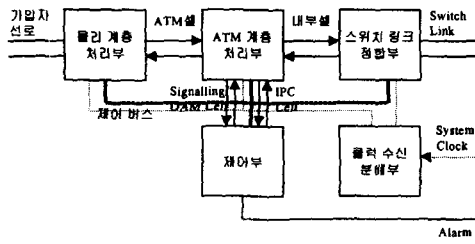
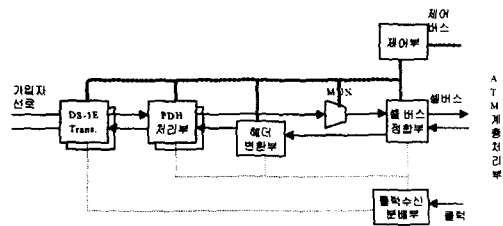


그림 1. ATM 정합장치 내부 구성도



(가) 저속 물리계층 처리부

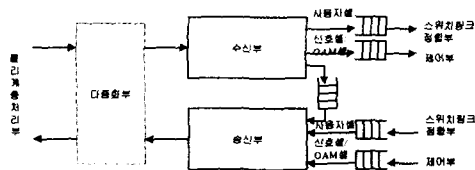
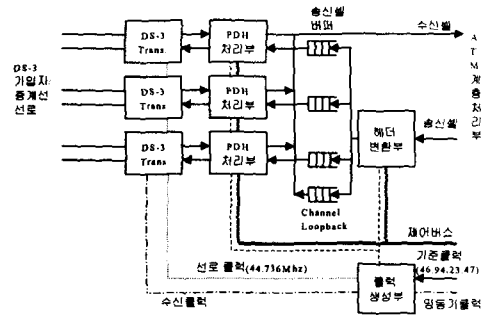


그림 3. ATM 계층 처리부 구성도



(나) 중속 물리계층 처리부

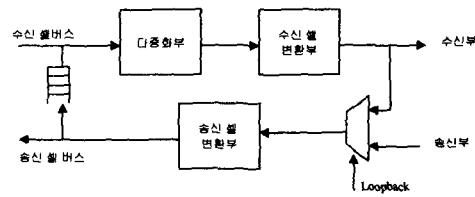
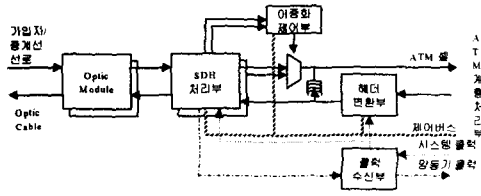


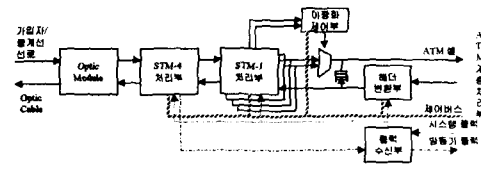
그림 4. 다중화부의 구성



(다) 기본속도 물리계층 처리부



그림 5. 수신부의 구성



(라) 고속 물리계층 처리부

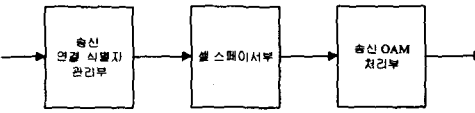


그림 6. 송신부의 구성

그림 2. 물리계층 내부 구성도

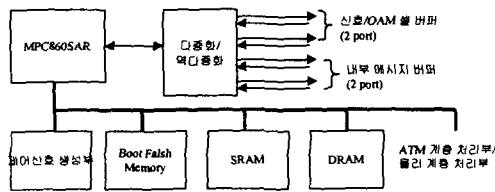


그림 7. 제어부의 구성