

고속의 주파수 절환시간을 갖는 주파수 신시사이저

박 덕 규

목원대학교 정보통신공학과

E-mail : parkdk@mwus.mokwon.ac.kr

A New PLL Frequency Synthesizer with Fast Switching Time

Duk-Kyu Park

Dept. of Inform. & Comm. Eng. Mokwon Univ.

E-mail : parkdk@mwus.mokwon.ac.kr

Abstract : 본문에서 주파수hopping과 이동통신에서 요구되는 고속 주파수 전환이 가능한 새로운 주파수 신시사이저(Synthesizer)를 제안한다. 종래의 PLL 주파수 신시사이저는 기준 주파수와 출력의 채널 주파수 간격이 동일하기 때문에 기준 주파수를 낮게 하면 매우 긴 동기 시간이 소요된다. 본 논문에서 제안하는 주파수 신시사이저는 새로운 제어 방법을 이용한 다단 펄스 제거 회로를 사용하여 기준 주파수와 채널 간격 주파수를 독립적으로 설정할 수 있기 때문에 종래의 신시사이저와 동일한 채널 간격의 주파수를 유지시키면서 기준 주파수를 높일 수 있고, 또한 루프(loop)이득을 크게 할 수 있다. 따라서 종래의 주파수 신시사이저보다 주파수 절환시간을 크게 단축할 수 있다. 본 논문에서는 주파수 절환시간을 1/100 정도 단축시킬 수 있음을 보여주고 있다.

1. 서론

최근 스펙트럼확산 통신에서 사용되는 주파수 hopping 방식과 이동무선 Data통신에서 고속 주파수 절환이 요구되고 있다. 주파수를 합성하는 대표적인 방법은 많은 주파수 원을 합성하는 직접합성방식, 채널 간격주파수에 대응하는 기준주파수와 위상동기계를 이용한 간접합성방식, 간접방식을 고속화하기 위한 디지털 합성방식의 3개로 나눌 수 있다. 그러나, 직접합성방식은 회망하는 주파수 대역폭이 수십 MHz의 광대역으로 되어 채널수가 많은 경우에는 회로의 구성이 복잡하게 되고 가격이 비싸며, 스퓨리어스(spurious)가 매우 증가하여 안정된 신호의 합성은 매우 곤란하다.

또한, 디지털 합성방식은 현재의 마이크로 프로세서 기술에서는 기준 주파수가 수십 MHz정도이고 수백 MHz대역 이상의 주파수 합성의 경우에는 별도의 주파수 변환 등의 기술이 필요하게 된다.

간접합성방식에 의한 PLL 주파수 신시사이저(synthesizer)는 장치의 소형화, 가격의 저렴화가 가능하고 직접 합성방식과 비교하여 스퓨리어스가 적기 때문에 많은 통신 분야에서 폭넓게 사용되고 있다. 그러나 이 방식도 주파수를 절환할 때는 위상비교를 하는 주파수가 낮기 때문에 저역필터(Low-Pass- Filter: LPF)의 시정수를 크게

해야된다. 따라서, LPF에 의해 주파수 절환시간이 길어진다는 문제가 있다. 또한 고속의 주파수 절환시간을 얻기 위해서 위상비교를 하는 주파수를 높게 하면 얻어지는 채널 수가 적어진다는 단점이 있다.

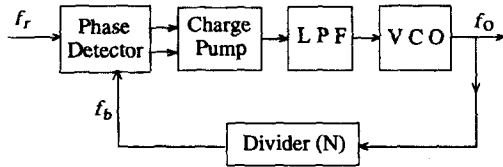
일반적으로, 간접합성방식에서 주파수 절환시간은 기준 주파수에 의존되고, 기준 주파수의 수십~수백 cycle이 소요된다. 따라서, 고속의 절환시간을 얻기 위해서는 LPF의 시정수를 적게 하면, 전압제어발진기 (Voltage- Controlled - Oscillator : VCO)의 출력신호의 스퓨리어스 성분이 크게 되기 때문에 출력신호의 특성이 악화된다. 그러므로, 주파수 절환특성을 개선시키기 위해서 위상비교주파수를 바꾸어 실효적으로 루프의 이득을 교환하는 방법, LPF의 시정수를 주파수 절환시간에만 낮추는 방법 등이 제안되고 있다. 또한 분주비를 바꾸어서 순간적으로 회망주파수에 대응하는 DC전압을 D-A변환기에 의해 VCO의 입력에 bias전압으로 중첩시키는 방법, 입력 전압을 중첩함과 동시에 분주기를 reset하여 루프의 분주기를 초기화하는 방법이 제안되고 있다.

본 논문에서는 고속 주파수절환시간을 얻기 위하여, VCO에 의해 제어 가능한 새로운 형태의 펄스 제거회로를 다단 종속으로 접속하고, 종래의 분주기의 분주비 N을 고정하여 사용하는 새로운 방식의 신시사이저를 제안한다.

이 신시사이저는 제안하는 펄스 제거회로에 의해 VCO의 출력주파수(f_o)와 임의로 설정하는 일정주파수의 차에 해당하는 펄스를 제거하여 사용하기 때문에, 고정분주기의 입력 주파수를 일정한 주파수(기준주파수 f_r 의 N 배)로 설정할 수 있다. 즉, $N \times f_r$ 이 일정하기 때문에 N 을 적게 한다면 f_o 을 높은 주파수로 설정할 수 있기 때문에 루프이득($1/N$ 이 비례)이 크게 되어, 종래의 신시사이저보다 매우 빠른 주파수 전환시간을 얻을 수 있다. 또한 채널간격 주파수는 다단 펄스제거회로의 각단에서 분주비를 변화시켜 얻을 수 있기 때문에 기준주파수와 채널간격 주파수를 동일하게 설정할 필요가 없다. 더욱이 새로운 방식의 펄스 회로를 사용함으로써 펄스제거 간격의 분포가 거의 일정하게 되기 때문에 출력 스퓨리어스도 적게 된다. 그러나, 제안한 신시사이저의 출력주파수 채널간격은 완전하게 일치시킬 수 없으나, 펄스제거회로의 단수를 증가시킴으로써 채널간격의 정밀도를 향상시킬 수 있다.

2. 일반적인 신시사이저

2.1 구성



LPF : Low Pass Filter, VCO : Voltage Control Oscillator
 f_o : Output Frequency, f_b : Feedback frequency
 f_r : Reference Frequency

그림 1, 일반적인 주파수 신시사이저의 구성도

그림1은 간접합성방식에 의한 일반적인 신시사이저의 기본 구성도를 나타내고 있다. 이것은 분주기(Divider), 위상 비교기(Phase Detector), 전압제어발진기(VCO), 저역통과필터(LPF), Charge Pump로 구성되어 있다.

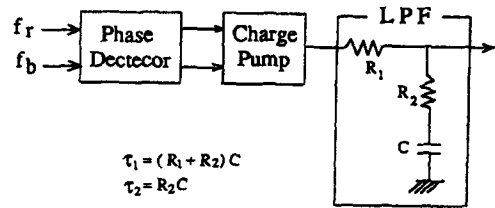
VCO의 출력주파수(f_o)를 분주기의 분주비 N 으로 분주한 기준주파수(f_b)를 위상 비교한다. 위상 비교기의 출력신호는, Charge Pump와 저역통과필터(LPF)를 통하여 전압제어 발진기(VCO)에 입력되어 진다.

이때, 출력주파수(f_o)는

$$f_o = N \times f_r \quad (1)$$

이다.

식 (1)에서 보여주는 바와 같이 기준주파수(f_r)는 일정한



$$\tau_1 = (R_1 + R_2)C$$

$$\tau_2 = R_2C$$

$\tau_1 \tau_2$: time constant, LPF : Low Pass Filter

그림 2, 케환회로의 구성

주파수이기 때문에, 출력 주파수(f_o)는 분주비 N (N 은 임의의 정수 1,2,3...)에 의해 결정된다. 따라서, 채널 간격주파수(Δf)는 기준주파수(f_r)와 동일하다.

또한, N 과 f_r 은 상호 의존하기 때문에 회당 출력주파수(f_o)와 f_r ($=\Delta f$)가 결정되면 N 은 자동적으로 정해진다.

본 절에서는 출력주파수변화에 의한 주파수응답특성(주파수 전환시간)을 해석하기 위하여, 그림2에서 표시한 바와 같이 위상비교기의 출력단에 Charge-Pump를 이용한 종래의 신시사이저회로를 이용한다. 아날로그형의 위상비교기와 EX-OR회로로 구성되는 위상비교기는 단순히 서로간에 충전과 방전을 수행시키기 위한 신호를 방출한다. 그러나 본 회로에서 표시한 Charge Pump를 갖추고 있는 디지털형의 위상비교기의 출력신호는 충전, 방전과 함께 개방의 상태도 갖고 있다.

그림2에 표시한 바와 같이 케환회로의 구성으로서 Charge Pump의 출력단에 불완전 적분형 lag-lead 필터를 접속하면, Charge Pump의 출력상태는 동기상태에서는 개방, 주파수가 크게 다른 상태에서는 충전 또는 방전상태로 된다. Charge Pump가 전류원 type이라면 그 동작은 완전 적분형 filter와 동일하게 되어, filter의 전달함수 $f(s)$ 는 다음과 같이 표시된다.

$$f(s) = \frac{s\tau_2 + 1}{s\tau_1} \quad (2)$$

$$\text{단, } \tau_1 = (R_1 + R_2)C, \quad \tau_2 = R_2C$$

입력에서 출력까지의 전달함수 $H(s)$ 는

$$H(s) = \frac{KF(s)}{s} \quad (3)$$

$$1 + \frac{KF(s)}{s}$$

$$= \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (4)$$

이다. 여기에서

$$K = \frac{K_v K_\phi}{N} \quad (5)$$

$$\omega_n = \left(\frac{K}{\tau_1} \right)^{1/2} \quad (6)$$

$$\zeta = \frac{\tau_2}{2} \left(\frac{K}{\tau_1} \right)^{1/2} \quad (7)$$

단. K_v : VCO의 감도(rad/VS) N : 분주기의 분주비,
 K_ϕ : 위상비교기의 감도(V/rad) N : 분주기의 분주비,
 ζ : Damping Factor, ω_n : Natural Frequency
 이다.

그림 1에서 표시한 위상동기 루프내의 채널간격 주파수 (Δf)의 정수 배의 출력주파수의 변화(Δf_{out})가 발생했을 때, 주파수 절환시간은 주파수 동기 시간과 위상동기 시간으로 나누어 생각할 수 있다. 출력주파수 변화가 적은 경우에는, 주파수와 위상의 응답 특성이 중첩되는 것으로 생각할 수 있으나, 출력주파수 변화가 큰 경우에는 주파수 응답 특성만으로 주파수 절환시간을 생각할 수 있다.

2.2 주파수 응답특성

위상 오차가 θ 에서 초기주파수 오차가 존재하는 경우의 주파수 응답특성을 구한다.

루프 전달함수 $H(s)$ 는 페루프의 전달특성을 갖는 2차 루프일 때 출력주파수변화 $\Delta \omega_{out}(2\pi \Delta f_{out})$ 가 발생하였을 때 주파수 오차의 응답은,

$$\phi(s) = [1 - H(s)] \frac{\Delta \omega_{out}}{s^2} \quad (8)$$

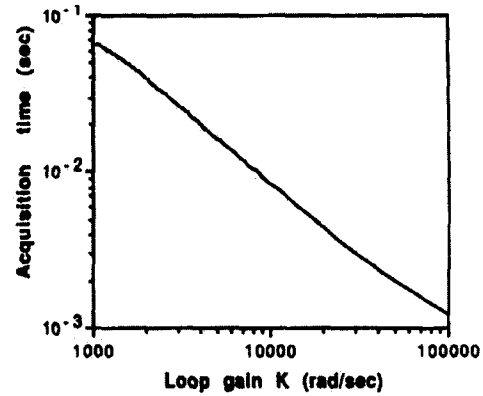
으로 표시된다. 식(4)를 식(8)에 대입하여, 역 Laplace변환을 시키고 미분하면 다음 식과 같은 주파수에 관한 과도 응답특성을 구할 수 있다.

$$\zeta < 1: \Delta f_{out}(t) = \Delta f_{out} \left(\cos \sqrt{1 - \zeta^2} \omega_n t - \frac{\zeta}{\sqrt{1 - \zeta^2}} \sin \sqrt{1 - \zeta^2} \omega_n t \right) e^{-\zeta \omega_n t} \quad (9)$$

$$\zeta = 1: \Delta f_{out}(t) = \Delta f_{out} (1 - \omega_n t) e^{-\zeta \omega_n t} \quad (10)$$

$$\zeta > 1: \Delta f_{out}(t) = \Delta f_{out} \left(\cosh \sqrt{\zeta^2 - 1} \omega_n t - \frac{\zeta}{\sqrt{\zeta^2 - 1}} \sinh \sqrt{\zeta^2 - 1} \omega_n t \right) e^{-\zeta \omega_n t} \quad (11)$$

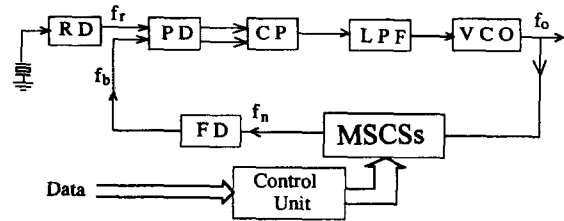
그림3은 식(5)의 루프이득(K)의 변화에 대한 주파수 절환시간을 주파수 응답특성으로부터 구한 결과이다. 그림3에서 표시한바와 같이, 루프이득(K)을 크게 함으로써 주파수 절환시간을 단축시킬 수 있다. 그러나, 식(5)에서 루프이득(K)은 K_ϕ , K_v 와 시에 의해 좌우됨을 알 수 있다. 여기에서 K_ϕ 는 위상 비교기의 감도, K_v 는 출력주파수 변화의



$$\Delta f_{out} = 25\text{MHz}, \quad \tau_1 = 69.3\text{msec}, \quad \tau_2 = 17.8\text{msec}$$

그림3. K 에 의해서 계산되는 주파수절환시간

경사도(감도)에 의해 결정되기 때문에 K_ϕ 와 K_v 를 크게 하는 것은 곤란하다. 또한 종래의 신시사이저에서는 식(1)에서 표시한 바와 같이 기준 주파수와 채널간격주파수가 동일하기 때문에, 채널간격주파수가 결정되어 있을 경우에는 N 을 작게 할 수 없다.



RD : reference divider, PD: phase detector

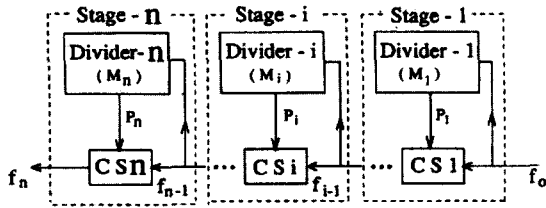
LPF: low pass filter, FD: fixed divider, CP: charge pump

MSCSs : multi-stage cycle swallowers

그림4 제안한 신시사이저의 구성

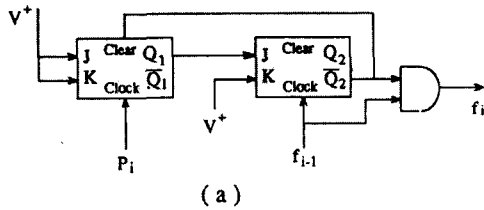
3. 제안하는 신시사이저의 구성과 동작

제안하는 신시사이저는, 새로운 제어 방법을 사용하는 다단 펄스제거회로를 사용하여 기준 주파수(f_r)와 채널간격주파수(Δf)를 독립적으로 설정할 수 있기 때문에 종래의 신시사이저와 동일한 채널간격주파수로 분주기의 분주비(N)을 적게 함으로써 기준주파수(f_r)와 궤환주파수(f_b)를 높이는 것이 가능하며, 루프이득을 크게 할 수 있음을 나타내고 있다.

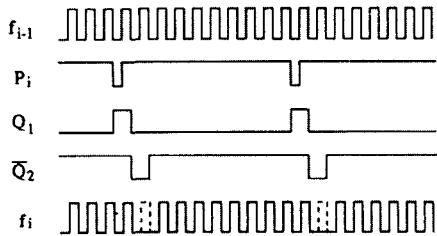


P_i : swallower trigger input, f_o : output frequency
 f_{i-1} : input frequency i -th cycle swallower

그림 5. 다단 펄스제거회로(MSCSs)의 구성



(a)

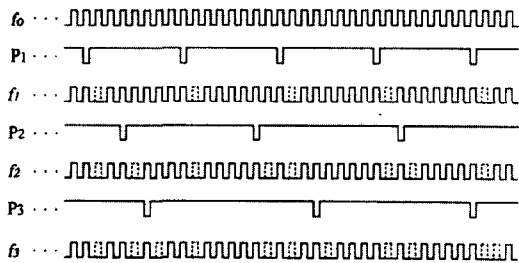


(b)

CS_i : i -th cycle swallower, M_i : i -th division ratio
 P_i : swallower trigger input (division ratio : M_i)

(a) Schematic diagram (b) Related waveform

그림 6. 펄스제거회로



f_o : output frequency

f_1, f_2, f_3 : every output of 3-stage cycle swallows

P_1, P_2, P_3 : every output of dividers ($M_1=8, M_2=10, M_3=11$)

그림 7. 펄스제거회로의 각단의 파형

3.1 계의 구성

본 논문에서 제안하는 신시사이저의 전체구성을 그림4에 표시한다. 이것은 종래의 신시사이저의 구성요소인 기준주파수(RD), 위상비교기(PD), Charge-Pump(CP), 저역통과필터(LPF), 전압제어발진기(VCO), 고정분주기(FD)와 본 논문에서 제안한 새로운 형태의 다단펄스제거회로(Multi-Stage Cycle Swallows : MSCSs)에 의해 구성되어 있다. 여기에서 제안하는 다단펄스제거회로(MSCSs)는 VCO의 출력주파수(f_o)를 변화시켜도 고정분주기(FD)의 입력주파수(f_n)이 일정한 주파수가 되도록 동작한다.

다음에는 제안한 신시사이저가 종래의 신시사이저와 비교할 때 높은 기준주파수(f_o)와 높은 제한주파수(f_n)를 선택할 수 있기 때문에, 주파수절환시간을 크게 단축할 수 있는 방법을 설명한다.

3.2 계의 동작원리

3.2.1 제안한 다단펄스제거회로

그림5, 그림6은 다단펄스제거회로(MSCSs)의 내부구성과 제거회로의 동작원리를 보여주고 있다. 그림5에서 n 단의 펄스제거회로가 있을 경우, 1단의 출력주파수(f_1)은 그림6으로부터 첫 번째 단의 분주기(분주비: M_1)의 출력 pulse(P_1)에 의해 출력주파수(f_o)의 펄스가 M_1 간격으로 1개 제거된다. 이때의 첫 번째의 펄스제거회로의 출력주파수(f_1)은,

$$f_1 = f_o \left(1 - \frac{1}{M_1} \right) \quad (12)$$

로 된다.

그림5에서 나타난 바와 같이, n 단의 각각의 제거회로는 종속접속되어 있고 $i-1$ 번째의 출력주파수(f_{i-1})은 i 단의 입력이 된다. 따라서 i 단의 입력주파수(f_{i-1})의 펄스 열로부터 M_i 간격으로 1개의 펄스가 제거된다. 따라서 n 단째의 제거회로의 출력주파수 f_n 은,

$$f_n = f_o \left(1 - \frac{1}{M_1} \right) \cdots \left(1 - \frac{1}{M_i} \right) \cdots \left(1 - \frac{1}{M_n} \right) \quad (13)$$

단, f_o : 펄스 제거회로의 입력주파수 (VCO의 출력주파수)이다.

그림7은 3단의 펄스제거회로를 이용하였을 때, 각 단의 출력 파형을 나타내고 있다.

식(13)에서, f_n 은 다단펄스제거회로의 각 단의 분주비(M_i)를 적당하게 설정하여 VCO의 출력주파수(f_o)의 변화분을 제거함으로써 f_n 을 일정하게 유지시킬 수 있다. (구체적인 설명은 3.2.2참조) 따라서 고정분주기의 분주비(N)을 자유롭게 설정할 수 있고, 종래의 수치보다 적게 설정함으로써 제한주파수(f_n)는 종래의 루프의 제한주파수보다 훨씬 높은 주파수를 설정할 수 있다. 고정분주기의 입력 펄스열은 펄

스제거에 의해 불규칙한 펄스열이 발생되어 위상 jitter가 크게된다.

이 신호를 고정분주기로 분주하면 위상jitter 1/N로 평활화된 제환주파수(f_b)를 얻을 수 있다. 이것을 위상비교기의 입력으로 하기 때문에, N을 적게하는 것은 바람직하지 못하다. 또한 펄스제거회로의 분주비($M_1 \cdots M_i \cdots M_n$)은 각각 다르기 때문에 스푸리어스의 원인이 되는 펄스제거집중현상을 방지할 수 있다. 즉, f_b 의 펄스열에서 펄스의 연속적이고 집중적 제거현상은 n 개 이상은 발생하지 않는다. 여기에서 분주비($M_1 \cdots M_i \cdots M_n$)은 고정분주기의 분주비(N)보다도 적은 것이 바람직하다. 만일, $M_1 \cdots M_i \cdots M_n$ 이 N보다 클 경우, 고정분주기의 입력에 펄스제거되지 않은 등간격의 연속 N개의 펄스와 제거된 N개의 펄스가 입력될 수 있다. 이 경우, 고정분주기의 출력(제환주파수 $N : f_b$)의 펄스간격이 불균등하게 되기 때문에, 위상 jitter가 발생할 위험성이 있고, 이것이 스푸리어스의 발생원인이 되기 때문이다.

3.2.2 채널간격주파수

종래의 신시사이저는 식(1)에서 나타남과 같이 채널간격주파수(Δf)는 기준주파수에 의해 결정되었으나, 제안하는 신시사이저는 출력주파수(f_o)는 식(13)으로부터 펄스제거회로 내의 분주비($M_1 \cdots M_i \cdots M_n$)에 의해 결정됨을 알 수 있다. 따라서, 다단펄스제거회로의 분주비는 적절하게 설정함으로써 출력주파수(f_o)를 제어할 수 있다. 예를 들면,

출력주파수(f_o)의 변화범위 : 1.400 - 1.425 GHz

채널간격주파수 : 25 kHz

로 한 경우

고정분주기의 입력주파수 (f_3) : 1.375 GHz

기준주파수(f_r) : 2.5 MHz

고정분주기의 분주비(N) : 550

로 할 경우, M_1, M_2, M_3 ($M_i < 550$)을 표 1과같이 선택하면 1.400 - 1.425 GHz의 1001개의 출력주파수 가운데 완전히 일치하는 것이 263개, 1Hz이하의 주파수차를 보이는 것이 172개, 1-5Hz 122개, 10-15Hz 27개, 15-20Hz 8개, 20Hz 이상 2개(20Hz와 28Hz)가 얻어졌다. f_o 의 변화범위, 채널간격주파수, 주파수의 정밀도가 주어질 경우, 펄스제거회로가 몇 단 필요할 것인가는 검토가 필요하지만, 단수를 증가시킨다면 보다 정확한 채널간격이 얻어질 것이다.

그러나 주파수 hopping spectrum 확산통신에서는 주파수 간격을 완전히 일치시킬 필요가 없기 때문에 펄스제거회로는 펄스제거회로의 단수를 증가시킴으로써 채널간격주파수를 보다 정밀하게 설정할 수 있다. 25kHz의 기준주파수를 이용하는 종래의 신시사이저를 생각해본다. 출력주파수(f_o)를 1.400GHz부터 1.4126GHz로 변화시킬 경우, 분주기의 분주비(N)을 56000으로부터 56504로 변화시켜야 하지만, 제안한 신시사이저에서는 고정분주기의 분주비(N)을 550으로 고정시키고 제환주파수와 기준주파수를 2.5MHz로 설정

希望周波數	M_1	M_2	M_3	周波數(Hz)	誤差(Hz)
1,425,000 KHz	54	106	133	1,425,000,000.0	0.0
1,424,975 KHz	52	72	436	1,424,974,997.9	-2.1
1,424,950 KHz	38	175	305	1,424,949,996.2	-3.8
1,424,925 KHz	32	486	539	1,424,925,010.8	10.8
1,418,900 KHz	46	160	315	1,418,900,028.0	28.0
⋮	⋮	⋮	⋮	⋮	⋮
1,412,700 KHz	61	276	277	1,412,700,000.0	0.0
1,412,675 KHz	58	130	522	1,412,675,005.8	5.8
1,412,650 KHz	81	97	237	1,412,649,996.4	-1.6
1,412,625 KHz	64	132	275	1,412,624,995.7	-4.3
1,412,600 KHz	55	192	294	1,412,600,008.3	8.3
⋮	⋮	⋮	⋮	⋮	⋮
1,400,100 KHz	118	146	370	1,400,100,001.3	1.3
1,400,075 KHz	75	360	536	1,400,074,997.3	-2.7
1,400,050 KHz	115	165	309	1,400,049,998.9	-1.1
1,400,025 KHz	74	415	496	1,400,024,999.9	-0.1
1,400,000 KHz	112	185	276	1,400,000,000.0	0.0

$f_3 : 1.375GHz, \Delta f : 25KHz$

M_1, M_2, M_3 : 3단 펄스 제거회로의 각 분주비

표 1. 3단 펄스 제거회로의 분주비

할 수 있다. 3단 펄스제거회로의 각 분주기의 분주비(M_1, M_2, M_3)를 112, 185, 276으로부터 55, 192, 294로 변화시킴으로서 종래의 신시사이저와 동일한 주파수 변화를 얻을 수 있다. 표1에서는 기준주파수를 2.5MHz로 설정하고, 펄스제거회로를 3단으로 하였을 때 M_1, M_2, M_3 를 적절하게 설정함으로써 채널간격주파수 25kHz(최고 오차 28Hz)의 모든 출력주파수가 얻어진 것을 나타내고 있다. 단, 여기에서 f_3 는 1.375GHz로 고정하면서 M_1, M_2, M_3 를 결정하였다. 따라서 1.400GHz로부터 1.425GHz사이에서 25kHz간격의 1001개의 주파수에 대응하는 M_1, M_2, M_3 의 치를 미리 ROM등에 기억시켜둔다면, M_1, M_2, M_3 를 변화시킴으로써 상기의 1001개의 주파수 사이에 고속채널선택이 가능하다.

3.3 제안하는 신시사이저의 주파수 응답특성

3단의 펄스제거회로를 이용한 경우, 본 방식의 신시사이저의 루프이득(K_p)는 각단의 분주기의 분주비(M_i)에 의해 영향을 받는다. 따라서, 식(5)으로부터 얻어지는 종래의 신시사이저의 루프이득(K)와 비교할 때 다음과 같이 표시할 수 있다.

$$K_p = K \left(1 - \frac{1}{M_1}\right) \left(1 - \frac{1}{M_2}\right) \left(1 - \frac{1}{M_3}\right) \quad (14)$$

그러나, 표1에서 나타남과 같이 1001개의 채널간격주파수에 대응하는 분주비(M_1, M_2, M_3)를 식(14)에 대입하면 $0.99K < K_p < 0.966K$ 의 범위가 된다. 따라서 본 방식의

루프이득(K_p)는 종래의 루프이득(K)와 근사적으로 생각할 수 있다. 또한 전달함수 $H(s)$ 는 종래의 것과 같기 때문에, 주파수에 관한 과도응답특성은 식(9)-(11)과 동일하게 해석할 수 있다.

Parameter	제안한Synthesizer	일반적인Synthesizer
f_0	4.1MHz~4.2MHz	
Δf	100Hz	
채널의갯수	1001	
Δf_{out}	4.1001MHz \rightarrow 4.1408MHz($407 \times \Delta f$)	
stage 단수	3-stage	----
f_c	10 KHz	100Hz
f_3	4.0 MHz	----
K_ϕ	$5/4 \pi$ V/rad	$5/4 \pi$ V/rad
K_v	1.8×10^5 rad/s/V	1.8×10^5 rad/s/V
τ_1	88.2 msec	8.40 sec
τ_2	44.4 msec	4.44 sec
N	400	41000~42000

표2. 실험에 사용한 파라미터

4. 주파수 절환시간

본 장에서 제안하는 신시사이저의 주파수 절환시간은 2.와 3.에서 표시한 주파수 응답특성과 저주파의 실험에 의해 검토한다. 식(5)와 그림3의 주파수응답특성에서 알 수 있듯이 분주비(N)을 적게 하여, 기준주파수(f_c)와 제한주파수(f_b)를 크게 하면 루프이득(K)은 크게 되어 주파수절환시간도 빠르게 된다.

따라서, 제안하는 신시사이저를 이용하는 경우, 3.의 예에서 표시한 분주비(N)를 종래의 분주비보다 1/100정도로 작게 되어 제한주파수(f_b)와 기준주파수(f_c)를 종래의 신시사이저의 100배정도로 높일 수 있게 된다. 또한 저역통과필터(LPF)의 시정수를 적게 할 수 있기 때문에, 종래의 신시사이저보다 고속의 주파수절환이 가능하다.

제안한 신시사이저의 특성을 확인하게 위하여, 표2와 같은 파라미터를 이용하여 제안한 신시사이저와 종래의 신시사이저를 제작하였다. 여기에서 주파수 절환시간을 주파수 응답특성과 저주파실험에 의해 비교 검토하였다. 2개의 파라미터는 동일한 주파수변화 (Δf_{out} : 407 채널)에 대하여 적용하였다.

종래의 신시사이저의 경우, 분주기의 분주비를 41001로부터 41408로 변환시켜야 하지만, 제안한 신시사이저는 3단 펄스제거회로의 분주비(M_1, M_2, M_3)를 80, 155, 177로부터 48, 128, 176으로 변화시킴으로써 종래의 신시사이저와 동일한 주파수 변화를 얻을 수 있다. 또한 제안한 신시사이저는 3단의 펄스제거회로를 사용함으로써 기준주파수를 높일 수 있고 분주비를 낮게 설정할 수 있다. 즉, 식(5)에서 표시한 루프이득을 약100배 이상 증가시킬 수 있다. 또한 damping factor(ξ)를 1, lock up 시간을 기준주파수의 1000주기로 설정한다면, 식(6)과 식(7)로부터 종래의 신시

사이저의 시정수 $\tau_1 = 8.4s$, $\tau_2 = 4.4s$ 제안한 신시사이저의 시정수는 $\tau_1 = 88ms$, $\tau_2 = 44ms$ 가 된다.

그림 8(a),(b), 그림9과 그림10(a),(b) (그림9의 시간축을 확대한 것)은 종래의 신시사이저와 제안한 신시사이저의 계산에 의한 주파수응답특성과 실험에 의한 주파수절환시간을 나타내고 있다.

종래의 방식에서 주파수절환시간은 약 10s이상인 것에 대하여 제안한 방식은 약 0.13s정도가 된다. 따라서 제안한 신시사이저는 주파수절환시간이 상당히 개선됨을 알 수 있다. 또한 실험결과와 이론치는 거의 일치하고 있다.

그림11는 제안한 신시사이저의 출력 spectrum이다. 다만 펄스제거회로의 분주비(M_i)가 각각 다른 분주비를 사용함으로써, 집중적인 펄스제거현상이 발생하지 않게 되어 스퓨리어스는 그다지 발생하지 않음을 알 수 있다.

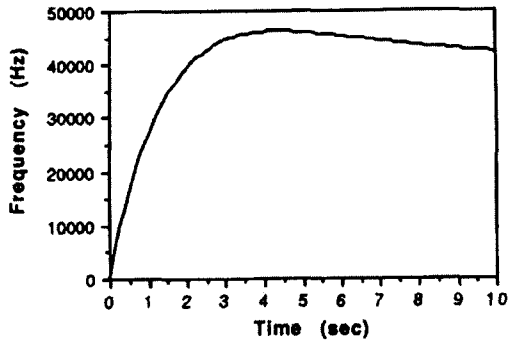
5. 결론

본 논문에서는 고속의 주파수절환시간을 얻기 위해 종래의 방식과는 다른 신시사이저의 형태를 제안했다. 본 방식에서는 다단펄스제거회로를 이용함으로써 기준주파수와 채널간격주파수의 관계를 독립적으로 설정할 수 있고, 종래의 신시사이저와 동일한 채널 수에서 기준주파수와 제한주파수를 높일 수가 있었다. 예를 들면, 종래의 방식과 비교하여 기준주파수와 제한주파수를 100배 이상 높게 설정하여, 주파수절환시간을 100분의 1이하로 단축할 수 있었고, 이것은 실험에 의해 입증하였다.

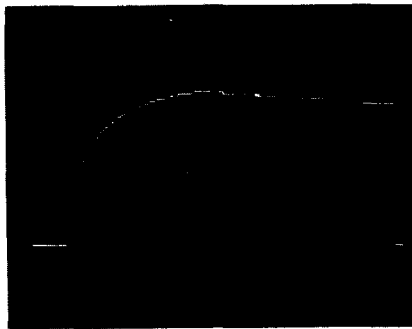
또한 앞에서 서술한 바와 같이, 주파수절환시간을 더욱 단축시킬 수 있는 가능성이 충분하기 때문에, 본 연구의 결과는 주파수 hopping spectrum확산 통신방식과 이동무선 data통신방식의 실험에 많은 영향을 미칠 수 있을 것이다.

6. Reference

- 1, U.L.Rohe : "Digital PLL frequency synthesizers theory and design", Prentice-Hall, 1983
- 2, V. Manassewitsch : "Frequency Synthesizers Theory and Design", John Wiley & Sons, 1987
- 3, W. F. Egan : "Frequency Synthesis by Phase Lock", John Willy & Sons Inc, 1981
- 4, S. Saito, Y. Tarusawa, H.Suzyki, : "State-Preserving Intermittently Locked Loop (SPILL) Frequency Synthesizer for Porable Radio", IEEE Trans. Microwave Theory Tech., Vol. MTT-37, PP.1898-1903, 1989.
- 5, Y. Tarusawa, Y.Yamao, S.Saiyo, : "Digital Loop-Preset Frequency Synthesizer(DLPS) for High-Speed Frequency Switching", presented at Inst. Electron, Inf, Commun, Eng. Japan Paper CS89-127, 1986 (in Japanese)
- 6, FLOYD M.GARDNER, : "Charged-Pump Phase -Locked Loops", IEEE Trans. Commun., Vol. COM-28, pp.1849-1859, Nov.1980
- 7, Howard M. Berline : " Design of Phase-Locked Loop Circuits With Experiments", E & L Instrument, Inc., 1978



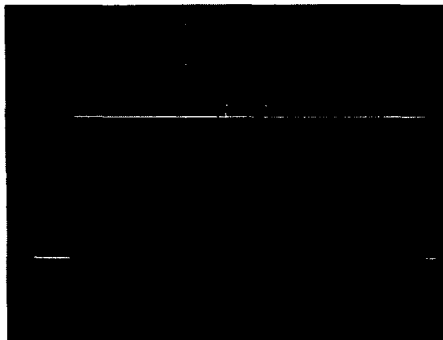
(a)



(b)

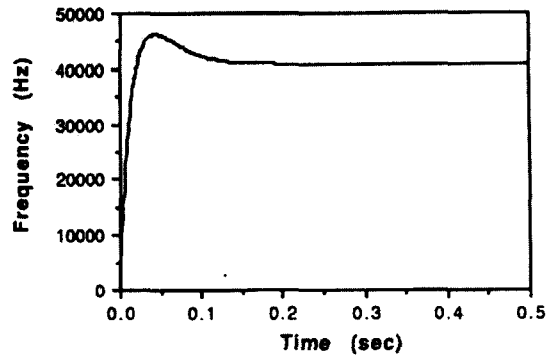
Vertical : 0.4mV/Div, Horizontal : 1sec/Div
 4.1001MHz → 4.1408MHz, fr=100Hz, N= 41,001 → 41,408

그림 8. 일반적인 신시사이저의 주파수 절환시간

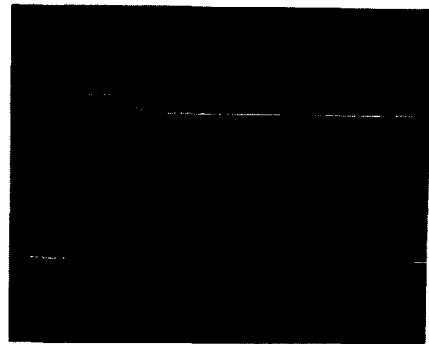


Vertical : 0.4mV/Div, Horizontal : 1sec/Div
 4.1001MHz → 4.1408MHz, fr=100Hz, N= 41,001 → 41,408
 $M_1=80, M_2=155, M_3=177 \rightarrow M_1=48, M_2=128, M_3=176$

그림 9. 제한한 신시사이저의 주파수 절환시간



(a)



(b)

Vertical : 0.4mV/Div, Horizontal : 1sec/Div
 4.1001MHz → 4.1408MHz, fr=100Hz, N= 41,001 → 41,408
 $M_1=80, M_2=155, M_3=177 \rightarrow M_1=48, M_2=128, M_3=176$

그림 10. 그림 9의 시간 축을 확대한 경우
 (제한한 신시사이저의 주파수 절환시간)

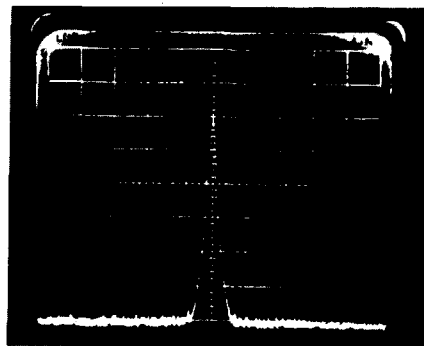


그림 11. 출력신호의 스펙트럼