

LiNbO₃를 이용한 MFSFET의 제작 및 특성

Fabrication and Properties of MFSFET's using LiNbO₃ film

정순원, 김채규, 이상우, 김광호

(Soon-Won Jung, Chae-Gyu Kim, Sang-Woo Lee, Kwang-Ho Kim)

청주대학교 반도체공학과

(Dept. of Semiconductor Eng. Cheongju University)

Abstract

Prototype MFSFET's using ferroelectric oxide LiNbO₃ as a gate insulator have been successfully fabricated with the help of 2 sheets of metal masks and demonstrated nonvolatile memory operations of the MFSFET's. The estimated field-effect electron mobility and transconductance on a linear region of the fabricated FET were 600 cm²/V · s and 0.16 mS/mm, respectively. The drain current of the "on" state was more than 4 orders of magnitude larger than the "off" state current at the same "read" gate voltage of 0.5 V, which means the memory operation of the MFSFET. A write voltage as low as ±3 V, which is applicable to low power integrated circuits, was used for polarization reversal.

Key Words(중요용어) : MFSFET, ferroelectric oxide LiNbO₃ (산화물계 강유전체 LiNbO₃), LiNbO₃ thin films (LiNbO₃ 박막), nonvolatile memory (비휘발성 메모리), RTA (고온 순간 열처리)

1. 서론

최근 MISFET(Metal Insulator Semiconductor Field-Effect-Transistor)구조의 절연체를 강유전체 박막으로 대체시킨 MFSFET(Metal Ferroelectric Semiconductor Field-Effect-Transistor) 디바이스를 구현하기 위한 연구가 활발히 진행되고 있다. MFSFET 디바이스는 향후 DRAM(Dynamic Random Access Memory)과 S(Static) RAM 및 Flash 메모리 등을 대체할 수 있는 차세대 메모리인 F(Ferroelectric)RAM^{1~3)}의 구현에 중요한 핵심 부품일 뿐만 아니라 기능성 Neuron Device^{4~6)}의 응용에도 기대가 되고 있다. 특히 강유전체 박막의 분극반전과 그 히스테리시스

스 특성을 이용한 비휘발성 메모리는 고집적도, 고속구동, 고내구성, 저소비전력화를 실현할 수 있는 이상적인 메모리로서 기대가 급격히 높아져 세계 각국에서 연구개발이 이루어지고 있는 상태이다. 그러나 이런 구조는 데이터를 읽고 난 후 다시 데이터를 Refresh시켜 주어야하는 DRO(Destructive Read Out)형이며, 공정의 복잡성, Cell Size의 증가 등을 초래한다. 이런 문제점을 해결하고 나아가 Cell 한 개로써 이러한 기능을 가능하게 할 수 있는 구조가 MFSFET이다. 현재까지는 Bi₄Ti₃O₁₂, BaTiO₃, PbTiO₃, PZT 등 산화물계 강유전체들에 대한 연구가 활발히 진행되어 왔으며, 이러한 강유전체들은 주로 백금과 같은 금속 위에 형성되기 때문에 비교적 양호한 강

유전성을 얻고 있다. 그렇지만 이들 산화물계 강유전체들을 실리콘 위에다 직접 형성시킨 상태에서는 강유전성을 얻기가 곤란하기 때문에 구조적·전기적 특성이 양호한 MFS 구조의 보고는 매우 적다. 가장 큰 이유 중의 하나는 이들 산화물계 강유전체들이 실리콘 위에서는 산화물과 반응하여 실리콘 산화물을 형성하기 때문에 강유전성을 잃게 되며, 따라서 계면에서도 원자적으로 안정되지 않기 때문이다. 이러한 구조에서 양호한 특성을 얻기 위해서는 반도체 위에 직접 강유전체 박막을 증착시킴과 동시에 박막의 강유전성질 유지와 정상적인 FET 동작을 위한 강유전체 박막과 반도체 interface 사이의 D_{it} (interface trap density)가 작아야만 한다. 본 논문에서는 강유전체 박막으로 LiNbO_3 를 사용하여 강유전성과 계면 특성을 동시에 개선시키는 방법으로 고온 순간 열처리 방법을 개발하여, 이를 MFS-FET 제작에 이용하였으며, 또한 이의 비휘발성 메모리로서의 응용 가능성을 확인하였는 바 이에 관하여 보고한다.

2. 실험 및 결과

2.1 MFSFET의 제작

본 실험에서는 산화물계 강유전체인 LiNbO_3 박막을 Si 위에다 RF magnetron sputtering system을 이용해 직접적으로 증착시켰다. 그림 1에 LiNbO_3 를 이용한 MFSFET의 제작 flow chart를 나타내었다. 실험에서는 2장의 메탈 마스크를 사용하였는데, 이 방법은 전형적인 트랜지스터를 만들기 위해 사용되는 마스크 수보다 적은 것이다. 공정이 간단하면서도 dry-process를 견지하므로써 디바이스 특성이 공정 과정에 그다지 영향을 받지 않도록 하기 위한 방법을 개발한 것이다. Si 웨이퍼는 비저항이 $6\sim 9\Omega \cdot \text{cm}$ 인 boron이 도핑된 p-type Si(100)를 사용하였으며, 이 웨이퍼는 유기 세척과 RCA세척법⁷⁾을 사용하여 세척한 후, wet oxidation법으로 약 $1\mu\text{m}$ 의 열산화막을 형성시켰다. 첫 번째 메탈마스크를 가지고 소스 및 드레인의 n^+ 영역을 형성시키기 위해서 산화막의 일부분을 에칭시킨 후, P_2O_5 소스로 1시간 동안 확산시켰다. 이때 생성된 접합 깊이는 약 $2\mu\text{m}$ 이다. Si 표면의 열산화막을 모두 제거시킨 후, LiNbO_3 막을 형성시켰다. 증착 조건 및 결과는 보고된 논문⁸⁾에 자세히 기술되어 있으며, 참고로 sputter 조건을 표 1에 보였다.

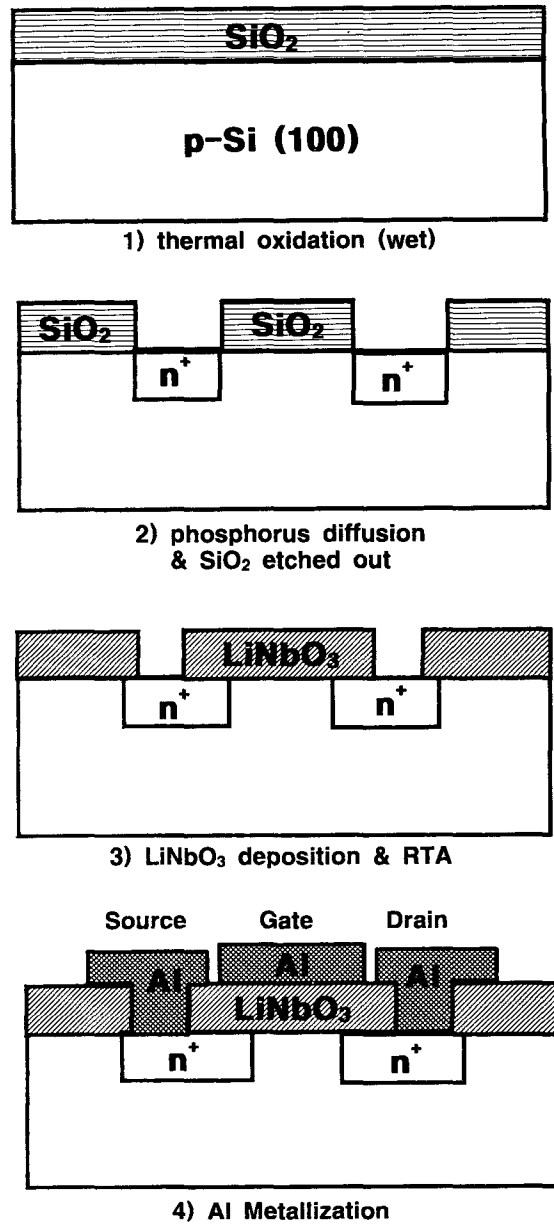


그림 1. 산화물계 강유전체 LiNbO_3 를 이용한 MFSFET의 제작 flow chart.

Fig 1. MFSFET fabrication flow chart using ferroelectric oxide LiNbO_3 .

두 번째 메탈마스크는 소스, 드레인 및 게이트 영역의 전극 증착용으로 사용하였는데, 전극은 thermal-evaporator를 사용하여 Al을 증착시켰다. 이렇게 만들어진 트랜지스터의 특성 평가에는 Precision Semiconductor Parameter Analyzer

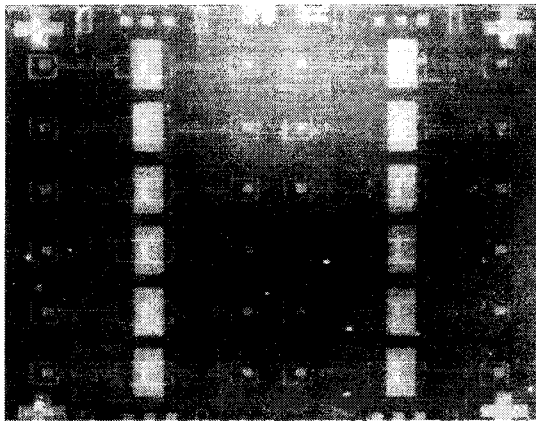
표 1. Sputtering 조건.

Table 1. Sputtering Condition.

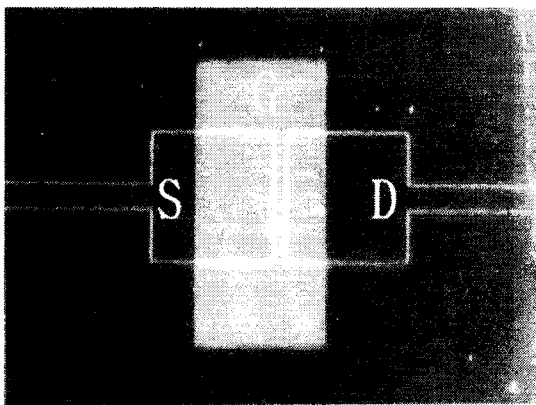
Parameter	Value
Target Form	Wafer-type LiNbO ₃ - diameter : 3inch - thickness : 0.5mm
RF input power	50 W
Gas pressures	10 mTorr
Sputtering gas ratio	Ar : O ₂ = 80 : 20
Substrate temperature	below 300°C
Target to substrate distance	55 mm

(HP4156A)를 사용하여 전류-전압 특성, 메모리 특성 등을 평가하였다.

2.2 MFSFET의 특성



(a)



(b)

그림 3. 제작한 MFSFET의 전면 사진(a) 및 소스, 드레인, 게이트 부분을 확대한 사진(b).

Fig. 3. The photograph of a fabricated MFSFET (a) and enlarged part of the FET (b).

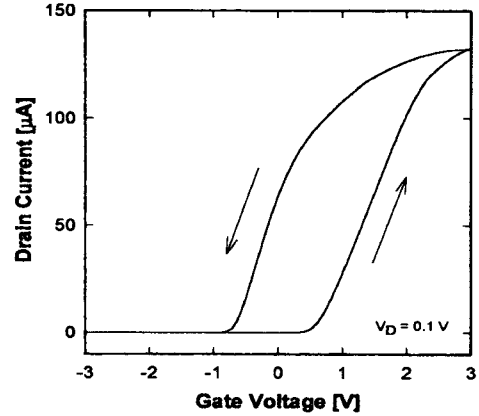


그림 4. MFSFET의 드레인 전류-게이트 전압 특성
Fig. 4. The I_D - V_G characteristics of the MFS-FET

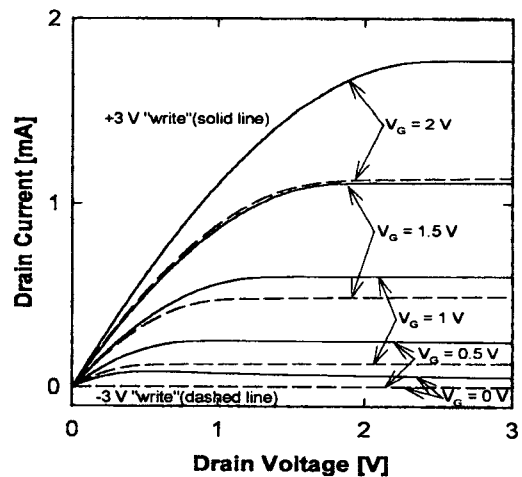


그림 5. MFSFET의 드레인 전류-드레인 전압 특성
Fig. 5. The I_D - V_D characteristics of the MFS-FET.

그림 3에 앞에 기술한 방법에 의해 제작한 트랜지스터의 전면 사진 (a)와 트랜지스터의 소스, 드레인 및 게이트 부분을 확대한 사진 (b)를 함께 보인다. 칩 전체의 크기는 10 mm×10 mm이다. 이 시료는 12개의 MFSFET와 계면 특성 측정용 MFS-Capacitor 12개로 구성되어 있다. FET에 있어서 게이트의 길이 L은 100 µm이고, 게이트 폭 W는 500 µm이다.

그림 4에 MFSFET의 선형영역 ($V_D=0.1V$) 에

서의 드레인 전류-게이트 전압 (I_D-V_G) 특성을 보인다. LiNbO_3 박막의 강유전성으로 인하여 히스테리시스 특성이 관측됨을 알 수 있으며, 이는 비휘발성 메모리 동작에 적용할 수 있는 가능성을 보인 것이다. 그래프로부터 산출한 전자의 전계효과 이동도는 약 $600 \text{ cm}^2/\text{V} \cdot \text{s}$ 이며, 상호 컨덕턴스는 약 0.16 mS/mm 이다.

그림 5에 MFSFET의 드레인 전류-드레인 전압 (I_D-V_D) 특성을 보인다. 실선과 점선은 각각 게이트에 $+3 \text{ V}$ 및 -3 V 의 write 전압을 1초 동안 인가한 후 측정된 전류-전압 곡선이다. 게이트 전압은 0 V 에서 2 V 까지 0.5 V step이다. 특히, V_D 가 3 V 에서 write, read 전압을 각각 $+3 \text{ V}$, 0.5 V 를 인가한 경우, 드레인 포화전류 I_{DS} 는 $250 \mu\text{A}$ (ON상태)이었고, 반면 -3 V , 0.5 V 를 인가한 경우에는 20nA (OFF상태)이었다. 즉, read 전압 0.5 V 에서 ON상태 ($250 \mu\text{A}$)의 드레인 전류는 OFF상태 (20nA)의 전류보다 약 4 order 정도 증가했음을 알 수 있다. 이것은 같은 read 전압 0.5 V 에 대해서 미리 인가한 write 전압의 극성을 바꿈으로써 강유전체 LiNbO_3 박막의 분극이 반전되어 소스-드레인 간의 채널이 ON에서 OFF로 변했음을 의미한다. 이것은 제작한 MFSFET가 메모리로서 동작하는 것을 의미하는 것이다. 또한, 이 결과에서는 write 전압이 $\pm 3 \text{ V}$ 로 낮은 전압에서 구동시킬 수 있었던 바, 이는 저 전력 회로에의 응용성이 가능한 것을 의미한다.

3. 결론

강유전성이 유지되면서 양호한 계면 특성을 얻기 위하여 기판 온도 300°C 이하의 저온에서 LiNbO_3 박막을 실리콘 위에 직접적으로 Sputtering법을 이용하여 형성하고, 고온 순간 열처리를 수행하였다. 이 방법에 의해 양호한 특성을 얻을 수 있었으며, 이것을 기초로 하고 2장의 메탈마스크를 사용하여 고온 순간 열처리를 공정에 활용해 MFSFET를 성공적으로 제작하였다. 제작한 MFSFET의 I_D-V_G 특성에서 LiNbO_3 박막의 강유전성으로 인하여 생긴 히스테리시스 특성을 관측할 수 있었으며, MFSFET의 드레인 전류(I_D)는 미리 인가된 write 전압에 의해 제어됨을 알 수 있었다. 즉, LiNbO_3/Si 구조를 사용한 MFSFET의 비휘발성 메모리 동작과 적용 가능성이 확인되었다. 제작한 트랜지스터에서 그래프의 선형 영역으로부터 산출한 전자의 전계효과

이동도는 약 $600 \text{ cm}^2/\text{V} \cdot \text{s}$ 이었으며, 상호 컨덕턴스는 약 0.16 mS/mm 이었다. 또한 메모리 동작에 의한 0.5 V 의 read 전압에 있어서 드레인 전류의 on/off 비는 약 4 order 이상이었다. 이것은 같은 read 전압 0.5 V 에 대해서 미리 인가한 write 전압의 극성을 바꿈으로써 강유전체 LiNbO_3 박막의 분극이 반전되어 소스-드레인 간의 채널이 ON에서 OFF로 변했음을 의미한다. 분극 반전에 사용한 전압은 $\pm 3 \text{ V}$ 이하로 매우 낮기 때문에 이는 저소비전력용 집적회로에 적용시키기 기대가 된다.

참고문헌

1. S.-Y. Wu, "A New Ferroelectric Memory Devices, Metal - Ferroelectric - semiconductor Transistor", IEEE Trans. Electron Devices, Vol. ED-21, No. 8, pp. 499-504, Aug. 1974.
2. T. A. Rost, H. Lin, and T. A. Rabson, "Ferroelectric switching of a field-effect transistor with alithium niobate gate insulator", Appl. Phys. Lett., Vol. 59, No. 27, pp. 3654-3656, Dec. 1991.
3. H. Buhay, S. Sinharoy, W. H. Kasner, M. H. Fra ncombe, D. R. Lampe, and E. Stepke, "Pulsed Laser Deposition and Ferroelectric Characterization of Bismuth Titanate Films", Appl. Phys. Lett., Vol. 58, pp. 1470-1472, 1991.
4. K.-H. Kim, and H. Ishiwara, "Adaptive-Learning Neuron Circuits using Ferroelectric Thin Films", Integrated Ferroelectrics, Vol. 5, No. 2, pp. 89-85, 1994.
5. H. Ishiwara, "Proposal of Adaptive-Learning Neuron Circuits with Ferroelectric Analog-Memory Weight", Jpn. J. Appl. Phys., Vol. 32, No. 1B, pp. 442-446, Jan. 1993.
6. J. L. Moll and Y. Tarui, "A new solid state memory resistor", IEEE Trans. Electron Devices, Vol. ED-10, pp. 333-339, Sept. 1963.
7. K. Werner, and D. A. Puotinen, "Cleaning Sol-utions Based on Hydrogen Peroxide for use in Silicon Semiconductor Technology", RCA Rev-iew. 31., pp. 187-206, June. 1970.
8. 이상우, 김광호, 이원중, "RF 스피터링법을 이용한 LiNbO_3/Si 구조의 전기적 및 구조적 특성", 전기전자재료학회논문지, Vol. 11, No. 2, pp. 106-110, 1998