

CMOS Second Generation Current Conveyor의 설계

오재환, 김상수, 이영훈
한남대학교 전자공학과

The Design of CMOS Second Generation Current Conveyor

Oh Jea-Hwan, Sang-Soo Kim, Young-hun Lee
Dept. of electronics, Hannam Univ.

Abstract

In this paper, current conveyor building block is introduced and CMOS realization of this block is given. The input-impedance characteristics, current-transfer characteristics and voltage-transfer characteristics of this proposed current conveyor circuit are given. This characteristics of the CMOS current conveyor circuit is useful of the various applications which require a wideband. Using the Spice tool, the circuit is designed and the characteristics of CMOS current conveyor circuit is considered. Finally, refer to the simple applications

1. 서론

Current conveyor는 단일 Chip으로 집적되는 모든 MOS 아날로그 회로를 설계하는데 있어 이상적이고 아주 강력한 Current mode building block이다.

본 논문에서 제안한 current conveyor(CC)는 Sedra와 Smith[1]에 의해 제안된 CCII를 확장한 것이다. 비록 CCII가 많은 아날로그 기능을[2-4] 실현시키는데 사용되지만 CCII를 사용하는 회로는 때때로 Chip에 집적시키기 어려운 floating 저항이나 캐패시턴스에 의존하는 경향이 있다.

반면에 본 논문에서 제안한 CMOS current conveyor는 요구된 아날로그 기능을 실현하기 위해 Ohmic 영역에서 동작하는 MOS를 가지고 구현하였다.

본 논문에서는 current conveyor를 소개하고, 제안된

블록을 CMOS로 실현하였다. 그리고 Pspice Simulation을 통하여 그 성능의 우수함을 입증하였으며, 간단한 CC의 응용에 대해 언급하였다.

2. Current conveyor의 구성

Current conveyor는 그림1(a)에 나타난 것처럼 3단자를 갖는 아날로그 Building block이다. 이를 matrix 형태로 쓰면 다음과 같다[5, 6].

$$\begin{bmatrix} V_X \\ I_Y \\ I_Z \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \quad (1)$$

이 회로를 MOS로 실현하면 그림1(b)와 같다. 여기에서 모든 트랜지스터는 포화영역에서 동작하는 것으로 가정한다. Y단자에서의 입력전압원은 M2와 함께 CMOS쌍을 형성하는 M1트랜지스터의 게이트에 연결된다. M5, M6에 의해 구성된 CMOS쌍을 흐르는 전류는 M3, M4에 의해 mirror된 전류가 흐르게 된다. 또한 M2, M3의 게이트 전압은 동일하므로

$$V_X = V_Y \quad (2)$$

트랜지스터 M10을 흐르는 바이어스 전류 I_B 를 가진 트랜지스터 M7의 부재한 동작은 V_X 의 전압이 X단자로부터 흘러나간 전류와 무관하다는 것을 의미한다. 그리고, M11을 통해 흐르는 바이어스 전류와 트랜지스터 M4, M8와 M7, M9의 미러동작에 의해서 X에 흐르는 전류는 Z단자로 그대로 전달된다.

물론 위의 해석은 트랜지스터의 소오스가 기판에 연결되어 있는 것으로 가정한 것이다. 이것은 모든 트랜지스터의 스톱밴드 전압을 일정하게 하기 위해 필요하다. 그러나 NMOS 트랜지스터와 PMOS 트랜지스터는 다른 Well에 분리되어야 한다. 비록 Twin well CMOS공정이 가능하다 해도 이것은 VLSI 기술의 표준은 아니기 때문이다.

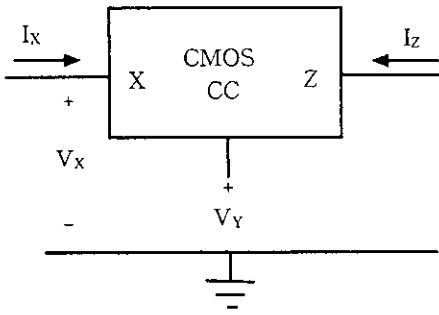


그림 1(a) CMOS current conveyor

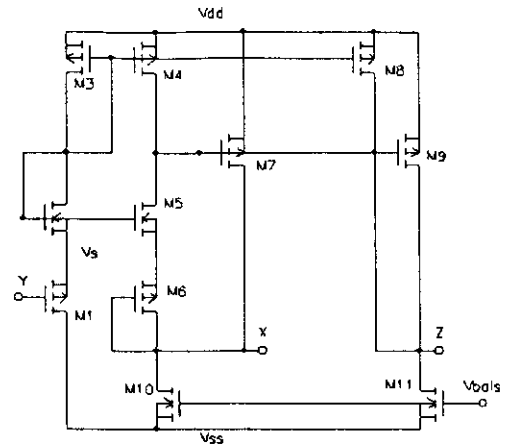


그림 1(b) CMOS CC회로의 실현

모든 트랜지스터가 포화영역에서 동작한다고 가정하면 NMOS트랜지스터의 전류는

$$I_D = \frac{K}{2} (V_{GS} - V_T)^2 \quad (3)$$

여기에서

$$K = \mu_n C_{ox} \frac{W}{L} \quad (4)$$

V_T 는 스톱밴드 전압이며

$$V_T = V_{T0} + \gamma(\sqrt{V_{SB} + 2\phi_f} - \sqrt{2\phi_f}) \quad (5)$$

그러므로 M2를 통해 흐르는 전류는

$$I_2 = \frac{K}{2} (V_G - V_S - V_{T2})^2 \quad (6)$$

마찬가지로 M5를 흐르는 전류는

$$I_5 = \frac{K}{2} (V_G - V_X - V_{T5})^2 \quad (7)$$

그리고, 트랜지스터 M3, M4의 mirror 작용으로 인해 $I_2 = I_5$ 가 된다. 여기서 V_S 는 M2의 소스쪽에 걸리는 전압이다[7, 8].

3. 컴퓨터 시뮬레이션

CMOS CC회로에 대한 Spice 시뮬레이션이 수행되었으며, 여기에서 사용된 트랜지스터의 aspect ratio를 표 1에 기술하였다. 공급전압은 각각 $V_{dd} = 5V$, $V_{ss} = -5V$, $V_{bias} = 5V$ 를 인가하였다.

표1. CMOS CC의 Aspect Ratio

Transistors	Aspect ratio(W/L)
M1, M6	12/2
M2, M5	2/4
M3, M4, M8	20/2
M7, M9	12/2
M10, M11	10/2

X단자에서의 입력저항은 대략 $50\Omega \sim 100\Omega$ 정도이다. 그리고 그림2(a)와 2(b)에서 CC가 단위이득을 가진 전압증폭기로 사용될 때 Z터미널에서의 전압과 X터미널에서의 전류를 보여주고 있다.

그림3(a)에서는 Z단자를 단락했을 때, Z단자로부터 출력되는 전류의 주파수에 따른 전류응답을 보여주고 있고, 그림3(b)에서는 X단자를 개방시켰을 때, X단자에 걸리는 전압응답을 주파수에 따라 해석한 결과를 보여주고 있다.

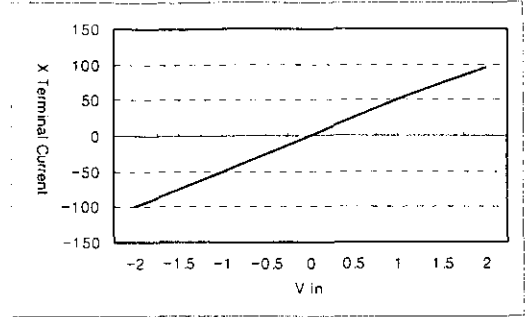


그림2(b) The current from the X terminal

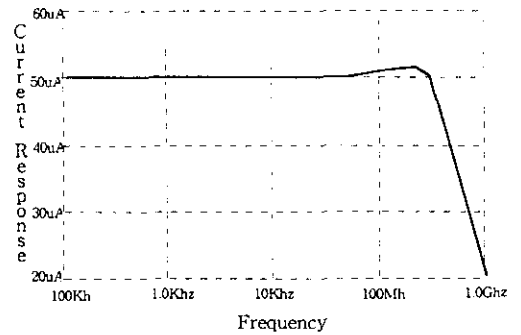


그림3(a) The output current from the Z terminal versus frequency

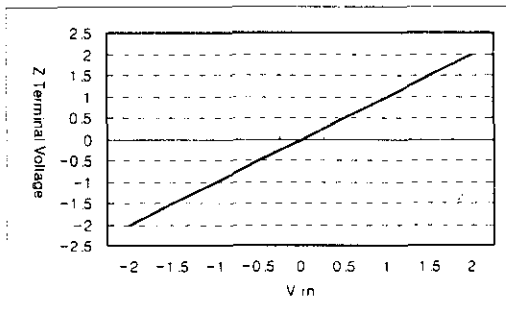


그림2(a) The Z terminal voltage

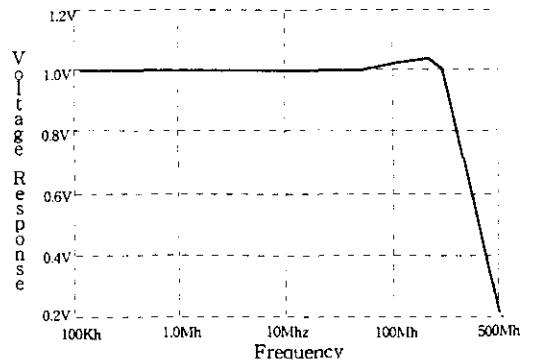


그림3(b) The X terminal voltage versus frequency

4. 결론

본 논문에서, current mode 아날로그 building block 인 current conveyor를 소개하였고, 제안된 회로를 CMOS로 실현하였다. 또한 제안된 building block은 CMOS 기술을 사용하는 current mode 회로를 설계하는데 매우 적합하다. 제안된 회로의 주요한 특징은 저항없이 아날로그 회로를 실현할 수 있고, ohmic 영역에서 동작하는 MOS 트랜지스터와 관련된 비선형성을 제거할 수 있다는 것이다. 그리고 CMOS CC를 이용한 간단한 응용으로 전류 증폭기, 전류 미분기, 전류 적분기, 전류 합산기, Gyrator, Universal filter 등등 여러 응용에 이용될 수 있다. 앞으로의 과제는 제안된 building block을 저전압, 저전력에 응용할 수 있도록 해야 한다는 점이다.

5. 참고 문헌

1. A. Sedra and K. C. Smith, "A second generation current conveyor and its applications" IEEE Trans. on Circuit Theory, CT-17, pp. 132-134, February 1970.
2. A. M. Soliman, "Inductorless realization of an all-pass transfer function using the current conveyor." IEEE Trans. on Circuit Theory CT-20, pp. 80-81, January 1973.
3. A. M. Soliman, "Two novel active RC canonic bandpass networks using the current conveyor" Int. J. of Electronics 42, pp. 49-54, January 1997.
4. A. M. Soliman, "New active gyrator circuit using a single current conveyor" Proc. IEEE 66, pp. 1580-1581, November 1978.
5. B. Wilson, "Recent developments in current conveyors and current-mode circuits" Proc. IEE 137, pp. 63-77, April 1990.
6. R. H. Zele, D. J. Allstot and T. S. Fiez, "Fully balanced CMOS current mode circuits" IEEE J. Solid-State Circuits 28, pp. 569-575, May 1993.
7. Hassan O. Elwan and Ahmed M. Soliman, "CMOS differential current conveyors and applications for Analog VLSI" Analog Integrated Circuits and Signal Processing, pp. 35-44, May 1996.
8. Hassan O. Elwan and Ahmed M. Soliman, "A novel CMOS current conveyor realization with an electronically tunable current mode filter suitable for VLSI" IEEE Transactions On Circuits and System, vol. 43, NO. 9, pp. 663-670, September 1996.