

쇼트키 다이오드의 전류-전압 특성에 관한 연구

°안병목 · 정원채

경기대학교 전자공학과

경기도 수원시 팔달구 이의동 산 94-6 번지

E-mail : wcjung@kuic.kyonggi.ac.kr

A study of I-V characteristics in Schottky Diode

°Byong Mok Ahn · Won Chae Jung

Department of Electronic Engineering, Kyonggi University

E-mail : wcjung@kuic.kyonggi.ac.kr

요 약

본 논문에서는 MICROTREC[3,4] 시뮬레이터를 이용하여 쇼트키 다이오드를 형성하고 금속-반도체 쇼트키 접촉에서 턴 온 전압과 항복 전압을 관찰하였다. 또한 여러 가지 쇼트키 장벽 높이를 가지는 금속을 사용하여 동일한 디바이스에서 이들 금속-반도체 접촉에 전압을 인가했을 때, 순 방향에서 턴 온 특성을 관찰하여 턴 온 전압과 역 방향에서의 항복 현상을 관찰하여 항복 전압을 확인하였다. 사용된 금속은 Au(0.8V), Mo(0.68V), Pt(0.9V), Ti(0.5V) 이며 반도체는 실리콘 n⁺/n 구조가 형성되었다. 쇼트키 다이오드는 대 전력용 보다는 높은 속도의 스위칭 디바이스에 주로 응용되고 있으며 장벽의 높이가 높을수록 뚜렷한 정류 특성을 나타내어 순 방향 바이어스에서 빠른 턴 온 특성이 예상되는데 시뮬레이션 결과 또한 잘 일치하였다. 그리고 다이오드의 I-V 특성을 관찰하기 위해 역 방향 바이어스에서의 항복 전압을 관찰하였는데 쇼트키 장벽이 높을수록 낮은 항복 전압이 나타났다. 또한 디바이스 공정에서 epitaxial과 열처리 공정 후의 2차원적인 농도 분포를 나타내었다.

1. 서론

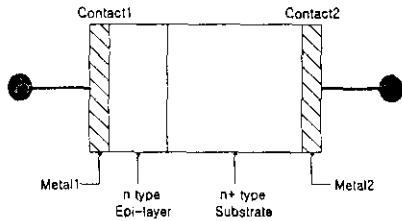
정류작용을 하는 금속-반도체에 대한 시스템적인 연구는 주로 Braun에 의해 수행되었다. 그는 1874년 전압이 공급되는 단자에서의 전체 저항과 표면 조건에 대한 의존성을 언급하였다. 다양한 형태의 점 접촉 정류기가 1904년 초에 실제적인 용용에 적용되었다. 1931년, Wilson는 고체 밴드 이론에 기초를 둔 반도체의 전송이론을 공식화하였다[1]. 이론은 그때 금속-반도체 접촉에 적용되었다. 1938년, Schottky는 어떠한 화학적인 층이 없는 반도체에서 안정된 공간 전하로부터 전위 장벽이 상승할 수 있다는 사실을 제외하였다. 이 제외로부터 나온 것이 잘 알려진 Schottky 장벽이다.

쇼트키 다이오드는 전기적으로 한 측면의 abrupt p-n 접합과 유사하고, 빠른 응답을 나타내는 다수캐리어에 의해 동작하는 디바이스이다. 이것은 다수 캐리어 디바이스에서 전하 축적 시간이 극히 작기 때문이라 할 수 있다.

현재 대부분의 금속-반도체 다이오드들은 planar process에 의해서 제작되고, 금속-반도체 접촉은

evaporation, sputtering, 외에 다수의 증착 방법에 의해 형성되고 있다.

본 논문에서 제의된 쇼트키 다이오드의 구조는 그림 1과 같다.



< 그림 1. 쇼트키 다이오드 >

디바이스를 시뮬레이션하기 위해 다음과 같은 공정 순서를 선택하였다.

- 1) Phosphorus-doped 실리콘 기판울선택, 농도는 $1E20 [cm^{-3}]$, 방향성은 <100>.
- 2) Phosphorus가 $1E18 [cm^{-3}]$ 으로 도핑된 epitaxial 층을 형성, 이때 epi 층의 두께는 $0.5 [\mu m]$.
- 3) $1000 [^{\circ}C]$, 2분간 inert 질소 분위기에서 열처리.

이상적인 쇼트키 장벽 다이오드의 전류-전압특성은 식(1)과 같이 나타낼 수 있다.

$$J = J_{ST} [\exp(\frac{qV_a}{kT}) - 1] \quad (1)$$

위의 식은 장벽에 대한 캐리어의 열이온 방출에 기초를 두고 있다. 위의 전류-전압의 관계는 일반적인 pn 접합의 경우와 동일하다. 쇼트키 장벽 다이오드에서 전류의 기구는 소수캐리어 보다는 다수캐리어에 의한 것이다. 전류 J_{ST} 는 식(2)와 같이 주어진다.

$$J_{ST} = A^* T^2 \exp(-\frac{q\Phi_{Bn}}{kT}) \quad (2)$$

여기서, Φ_{Bn} 는 쇼트키 장벽의 높이이고, A^* 는

Richardson 상수이며 식(3)과 같이 정의한다.

$$A^* = \frac{4 \pi q m_n^2 k^2}{h^3} \quad (3)$$

만약, 장벽의 높이, Φ_{Bn} 이 밴드 갭보다 충분히 작다면, 공핍층에서의 생성-재결합 전류가 쇼트키 방출 전류보다 작다면, 역 방향 전류는 역 방향 바이어스 전압이 증가함에 따라 점차적으로 증가하게 될 것이다. 그러나, 실제 대부분의 쇼트키 다이오드의 경우, 역 방향 전류에 대한 지배적인 성분은 금속 평판 주위에서의 급격히 형성된 에지에 의해 생성된 에지-누설 전류이다. 순방향 바이어스에서 V_a 가 대략 $4(kT/q)$ 보다 크다면, 다이오드 방정식에서 (-1)항을 무시할 수 있다. 그 때는 식(4)와 같이 나타낸다.

$$J = A^* T^2 \exp(-\frac{q\Phi_{Bn}}{kT}) \exp(\frac{qV_a}{kT}) \quad (4)$$

pn 접합 다이오드와 비교에서 차이점은 쇼트키 장벽 다이오드의 경우 턴 온 전압이 금속-반도체 접합의 장벽 높이의 함수이고, pn 접합의 경우는 불순물 도핑 농도의 함수라는 점이다.

두 번째 주요 차이점은 이들 디바이스의 주파수 응답과 스위칭 특성이다.

쇼트키 다이오드는 다수 캐리어 디바이스이다. 이것은 순 방향으로 바이어스된 쇼트키 다이오드에 확산 용량이 존재하지 않음을 의미한다. 이와 같이 확산 용량의 부재는 pn 접합 다이오드에 비해 쇼트키 다이오드가 보다 높은 주파수 디바이스에 적합함을 의미한다. 또한 쇼트키 다이오드가 순 방향에서 역 방향으로 스위칭을 할 때, 저장되는 소수 캐리어가 존재하지 않는다는 것이다. 소수 캐리어의 저장 시간이 없기 때문에 쇼트키 다이오드는 고속의 스위칭 응용에 적합하다.

2. 모의실험 결과 및 검토

본 논문은 실리콘 기판에 $0.5\mu m$ 두께의 n형의 epi 층을 형성하여 금속을 접촉시킨 쇼트키 다이오드를 형성하여 시뮬레이션 하였다. 형성된 epi 층에 쇼트키 장벽이 서로 다른 금속을 사용하여 접촉시킨 후 바이어스

를 증가하여 순 방향에서의 문턱 전압과 역 방향에서의 항복 전압을 관찰하였다. 이때 사용된 금속은 Au(0.8V), Mo(0.68V), Pt(0.9V), Ti(0.5V) 이다.

그림2는 epi 층을 형성한 후 열처리 전의 농도 분포를 보여주고 있다.

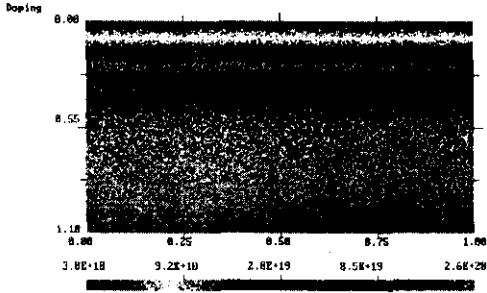


그림2. Phosphorus가 $1E18[cm^{-3}]$ 로 도핑된 epi 층의 형성 프로파일

그림3은 inert 질소 분위기에서 1000 °C, 2분간 열처리를 수행한 경우의 농도 분포를 보여주고 있다.

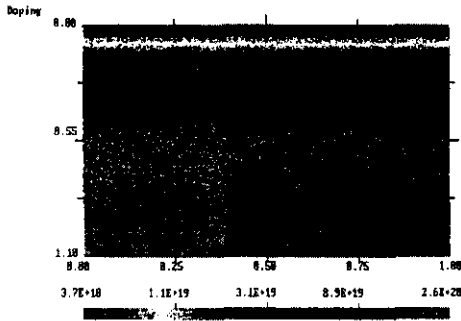


그림3. Inert 질소가스 분위기에서 1000°C, 2분간 열처리

열처리 효과로 인하여 epi 층에 있던 원자들이 약간 기관쪽으로 확산해 들어갔음을 볼 수 있다.

그림4는 MICORTEC 시뮬레이터의 MERGIC 공정으로 열처리 공정을 끝낸 후의 농도 분포로서 그림1

구조의 디바이스를 형성하였다.

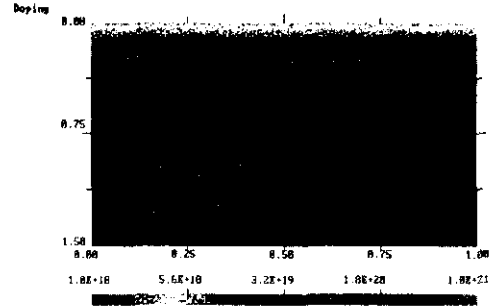


그림4. 쇼트키 다이오드의 농도 프로파일 (size : 1.0 x 1.5 [um])

그림5는 여러 가지의 금속과 n형 반도체를 접촉한 후 문턱 전압을 보여 주고 있다.

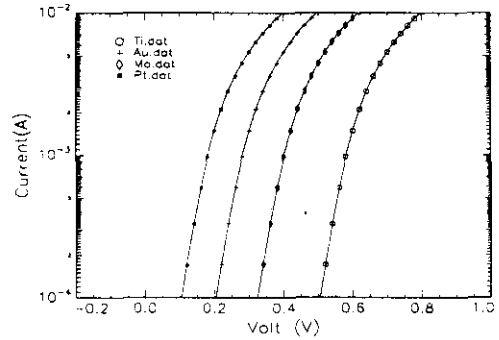


그림5. 여러 가지 금속과 반도체 접촉에 따른 순 방향 I-V 특성.

그림5에서 쇼트키 장벽이 높을수록 낮은 턴 은 전압을 보여주고 있는데 이것은 앞에서 언급한 것과 같이 높은 장벽으로 인한 뚜렷한 정류 특성을 보여 주는 것이며 또한 빠른 스위칭 특성을 보여 주고 있다. 이것은 쇼트키 다이오드가 다수 캐리어에 의한 디바이스이므로 역 방향에서 순 방향으로 스위칭을 할 때 축적되는 소수 캐리어가 존재하지 않기 때문이다. 이 사실로

미루어 볼 때, 고속의 스위칭 소자로서 쇼트키 장벽이 높은 금속을 선택하는 것이 유리함을 알 수 있다. 그리고 쇼트키 다이오드는 순 방향 바이어스에서 pn 접합 다이오드에서 나타나는 확산 용량이 나타나지 않는다. 이 사실로부터 쇼트키 다이오드는 우수한 고주파 특성이 요구되는 곳에 적합함을 알 수 있다.

그림 6은 여러 가지 장벽의 높이를 가지는 금속과 n형 실리콘의 반도체를 접촉시켰을 때 전류-전압에 대한 역 방향 특성을 보여 주고 있다.

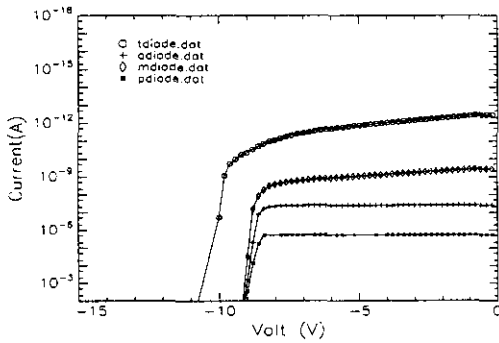


그림 6. 여러 가지 금속과 반도체 접촉에 따른 역 방향 I-V 특성

그림6에서 알 수 있는 바와 같이 쇼트키 장벽의 높이가 높을수록 낮은 항복 전압을 나타내고 있다. 이 이유는 수식(2)에서 ϕ_{Bn} 가 커지면 역 방향 전류 J_{ST} 작아지기 때문이다.

표1은 그림5와 6에 나타낸 것에 대한 턴 온 전압과 항복 전압을 쇼트키 장벽에 따라 정리하였다.

표1 쇼트키 장벽에 따른 항복전압

Metal	Ti	Mo	Au	Pt
Schottky barrier height (V)	0.50	0.68	0.80	0.90
턴 온 전압 (V)	0.51	0.32	0.20	0.12
항복 전압 (V)	-9.7	-8.7	-8.6	-8.5

단위 : Volt at 300K

3. 결론

본 논문에서는 쇼트키 장벽이 서로 다른 여러 가지 금속과 n⁺/n 실리콘 구조를 접촉시키고 쇼트키 다이오드를 형성한 후, 쇼트키 장벽에 따른 턴 온 전압과 항복 전압의 변화를 관찰하였다. 예상한대로 에너지 장벽이 높아짐에 따라 턴 온 전압은 낮아지고 즉, 빠른 턴 온을 나타내고 항복 전압은 낮아짐을 관찰 할 수 있었다. 쇼트키 다이오드는 pn 접합 다이오드와는 달리 순 방향 바이어스에서 소수 캐리어의 축적이 없다는 사실로부터 낮은 전압의 문턱 전압을 나타내므로 고속의 스위칭 디바이스에 많이 응용되고 있다. 본 논문에서 확인한 것과 같이 고속 디바이스 응용을 위해 쇼트키 장벽이 높은 Pt나 Au 등을 사용하는 것이 적합하다고 사료된다.

참고문헌

- [1] S. M. Sze "Physics of Semiconductor Device". p.291, 297-302. .
- [2] Donald A. Neaman " Semiconductor Physics and Devices". p. 321-344. 1992.
- [3] M. S. Obrecht and J. M. G. Teven, "Bisim - a program for steady-state two-dimensional modeling of various bipolar devices", Solid-state Electronics, Software Survey Section, vol. 34. No. 7, 1991.
- [4] M. S. Obrecht and M. I. Elemsary. "Speeding-up of convergence of Gummel iterations for transient simulation", Proceedings of the Ninth International Conference on the Numerical Analysis of Semiconductor Devices and Integrated Circuits, Copper Mountains, CO, April 6-8, 1993, Front Range Press, pp.20-21.