

δ 도핑된 SiGe p-채널 MESFET의 특성 분석

이관흠, 이찬호*

송실대학교 전자공학과

lkh@hanul.soongsil.ac.kr, chanho@ohm.soongsil.ac.kr*

Electrical Characteristics of δ -doped SiGe p-channel MESFET

Kwan Heum Lee, Chanho Lee*

Department of Electronic Engineering, Soongsil University

lkh@hanul.soongsil.ac.kr, chanho@ohm.soongsil.ac.kr*

Abstract

A SiGe p-channel MESFET using δ -doped layers is designed and the considerable enhancement of the current driving capability of the device is observed from the result of simulation. The channel consists of double δ -doped layers separated by a low-doped spacer which consists of Si and SiGe. A quantum well is formed in the valence band of the Si/SiGe heterojunction and much more holes are accumulated in the SiGe spacer than those in the Si spacer. The saturation current is enhanced by the contribution of the holes in the spacer. Among the design parameters that affect the performance of the device, the thickness of the SiGe layer and the Ge composition are studied. The thickness of 0~300Å and the Ge composition of 0~30% are investigated, and the saturation current is observed to be increased by 45% compared with a double δ -doped Si p-channel MESFET.

I. 서론

반도체에서 도핑(doping)은 전기적 특성을 조절하고 p-n 접합을 가능하게 한다는 면에서 가장 중요한 요소의 하나이다. 반도체 공정 기술의 발전은 불순물의 공간 분포를 100Å 이내로 제한시키는 δ 도핑을 가능하게 하였다[1]. δ 도핑을 이용한 트랜지스터의 경우에는 기존의 소자에 비해 높은 2차원 전자 밀도, 높은 transconductance, 높은 항복(breakdown) 전압, 그리고 단채널(short channel) 효과의 완화 등과 같은 장점을

가지고 있다[4]. 또한 δ 도핑은 Si 소자가 submicron 이하의 영역으로 내려가면서 shallow junction을 가능하게 하여 저 에너지 이온주입(ion implantation)의 한계를 극복할 수 있는 대체 수단으로서도 유용하다.

채널에 흐르는 전류는 채널에서의 carrier 농도에 비례하므로 채널에 δ 도핑을 하면 채널의 carrier 농도를 증가시킬 수 있다. 이때 불순물에 의한 이동도의 감소가 예상되지만 carrier 농도의 증가 속도가 훨씬 빠르므로 전체적으로는 전류가 증가한다. 따라서 δ 도핑을 이용하면 구동 전류 값을 증가시킬 수 있다. 한편 δ 도핑층이 형성된 구조에서는 이동도가 벌크에 비해 증가하는 효과를 관찰할 수 있다. 이것은 실제 이동도가 증가하는 것이 아니고 δ 도핑층에서 공급된 전자 또는 정공이 도핑 농도가 낮은 벌크 영역에서 이동하며 전류를 형성하기 때문이다. 따라서 δ 도핑층을 이중으로 형성시키고 그 사이에 도핑 농도가 낮은 분리층(spacer)을 넣어주면 δ 도핑층에서 나온 carrier가 분리층에 모여 쌓이게 되고 그 양은 단일 δ 도핑층에 의한 것보다 훨씬 많다[3]. 따라서 전류와 transconductance의 증가 효과가 더욱 크게 나타날 수 있고, 전압 증폭률과 고주파 특성을 개선할 수 있다[4].

한편 Si/SiGe 이종 접합을 형성시키면 가전자대(valence band)에서 밴드 오프셋(offset)이 나타나므로 p 채널 소자의 경우 δ 도핑층 사이의 분리층에 스트레인이 가해진 SiGe 층을 형성시키면 밴드 오프셋에 의한 양자 우물을 형성된다. 이 SiGe 층은 Si 층보다 더 많은 정공을 분리층에 모아 드레인 전류를 증가시키는 효과를 가져온다. 전도대(conduction band)에서는 밴드 오프셋이 거의 나타나지 않으므로 이 효과는 p 채널 소자에 대해서만 가능하다. N 채널 소자와 p 채널 소자 이동도의 차이로 인해 전류 구동 능력이 2~2.5배 차이

가 있으므로 SiGe 층에 의한 p 채널 소자의 전류 구동 능력 향상은 그 차이를 줄여 상보성 회로 (complementary circuits)에서 좀더 균형 있는 동작을 가능하게 할 수 있다. 본 논문에서는 SiGe과 δ 도핑을 이용한 이중 δ 도핑 SiGe 채널(Double δ -doped and SiGe channel: DDSGC) MESFET 구조를 처음으로 제안하고 이 소자의 전기적인 특성에 관하여 연구하였다. DDSGC-MESFET의 동작 특성은 SILVACO사의 'ATLAS'를 이용한 모의 실험을 통해 살펴보고 SiGe 층의 두께와 Ge 구성비(composition)가 구동 전류와 transconductance 등에 미치는 영향과 원인을 분석하고 최적화된 구조를 제안하였다.

II. 소자의 구조 및 모의 실험

본 연구에 이용된 소자의 구조는 그림 1에 나타난 바와 같이 n+ 기판과 2000Å 두께의 n형 버퍼 위에 p형 채널과 200Å의 p- 보호층으로 구성된다. 채널층은 60Å 두께의 이중 δ 도핑층과 그 사이의 300Å 두께의 분리층으로 구성되고 분리층의 일부 또는 전부가 $Si_{1-x}Ge_x$ 층을 이룬다. $Si_{1-x}Ge_x$ 층은 0Å에서 300Å까지 변화시켰고 Ge 구성비(x)는 0%에서 30%까지 변화시켰다. Ge 기판과 버퍼층의 농도는 $1.2 \times 10^{17} cm^{-3}$ 이고 분리층의 농도는 $2.1 \times 10^{17} cm^{-3}$ 이다.

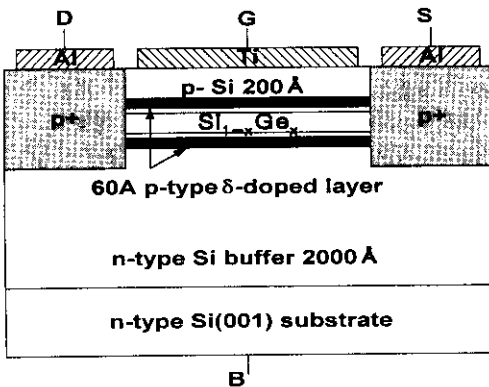


그림 1. 이중 δ 도핑과 SiGe 층을 이용한 p 채널 MESFET의 구조

SiGe층은 Si층 사이에 얇은 두께를 가지고 위치하므로 압축 스트레인(compressive strain)이 가해진다. 일반적으로 스트레인이 가해진 SiGe층을 안정적으로 형성시킬 수 있는 두께인 임계두께(critical thickness)는 Ge이 50%일 때 300Å 정도이므로 제안된 구조를 형성시키는 것은 문제가 없다. 다른 파라미터는 최적화된 이중 δ 도핑 Si 채널 MESFET의 것을 적용하였다.[9] SiGe 층의 두께는 0~300Å으로 50Å 간격으로 변화시

켰는데 0Å인 경우는 Si 채널이 되어 비교의 기준으로 삼았다. 또한 이 소자는 기본적으로 Si 이중 δ 도핑 채널 MESFET의 구조에 $Si_{1-x}Ge_x$ 층을 추가한 것이므로 높은 함복 전압과 구동 전류, 작은 기생 capacitance등의 장점을 그대로 가지고 있다[5].

제안된 소자에 대한 모의 실험은 SILVACO사의 'ATLAS'를 이용하였고 SiGe층에서 정공의 이동도 모델은 'ATLAS'에 내장된 Si의 정공 모델을 이용하였다. 대부분의 소자 시뮬레이터에서 SiGe의 효과는 밴드갭의 변화만을 반영하고 이동도 모델은 따로 가지고 있지 않다. 이는 아직 SiGe에서의 검증된 이동도 모델이 없기 때문이다. 따라서 모의 실험 결과는 SiGe 층의 이동도 차이만큼의 가변성을 포함하게 된다.

III. 소자의 특성 분석

P형 SiGe을 채널로 이용하는 경우 가전자대에서 밴드갭 차이에 의한 밴드 오프셋이 나타나 정공에 대한 양자 우물이 형성된다. Si 분리층이 δ 도핑층에서 넘쳐나온 정공을 수용하면서 전위의 증가로 정공이 추가로 쌓이는 것을 어렵게 하는 반면에, SiGe층은 양자 우물을 형성하여 정공을 수용하므로 δ 도핑층에서 정공을 보다 많이 끌어 모을 수 있다. 따라서 전류흐름이 상대적으로 δ 도핑층보다 분리층에서 더 많아지므로 같은 농도의 정공이 전류 흐름에 기여할 때 Si 소자보다 더 많은 전류를 흘릴 수 있다.

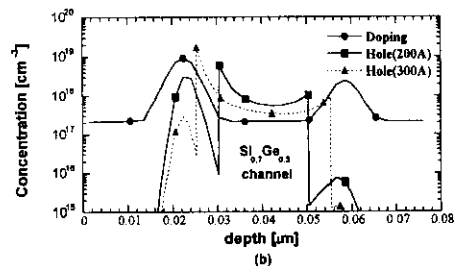
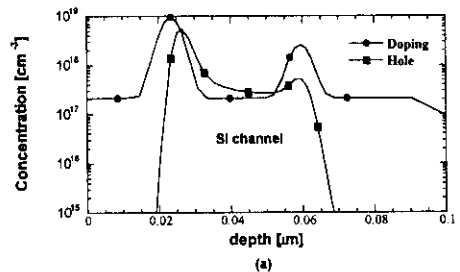


그림 2. (a)Si 채널 소자와 (b)SiGe 소자의 도핑 프로파일과 정공의 분포. 사각형은 SiGe 층의 두께가 200Å인 경우이고 삼각형은 SiGe 층의 두께가 300Å인 경우이다.

그림 2에 Si 채널 소자와 200Å Si_{0.7}Ge_{0.3} 채널 소자의 정공의 분포가 나타나 있다. SiGe 채널의 경우 형성된 양자 우물에 많은 정공이 모여 δ도핑층에 버금가는 정공이 분포함을 알 수 있다. 따라서 Si 채널에 비해 분리층에서의 전류흐름에 대한 기여가 훨씬 커진다. 특히 도핑 농도가 낮은 분리층의 이동도는 δ도핑층보다 크므로 Si 채널에 비해 더 큰 전류를 흘릴 수 있다. 그 결과가 그림 3에 나타나 있다.

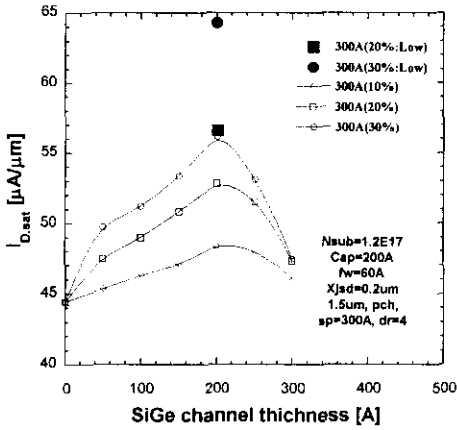


그림 3. SiGe 층의 두께와 Ge 구성비에 따른 포화 전류의 변화. 검은 사각형과 원은 분리층의 도핑 농도를 $5 \times 10^{16} \text{cm}^{-3}$ 로 낮춘 경우이다.

포화 전류를 증가시키는 또 하나의 방법은 SiGe층에서의 도핑 농도를 낮추어 이동도를 증가시키는 것이다. 그림 3에서 SiGe 채널은 포화 전류를 Si 채널에 비해 25% 정도 증가시키는 것을 볼 수 있다. 한편 정공의 이동도는 도핑 농도가 낮을수록 증가하므로 분리층의 도핑농도를 더 낮추었다면 전류를 더욱 증가시킬 수 있다. 그림 3에서 검은 원(Si_{0.7}Ge_{0.3})과 사각형(Si_{0.8}Ge_{0.2})으로 표시된 값이 분리층의 도핑 농도를 $5 \times 10^{16} \text{cm}^{-3}$ 로 감소시켰을 때의 포화 전류값이다. 이때 포화전류가 45% 까지 증가하는 것을 볼 수 있다. 도핑 농도를 더욱 감소시키면 이동도가 더 증가하므로 전류를 더 증가시킬 수 있겠지만 δ도핑층의 농도가 10^{19}cm^{-3} 이 넘는 상황에서 더 낮추기는 현실적으로 어렵다.

채널 길이가 1.5μm인 이중 δ도핑 Si n 채널 소자의 포화 전류가 92μA/μm이고 p 채널 소자의 포화 전류가 45μA/μm이므로 전류의 비는 2.05이다. 그러나 SiGe p 채널 소자를 이용하면 포화 전류가 65μA/μm로 증가하므로 n 채널 소자 전류에 대한 p 채널 소자의 전류비가 1.42가 되어 그 차이가 줄어들게 된다. 따라서 상보성 회로에서 균형있는 동작이 가능해진다.

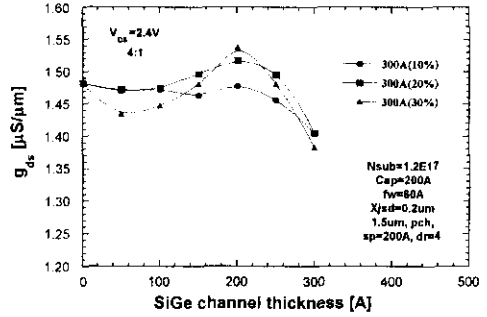


그림 4. SiGe 층의 두께와 Ge 구성비에 따른 channel conductance의 변화

그림 4에 나타난 출력 전도도를 살펴보면 포화전류가 증가할 때 같이 증가하는 일반적인 경향을 보이고 있다. 그러나 그 차이는 Si 채널에 비해 대부분 ±3% 정도의 범위에 있어 큰 변화는 없고 300Å 두께일 때 10% 정도 감소하였다. 따라서 SiGe 채널은 출력 전도도에는 큰 영향을 미치지 않는다는 것을 알 수 있다.

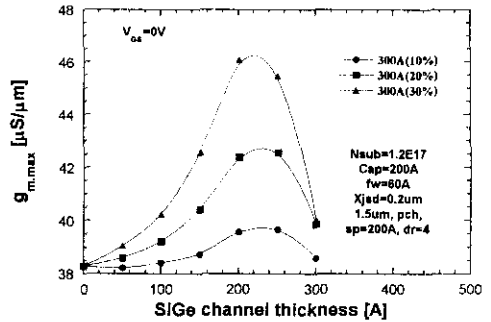


그림 5. SiGe 층의 두께와 Ge 구성비에 따른 transconductance의 변화

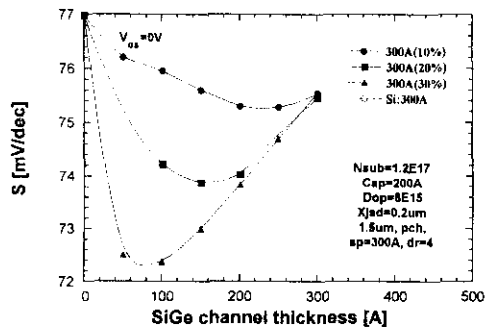


그림 6. SiGe 층의 두께와 Ge 구성비에 따른 subthreshold swing의 변화

그림 5와 6에는 transconductance와 swing이 나타나 있다. Transconductance는 포화 전류와 비슷한 경향을 따르고 있고 Si 채널에 비해 20% 정도 증가했다. Swing은 SiGe 채널이 증가함에 따라 감소하다가 다시 증가한다. Swing이 최소가 되는 채널 두께는 Ge 구성비가 증가하면서 감소하여 30%일 때는 100Å에서 최소값을 갖는다. 어느 경우에도 SiGe 채널 소자에서는 Si 채널 소자보다 swing이 작음을 알 수 있다.

molecular beam epitaxy," IEEE Electron Device Lett., vol. 15, No. 6, pp. 206-208, 1994.

- [5] 이찬호, 김동명, "이중 δ 도핑층을 이용한 Si 채널 MESFET의 성능 향상에 관한 연구," 전자공학회 논문집, 제34권 D편 제12호, pp.68-75, 1997.

IV. 결론

δ 도핑과 p형 SiGe를 이용하여 포화 전류를 크게 개선시킨 MESFET 구조를 처음으로 제안하였다. 이중 δ 도핑 p 채널 MESFET의 분리층에 SiGe층을 형성시키면 Si/SiGe 이종 접합의 가진자대에 양자 우물이 형성되어 더 많은 δ 도핑층의 정공이 SiGe층에 모이게 된다. 분리층은 도핑 농도가 낮아 정공의 이동도가 커서 전류 증가 효과가 매우 크다. SiGe 층의 두께와 Ge 구성비를 조절하여 $1.2 \times 10^{17} \text{cm}^{-3}$ 의 도핑 농도에서 200Å 두께의 $\text{Si}_{0.7}\text{Ge}_{0.3}$ 층을 이용한 경우 25%의 전류 증가 효과가 있었고 분리층의 도핑 농도를 $5 \times 10^{16} \text{cm}^{-3}$ 로 감소시키면 45%의 전류 증가 효과를 나타내었다. δ 도핑과 SiGe를 이용한 p 채널 MESFET은 n 채널 소자와 함께 상보성 회로에 이용하면 보다 균형있는 동작을 하여 회로의 성능을 향상시킬 것이다.

감사의 글

본 연구는 98년도 한국과학재단 핵심 전문 연구비의 지원으로 이루어졌습니다.

참고문헌

- [1] H.-J. Gossmann and E. F. Schubert, "Delta Doping in Silicon," Critical Reviews in Solid State and Material Sciences, vol. 18, No. 1, pp. 1-67, 1993.
- [2] A. C. G. Wood, A. G. O'Neil, P. J. Phillips, R. G. Biswas, T. E. Whall and E. H. C. Parker, "Transconductance and mobility of Si:B delta MOSFETs," IEEE Trans. Electron Devices, vol.40, No.1, pp.157-162, 1993.
- [3] 이찬호, "저온 변조 성장 기법을 이용하여 Sb가 δ 도핑된 다층 구조의 Si 분자선 박막 성장과 특성 분석," 전자공학회논문집, 제32권 A편 제12호, pp.142-148, 1995.
- [4] S. J. Wang, S. L. Lu, H. D. Chung, T. K. Carns, X. Zheng, and K. L. Wang, "A p-channel coupled delta-doped silicon MESFET grown by