

IMT-2000 망의 제어국에서 ATM 다중화/역다중화 회로 설계

이인환, 이남준, 오돈성

ETRI 무선통신망연구부 망연동기능연구팀

대전광역시 유성구 사서함 106

Tel:+82-42-860-6327, Fax : +82-42-860-6789, E-mail : ihlee@tdx.etri.re.kr

Design of ATM Mux/Demux Circuit in the BSC for IMT-2000 Network

In-Hwan Lee, Nam-Jun Lee, Don-Sung Oh

Mobile Switching Technology Section, ETRI

Yusong P.O. Box 106, Taejon, 305-600, Korea

Tel:+82-42-860-6327, Fax : +82-42-860-6789, E-mail : ihlee@tdx.etri.re.kr

Abstract -

In this paper, we describe the design of the ATM Mux/Demux circuit between BSC and MSC for IMT-2000 Network. This ATM Mux/Demux circuit could support 155Mbps optic interface with MSC. Using the CAM and DPRAM, this circuit performs ATM cell Mux/Demux functions in the BSC. MPC860SAR processor was used for the signaling with MSC in this design.

1. 서론

고속망의 발전에 따라 이동통신망에서 요구되고 있는 멀티미디어 서비스를 제공하기 위해 IMT-2000 망이 개발되고 있다. IMT-2000 망은 크게 교환국(MSC: Mobile Switching Center), 제어국(BSC: Base Station Controller) 그리고 기지국(BTS: Base station Transceiver System)으로 구성된다. 교환국으로는 ATM 교환기를 사용하였으며, 제어국은 교환국과 155Mbps optic 인터페이스로 연결되며, 기지국을 제어하는 기능을 수행한다.

본 논문에서 제안한 ATM 다중화/역다중화 회로는 원거리 교환국(MSC)에서 제어국(BSC)까지

송수신되는 ATM 셀의 물리계층 인터페이스 기능, 셀 버스를 통해서 수신되는 ATM 셀과 MPC860SAR 프로세서가 보낸 AAL5의 시그널링 셀을 다중화(Mux) 하여 물리계층을 통해 교환국으로 전송하는 다중화(Mux) 기능과 역으로 교환국으로부터 수신된 ATM 셀의 VPI/VCI를 latch 후 CAM의 VPI/VCI 열과 비교하여 MPC860SAR 또는 셀 버스쪽으로 전송하는 역다중화(Demux) 기능을 갖도록 설계하였다.

제 2 장에서는 IMT-2000 망 구성을 설명하였으며, 제 3 장에서는 ATM 다중화/역다중화 회로를 구성하는 MPC860SAR 프로세서, ATM Physical 인터페이스, CAM, DPRAM, Mux/Demux FPGA 등의 설계에 대해 자세히 설명하였고, 제 4 장에서 결론을 맺었다.

2. IMT-2000 망 구성도

IMT-2000 망은 크게 교환국(MSC), 제어국(BSC) 그리고 기지국(BTS)으로 그림 1과 같이 구성된다. 교환국은 ATM 교환기가 사용되며, 제어국은 교환국과 155Mbps optic 인터페이스로 연

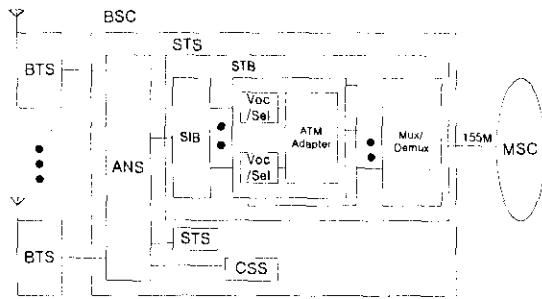


그림 1. IMT-2000 망 구성도

결된다. 제어국은 ANS(access Network Subsystem), STS(Selector and Transcoder Subsystem) 그리고 CSS(Call and Signal Subsystem)로 구성된다. STS는 SIB(Selector Interface Block), STB(Selector and Transcoder Block), ATM Adapter 그리고 ATM 다중화/역다중화(Mux/Demux) 회로로 구성된다. ATM 다중화/역다중화 보드는 4개의 ATM adapter 보드를 제어하도록 설계하였다. ATM adapter 보드는 교환국으로부터 내려오는 ATM 셀 형태의 AAL1 트래픽 데이터와 AAL5 시그널링 트래픽 데이터를 ATM Mux/Demux를 통해 받은 후, TDM으로 변환하여 Vocoder/Selector로 송신하고, 역으로 기지국에서 올라오는 TDM 데이터를 ATM 셀로 만들어 ATM Mux/Demux를 통해 교환국으로 전송하는 기능을 수행한다. ATM Mux/Demux는 IMT2000 망의 제어국에 있어서 ATM을 기반으로 하는 교환 및 전송방식을 지원하며, 교환국과 제어국 간의 ATM 셀을 다중화 및 역 다중화하는 기능을 수행하도록 설계하였다.

3. ATM Mux/Demux 회로 설계

ATM 다중화/역다중화(Mux/Demux) 회로는 AAL5 SAR 기능을 위한 MPC860SAR 프로세서, CAM, DPRAM, Mux/Demux FPGA, 물리계층 정합 칩 그리고 ATM 셀을 저장하는 FIFO로 그림 2와 같이 구성된다.

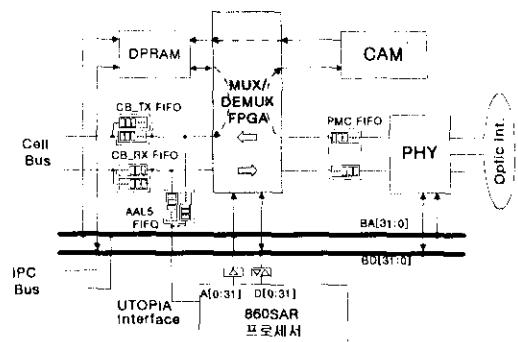


그림 2. ATM Mux/Demux 회로 구성도

3.1 MPC860SAR 프로세서

프로세서로는 ATM 교환기와의 시그널링을 위한 AAL5 SAR 기능과 보드 전체의 제어 기능을 동시에 처리하기 위해 MPC860SAR 프로세서를 사용하였다. MPC860SAR 프로세서는 프로세서의 특정 포트를 UTOPIA 버스로 할당하여 AAL type5의 ATM 셀을 분해 및 조립(SAR: Segmentation and Reassembly)하여 전송 할 수 있기 때문에 AAL5 SAR 기능을 위한 별개의 프로세서를 두지 않아도 되는 장점이 있다. 프로세서의 동작을 살펴보면, 우선 ATM Mux/Demux 보드가 ATM 교환국 쪽으로 신호 처리를 위해 보내야 할 패킷 데이터가 있을 경우, 프로세서는 셀을 53바이트 단위의 원하는 셀로 조립(Segmentation) 한 후 UTOPIA 버스를 통해서 셀 FIFO와 FPGA 그리고 물리계층을 거쳐 ATM 교환기 쪽으로 전송하도록 하였다. 반대로 교환기에서 시그널링 셀일 수신할 경우에는 CAM과 FPGA 애의하여 판별된 시그널링 셀들은 UTOPIA 버스를 통해 860SAR 프로세서에 전송되고, 860 SAR 프로세서에서 셀을 분해(Reassembly) 하도록 하였다.

또한 기본 관리 기능을 수행하기 위한 정합을 위하여 1개의 UART 채널을 통하여 RS-232와 연결되어 비동기 통신을 제공하도록 설계하였다.

3.2 CAM & DPRAM

교환국에서 수신한 셀을 ATM adapter 보드로 전송 할 때 3 바이트의 ATM 셀 라우팅 Tag의 추가 및 VCI/VPI 변환을 하기위해 CAM(content-Addressable Memory)과 DPRAM을 사용하였다. 사용한 MU9C4320L ATMCAM은 $4096 \times 32\text{bit}$ Content - Addressable Memory로서 32 비트의 데이터 스트림을 비교하여 그 데이터 스트림이 저장된 content address를 FPGA에 알려준다. CAM과 DPRAM의 동작을 살펴보면, 우선 교환국에서 수신되는 53 바이트의 표준 ATM 셀에서 4 바이트의 셀 헤드 부분을 래치하여 CAM의 데이터 포트를 통하여 비교하고, 그 비교 결과가 match 되면 해당 커넥션의 DPRAM base 어드레스를 FPGA로 넘겨 준다. DPRAM base 어드레스를 넘겨 받은 FPGA는 원하는 3byte의 셀 버스 라우팅 tag을 추가하고, VPI/VCI 4byte를 전환한 56 바이트의 ATM 셀을 셀 버스로 전송하도록 하였다.

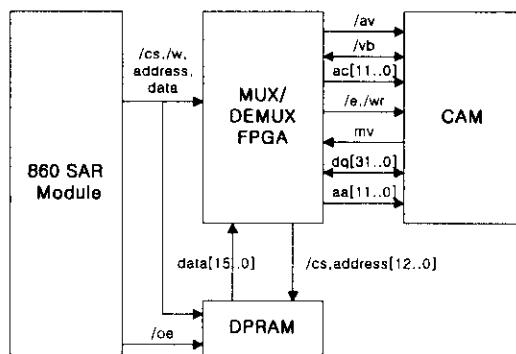


그림 3. CAM과 DPRAM의 프로세서 인터페이스
블록도

그림 3 에서는 CAM과 DPRAM의 블록도를 나타낸다. CAM의 주요 신호들을 자세히 살펴보면, /av 는 hardware control 시 ac[11..0]가 address(/av=0)인지 또는 control(/av=1)인지 선택하는 신호이다. /wr 은 hardware control 시 dq[31..0]의 write(/wr=0) 또는 read(/wr=1)를 선택한다.

/mv 는 compare cycle 이 끝난 후 CAM array나 VP table에 유효한 match(/mv=0)가 있음을 나타내고, match 되는 active address aa[11..0]을 출력한다. CAM은 제어 방법에 따라 S/W 제어 모드와 H/W 제어 모드가 있다. 모드의 선택은 CAM의 control register FR26-27(H/W=00, S/W=11)에 의하여 결정된다. 본 회로에서는 실시간성이 요구 되기 때문에 H/W 제어 모드를 사용하였다. CAM 내부의 content 메모리에는 상위 블록에서 커넥션을 할당 받은 VPI/VCI를 설정하고, 또한 DPRAM도 해당 커넥션의 base 번지에 새롭게 변경 될 헤드를 저장한다.

3.3 ATM Mux/Demux FPGA 및 셀 버스 정합

ATM Mux/Demux 보드에 있어서 FPGA는 우선 셀 버스를 통해서 수신되는 ATM 셀을 라운드로빈 방식으로 FIFO에 저장하고, MPC860SAR 프로세서가 보낸 AALS의 시그널링 셀이 저장된 FIFO 와의 패스를 다중화(Mux) 하여 물리계층을 통해 교환국으로 전송하도록 하였다. 역으로 교환국으로부터 수신된 ATM 셀의 VPI/VCI를 latch 후 CAM의 VPI/VCI 열과 비교하여 MPC860 SAR 쪽으로 스위칭하거나, 또는 셀 버스 쪽으로 스위칭 하는 역다중화(demux) 기능을 하도록 설계하였다. 역다중화 시 860SAR의 UTOPIA 버스로 가는 셀은 그대로 보내고, 셀 버스로 가는 셀은 라우팅 tag을 추가하고, VPI/VCI를 변환하여 송신한다.

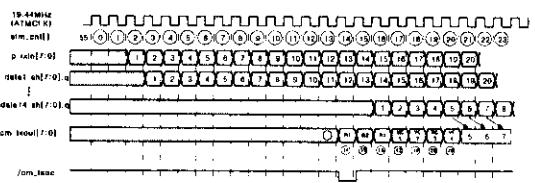


그림 4. ATM Mux/Demux 회로의 셀 버스 정합
타이밍도

그림 4 에서는 ATM Mux/Demux 회로의 셀 버스 정합 타이밍도를 나타낸다. 여기서 Statecnt 값은 FPGA 내부에서 돌아가는 타이밍 카운트 값으로 이 카운트 값에 따라 셀을 수신하고, 송신하도록 하였다. 물리계층 정합 FIFO에서 수신되어 FPGA로 들어오는 ATM 셀(p_rxin[7:0])을 14 번 동안 쉬프트 시켰고, 쉬프트 하는 동안 CAM과 DPRAM을 이용하여 statecnt 가 14~16 까지는 라우팅 택 3 바이트를, statecnt 가 17~20 까지는 변경된 VPI/VCI를 만들어 셀 버스로 송신한다.

Cell 버스 블록은 다수개의 ATM adapter 와 ATM 셀을 주고 받는 버스로서, ATM Mux/Demux에서 ATM adapter로 데이터를 보낼 때는 항상 broadcasting 을 수행하고 ATM adapter 보드는 라우팅 헤드를 비교하여 수신하도록 하였다. 한편 ATM adapter 보드에서 ATM Mux/Demux 보드로 셀을 전송할 경우에는 라운드 로빈 방식으로 다수 개의 ATM adapter 보드에서 수신되는 셀을 물리계층으로 전송 할 수 있도록 셀 버스를 설계하였다.

3.4 ATM Physical 정합

ATM 의 물리계층(Physical layer) 정합을 위해 PM5346 을 사용하였으며, PM5346 의 CPU 인터페이스는 MPC860SAR 과 8 비트 데이터로 정합시키고, 155Mbps 시리얼 ATM 송수신 채널은 Optic 드라이버 모듈을 통해서 ATM 교환기의 UNI 포트와 정합 할 수 있도록 설계하였다. 8 비트의 ATM Tx 데이터와 Rx 데이터는 물리계층의 FIFO 를 통해서 UTOPIA 버스 인터페이스를 하도록 설계하였다.

4. 결론

본 논문에서는 IMT-2000 망의 제어국(BSC)을 구성하는데 있어서 필요한 원거리 교환국(MSC)과의 ATM 셀을 송수신 하기 위한 물리계층 인터

페이스 기능, 셀 버스를 통해서 수신되는 ATM 셀을 MPC860SAR 프로세서가 보낸 AAL5 의 시그널링 셀을 다중화(Mux) 하여 물리계층을 통해 교환국으로 전송하는 다중화(Mux) 기능, 교환국으로부터 수신된 ATM 셀의 VPI/VCI 를 latch 후 CAM 의 VPI/VCI 열과 비교하여 MPC860 SAR 또는 셀 버스쪽으로 전송하는 역다중화(Demux) 기능을 갖도록 ATM 다중화/역다중화 회로를 설계하였다.

설계한 ATM 다중화/역다중화 회로는 IMT-2000 망 뿐만 아니라 향후 ATM 망에서 PSTN 망과의 정합을 위한 회로로도 사용 될 수 있는 구조를 갖도록 하였다.

참고문헌

- [1] ITU-T Recommendation I.361 "B-ISDN ATM Adaptation Layer(AAL) Specification" , March 1993.
- [2] ITU-T Recommendation I.362, "B-ISDN ATM Adaptation Layer(AAL) Function description" , March 1993.
- [3] ITU-T Recommendation I.363, "B-ISDN ATM Adaptation Layer(AAL) Specification" , March 1993.
- [4] PM5346 S/UNI-155-LITE User's Manual, PMC-Sierra, Inc. Issue6: March, 1996
- [5] Power QUICC MPC860 User's Manual, Motorola 1996
- [6] MPC860SAR Communication Controller Supplement to the MPC860 Power QUICC User's Manual, Motorola December, 1997
- [7] 860SAR-API User's Guide, Motorola Version 2.0 March, 1997
- [8] MU9C4320L ATMCAM Preliminary Data Sheet, MUSIC Semiconductors Rev.1 January, 1998