

다이얼-업 인터넷 서비스를 위한 교환 가상 회선 기반의 프레임 릴레이 액세스 시스템

박명아, 이현우
한국전자통신연구원 지능망연구부

Switched Virtual Circuit-based Frame Relay Access System for Dial-up Internet Services

Myung Ah Park*, Hyun Woo Lee
Intelligent Network Department, ETRI

Abstract

Most existing FRADs support only permanent virtual circuit-based frame relay services. But several applications such as intranets, desktop video conferencing, remote access and voice applications typically do not require the dedicated bandwidth capabilities of PVCs because connections are only occasionally needed. So it drives the need of switched virtual circuit-based FRADs which offer potential cost savings associated with dynamic bandwidth on demand connectivity.

In this paper, we describe Frame Relay Network Access System(FNAS) that provides switched virtual circuit-based frame relay access for dial-up Internet services. The hardware configuration, software architecture and call processing flow of FNAS is explained.

1. 서론

프레임 릴레이 망을 통해 원격지를 TCP/IP 호스트가 있는 본사로 링크하는 전통적인 방법은 표준 라우터 모델을 사용하는 것이다. TCP/IP 워크스테이션 혹은 PC는 이더넷 LAN을 통해 IP 라우터에 연결된다. 라우터의 기능은 이더넷으로부터 입력되는 각각의 IP 패킷을 프레임 릴레이로 인캡슐레이션한 후 그것을 프레임 릴레이망상으로 전달하는 기능을 한다. 이러한 접근 방법에서는 원격 PC에 LAN 네트워크 인터페이스 카드가 설치되고 PC를 라우터로 연결하기 위해 이더넷 혹은 토근링 케이블이 사용된다. 그러나 이러한 모델을 작은 규모의 사이트에 적용한다면 상당한 비용 낭비를 초래할 것이다. 이러한 이유로 영구적인 연결이 요구되지 않는 응용들을 위한 비용 절감

의 대안으로서 FRAD가 다이얼-업 라우터 역할에 사용되고 있다. FRAD는 PC의 직렬 포트로부터 SLIP 혹은 PPP 트래픽을 받아들여 RFC1490 프레임 릴레이로 재포맷하는 기능을 수행한다.

그러나 최근 또 다른 대안으로 동적 대역할당으로 인한 비용 절감을 제공하는 프레임 릴레이 SVC가 개발이 촉구되고 있다. SVC는 호 설정시에 CIR(committed information rate)과 같은 throughput 파라미터를 이용하여 진정한 동적 대역 할당 서비스를 제공한다. 이로 인해 사용자들은 자신이 사용하려는 응용에 적합한 개선된 서비스를 이용할 수 있게 된다. SVC를 사용하여 Any-to-any 연결이 프레임 릴레이망상에서도 구현될 수 있으며, 이로 인해 원격 사용자 혹은 응용들간의 동적 연결이 가능하게 되었다.

본 논문에서는 SVC 기반의 프레임 릴레이 네트워크상에 다이얼-업 인터넷 서비스를 제공하는 대용량 통신처리시스템(AICPS:Advanced Information Communication Processing System)의 서브시스템인 FNAS에 대해 언급한다. 2절에서는 AICPS의 개관을 살펴 본다. 3절에서는 FNAS의 하드웨어 구성과 소프트웨어 구조에 대해 설명하고, 4절에서는 FNAS에서의 호 처리 흐름에 관해 언급한다. 마지막으로 5절에서는 본 논문의 결론을 맺는다

2. AICPS

AICPS는 고품질, 대규모의 통신처리시스템으로 자동 과금 관리, 멀티미디어 정보 검색, 인터넷, 프레임 릴레이, ATM과의 인터워킹 기능 등 다양한 서비스를 지원한다. AICPS는 쉽게 확장 혹은 축소될 수 있는 유연한 구조를 가지고 있다.

AICPS의 구성은 그림 1에서 보는 바와 같이 몇 개의 액세스 서브 시스템과 이들을 상호 연결하는 고속 스위칭 시스템(HSSF:High-Speed Switching Fabric)으로 이루어진다. HSSF는 고속 공통 버스 기술에 기반

을 둔 시스템으로서 액세스 서브시스템간 연결 중심형 데이터 통신을 제공한다. 각 서브시스템의 기능을 살펴 보면 다음과 같다.

운영 관리 시스템(OMC:Operation and Management Center)는 AICPS 의 액세스 서브시스템과 HSSF 를 관리하는 중앙 관리 서버로서의 기능을 수행하고, 전화망 액세스 서브시스템(TNAS: Telephone Network Access Subsystem)은 전화망 상의 사용자들을 위한 인터페이스 기능을 제공한다. INAS 는 ISDN 가입자를 위한 인터페이스 기능을 담당하며, KNAS 는 인터넷 액세스 기능을 수행한다. 마지막으로 본 논문에서 언급하는 FNAS 는 PC 의 직렬 포트로부터 입력되는 PPP 혹은 SLIP 트래픽을 입력받아 RFC1490 프레임 릴레이로 재포맷화하는 기능을 수행하는 프레임 릴레이 액세스 서비스를 제공한다.

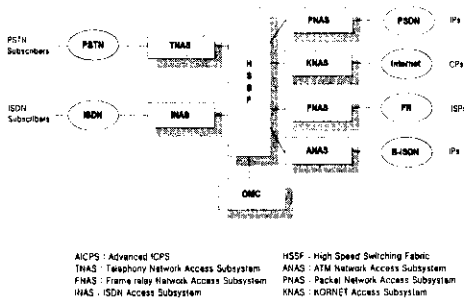


그림 1 AICPS 의 구성

3. FNAS

3.1 FNAS 의 하드웨어 구성

FNAS 의 하드웨어는 고속 스위칭 시스템 인터페이스 보드(HSNA : High-Speed Network Adapter), 프레임 릴레이 서비스 처리 보드(FSPA :Frame relay Service Processing board Assembly), 그리고 프레임 릴레이 망 정합 보드(FNIA :Frame relay Network Interface board Assembly)의 세 개 보드로 구성된다. HSNA 는 HSSF 로의 100Mbps TAXI 인터페이스를 제공하며, FSPA 에 의해 전송되는 데이터에 HSSF 내 스위칭에 사용되는 라우팅 프로토콜에 따라 규정된 패킷 헤더를 추가하는 기능을 수행한다. FSPA 는 사용자 연결에 대한 서비스를 제어한다. FSPA 는 마스터 보드로서 HSNA 를 초기화하고, HSNA 의 상태를 감시한다. FNIA 는 프레임 릴레이 인터페이스를 위한 보드로 두 개의 직렬 포트를 가지며 최대 2,048Mbps 의 속도를 처리할 수 있다. 이 보드들간 통신은 인터럽트 기반 공유 메모리를 이용하여 수행된다.

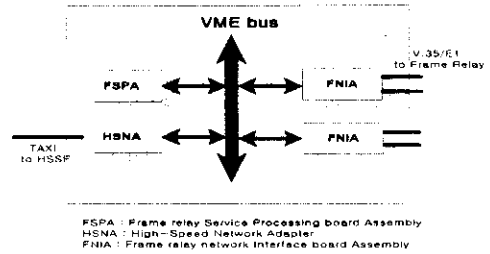
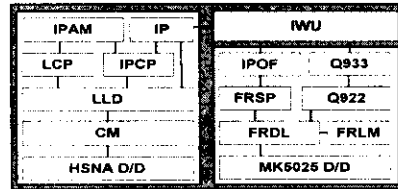


그림 2 FNAS 의 하드웨어 구성

3.2 FNAS 의 소프트웨어 구조

FNAS 의 소프트웨어는 그림 3에서 보는 바와 같이 가입자 정합 모듈(SIM:Subscriber interface module), 프레임 릴레이 인터페이스 모듈(FRIM : Frame relay interface module), 그리고 이 두 모듈간 통신을 제공하는 인터워킹 모듈(Interworking module)의 세 개 모듈로 구성된다. SIM 과 FRIM 은 각각 FSPA 와 FNIA 상에서 수행되며, 인터워킹 모듈은 두 모듈상에 분산되어 있다.



HSNA - High-Speed Network Adapter
 CM - Connection Management
 LLD - Link Layer Driver
 LCP - Link Control Protocol
 IP - Internet Protocol
 IPOF - Internet protocol Control Protocol
 IPAM - IP address Manager
 IWU - InterWorking Unit
 IPOF - IP over Frame Relay
 FRSP - Frame Relay Service Provider
 FRLM - Frame Relay Link Management
 FRDL - Frame Relay Data Linker

그림 3 FNAS 의 소프트웨어 구조

가. 가입자 정합 모듈

가입자 정합 모듈은 PSTN 혹은 ISDN 가입자로부터 요구되는 호를 처리하며, PPP 서버의 역할을 수행한다. FNAS device driver 는 입출력 데이터를 HSSF 내에서 사용되는 프레임 형식의 프로토콜 데이터 유닛으로 재포맷한 후 저 수준의 서비스 프리미티브를 사용하여 내부 라우팅 프로토콜을 따라 생성된 프레임 임을 목적지 네트워크 액세스 서브시스템으로 전달한다.

CM 블록은 HSNA device driver 가 제공하는 서비스 프리미티브를 사용하여 가입자로의 연결 즉, TNAS 와 INAS 상의 가입자 연결을 관리하는 기능을 수행한다. 일단 CM 블록에 의해 연결이 설정되면 LLD 블록은 PPP 프레임 송수신하는 기능을 수행한다. LLD 블록은 가입자로부터 입력된 PPP 프레임을 프로토콜 유형에 따라 LCP 블록, IPCP 블록, IP 블록으로 분배하는 기능을 수행한다. 또한 LLD 블록은 TNAS 와 INAS 로부터 입력되는 통신 신호를 분석하여 FNAS 내부 신호로 바꾸는 역할을 수행한다.

LCP 블록은 인캡슐레이션 포맷 옵션 자동 협상, 다양한 크기의 패킷 처리, 링크 기능 동작 감시, 링크 절단 등 RFC1331 가 규정하는 기능을 수행한다. 일단 LCP 블록에 의해 PPP 링크 구성이 완료되면, IPCP 블록을 통해 IP 주소 협상이 시작된다. IPCP 블록은 PPP 상의 IP 설정 및 구성, Van Jacobson IP 헤더 압축 사용에 관한 협상 등 RFC1332 에서 규정하는 기능을 수행한다. 하나의 IP 주소가 가입자에게 할당되면, IP 데이터그램 전송이 시작되며, 이 때 IP 블록은 인터넷 프로토콜기능을 수행한다.

나. 인터워킹 모듈

인터워킹 모듈은 FRIM 으로 SVC 설정과 종료요를 요구한다. 또한 IP 데이터그램을 RFC1490 프레임 릴레이로 부분적 재포맷하는 기능을 한다. 이러한 기능을 수행하기 위해 인터워킹 모듈은 목적지 X.121 주소, 데이터 링크 연결 식별자(DLCI:Data Link Connection Identifier), 호 종료율 위한 age, committed information rate, 하나의 DLCI 에 속하는 PPP 연결의 수 등의 정보를 포함하는 하나의 테이블을 관리한다. 또한 인터워킹 모듈은 FSPA 보드와 FNIA 보드상에 분산되어 있기 때문에 Dual port RAM 을 이용하여 SIM 과 FRIM 간의 모듈간 통신을 제공하기 위한 표 1 과 같은 프리미티브를 제공한다.

다. 프레임 릴레이 망 정합 모듈

FRIM 은 프레임 릴레이 SVC 설정과 해제 및 IP 데이터그램을 프레임 릴레이 망으로 전송하는 기능을 수행한다. IPOF 블록은 SIM 으로부터 데이터를 수신한 후 남은 RFC1490 기능을 수행하여 생성된 프레임은 FRSP 블록으로 전달한다. FRSP 블록은 DLCI 에 따라 프레임 릴레이 망으로 출력되는 데이터 트래픽에 대한 폭주 제어를 수행한다. FRDL 블록은 FRSP 블록으로부터 수신된 프레임에 대한 Frame Check Sequence 를 생성하고, MK5025 device driver 를 통해 프레임 릴레이 프레임을 네트워크로 전송한다. 또한 FRDL 블록은 네트워크로부터 입력되는 프레임에 대한 여러 검사를 수행한 후, 오류가 없는 프레임에 한하여 DLCI 에 따 및 Q922 블록은 각각 프레임 릴레이 SVC 처리를 위한 ITU-T Q.933 과 Q.922 의 기능을 수행한다.

표 1 모듈간 통신을 위한 프리미티브

| 서비스 프리미티브 | 파라미터 | 설명 |
|----------------|-------------------|--|
| SEND_DATA | DLCI, IP_pkt | SIM 이 IP 데이터그램을 프레임 릴레이망(FRIM)으로 전송하기 위해 사용하는 프리미티브 |
| Q933_CONN_REQ | ref, X121 address | SIM 이 FRIM 으로 SVC 설정을 요구하기 위해 사용하는 프리미티브, ref 는 SIM 에서 사용하는 호 식별자 |
| Q933_CONN_CONF | ref, port | FRIM 이 SIM 으로 프레임 릴레이 망에 연결된 목적지로 SVC 가 설정되었음을 지시하기 위한 프리미티브, port 는 FNIA 의 port 식별자 |
| Q933_CLEAR_REQ | ref | SIM 이 FRIM 으로 ref 로 식별되는 SVC 에 대한 해제를 요구하기 위해 사용하는 프리미티브 |
| Q933_CLEAR_IND | ref, cause | FRIM 이 SIM 에게 SVC 가 FRIM 에 의해 해제되었음을 지시하기 위한 프리미티브, cause 는 SVC 해제 원인 표시자 |

4. 호 처리 흐름

프레임 릴레이 SVC 기반 다이얼-업 인터넷 서비스를 위한 FNAS 내 호처리 흐름은 전화 호 설정 단계, PPP 링크 설정 단계, Q.933 호 설정 단계, IP 데이터그램 전송 단계, PPP 링크 종료 단계, PPP 링크 종료 단계, 전화 호 종료 단계, 그리고 Q.933 호 해제 단계로 구성된다.

전화 호 설정 단계에서는 사용자가 TNAS 에 액세스하고, AICPS 내부 연결을 설정하기 위해 2 절에서 살펴보았던 TNAS 와의 인터워킹이 발생한다. 전화 호 설정 단계가 완료되면 PPP 링크 설정 단계가 시작된다. 이 단계에서는 LCP 를 통해 PPP 링크 협상이 이루어진다. 링크 협상이 완료되면, IPCP 를 통해 IP 주소가 협상된 Link 상에 할당된다. 이후로 FNAS 는 사용자로부터 IP 데이터그램을 수신할 수 있는 상태가 된다. FNAS 가 사용자로부터 프레임 릴레이 망에 아직 SVC 가 설정되지 않은 목적지 주소를 갖는 IP 데이터그램을 수신하면, Q.933 호 설정 단계가 시작된다. 만일 프레임 릴레이 연결이 성공적으로 설정되면, IP 데이터그램 전송 단계로 넘어간다. IP 데이터그램 전송 단계에서 FNAS 는 IP 데이터그램을 RFC1490 에 따라 하나의 프레임 릴레이 프레임으로 재포맷하며, 혼잡 제어를 수행한다. FNAS 는 사용자의 입력이 일정 기간 동안 발생하지 않는 경우에 aging 메커니즘을 이용하여 SVC 종료를 수행한다. 만일 Q.933 SVC 종료를 위한 시간이 만료되기 이전에 사용자가 PPP 링크 절단을 요구하면, PPP 링크 해제 단계가 시작된다. 만일

