

다치-뉴로 논리 모델의 구성

The Structure of Multi-valued Neuro Logic Model

정 환 목, 박 미 경, 김 두 완
대구효성가톨릭대학교 전자정보 공학부
Chung Hwan Mook, Park Mee Kyeong, Kim Doo Ywan
Faculty of Electronics & Information Engineering,
Catholic University of Taeguhyosung

요 약

본 논문은 다치논리와 신경망을 융합한 다치 뉴로 모델을 제안한다. 다치논리를 이용하여 다치 연산을 위한 알고리즘을 제안하고, 다치-OR, 다치-AND, 다치-NOT 회로를 이용한 다치 뉴로 시스템을 구성하고, 모의실험을 통하여 확인하였다.

1. 서론

신경 회로망은 인간의 뇌구조를 모방하여 구성된 네트워크로 학습이 가능하며, 학습에 의해 얻어진 정보를 네트워크내의 뉴런들의 시냅스에 저장시킬 수 있다. 학습이란 주어진 목적에 맞게 각 네트워크들 간의 연결 강도를 조정하는 것을 말한다. 신경망은 자기 학습과 병렬 처리 구조를 이용하여 패턴 인식이나 불완전한 데이터를 기초로 한 지식 처리, 적응 학습 등에 많이 이용되고 있다[4].

일반적인 선형 신경 회로망 모델은 입력 벡터의 요소와 연결 강도를 곱한 값과 임계값을 비교하여 출력을 얻지만, 다치 신경 회로망 모델은 입력 벡터 요소와 연결 강도의 곱에 MAX, MIN 연산을 수행한 결과와 임계값을 비교하여 출력을 얻고 있다[5,6]. 이러한 다치 신경 회로망 모델은 3치의 입력값으로 MAX, MIN 연산을 하여 아날로그 출력을 얻고, 이것을 양자화하여 2치 출력을 얻어 교사 입력과 비교하여 오차를 줄이는 방법으로 학습을 수행한다. 그러나, 출력이 2치가 아닌 다치 출력이 요구되는 문제에는 기존의 다치 신경 회로망 모델이나 역전파 신경 회로망 모델로는 학습을 수행할 수가 없다. 왜냐하면, 역전파

신경 회로망 모델은 시그모이드 함수를 응답 함수로 사용하므로 0과 1 사이의 값만이 출력된다.

따라서 본 논문에서는 다치 논리 함수를 이용하여 다치-뉴로 논리 시스템을 구성하여 출력을 양자화 하지 않고 입력과 출력을 모두 다치로 하는 새로운 학습 알고리즘을 제안한다.

2. 다치 논리 함수

2.1 다치 논리 함수 정의

다치 논리 함수에서 사용되는 성질은 다음과 같다[2,8].

- ① $A = A + AB$
- ② $A = PA (P = M \ominus 1)$
- ③ $A(B + C) = AB + AC$
- ④ $(A + B)' = A' \cdot B'$
- ⑤ $(A \cdot B)' = A' + B'$

다치 논리 함수의 표준형에는 곱의 합(Sum of Product)과 합의 곱(Product of Sum)이 있는데[1], 본 논문에서는 곱의 합 성질을 사용한다.

$$f(X_1, X_2, \dots, X_n) = \sum(a_1, a_2, \dots, a_n) \frac{a_1 a_1}{X_1} \cdot \frac{a_2 a_2}{X_2} \dots \frac{a_n a_n}{X_n}$$

$$X = \begin{cases} P & : X_i = a_i \text{ 일때} \\ 0 & : X_i \neq a_i \text{ 일때} \end{cases}$$

임의의 양의 정수 m에 대하여

$$Z_m = \{0, 1, \dots, m-1\}$$

을 법-m(Modulo-M)에 관한 정수환(the ring of integers modulo m)이라 하고,

$$P = m - 1$$

이라 놓자. 이때 함수

$$f: Z_m^n \rightarrow Z_m$$

$$(x_1, \dots, x_n) \mapsto f(x_1, \dots, x_n)$$

를 n변수 m치 다치 논리 함수라 한다.

이를 진리표로 표시하면 <표1>과 같은 형태가 된다.

[표 1] n변수 m치 다치 논리 함수의 진리표

x_1	x_2	...	x_n	f
0		...	0	k_1
0		...	1	k_2
0		...	2	
		...		
p	p	...	p	$k_{(p+1)^n}$

$(Z_m)^n$ 에서 하나의 교차점 $x(a_1, a_2, \dots, a_n)$ 이 Z_m 의 k_a 값에 사상되었다고 할 때 f_{k_a} 는

$$f_{k_a} = k_a \left(\frac{a_1 a_1}{X_1} \cdot \frac{a_2 a_2}{X_2} \dots \frac{a_n a_n}{X_n} \right) = k_a \cdot \prod_{i=1}^n \frac{a_i a_i}{X_i}$$

단, $1 \leq k_a \leq p$ 로 표현할 수 있다.

몇 개의 정점이 임의의 값에 사상된 다치 논리 함수는

$$f = \sum f_1 + \sum f_2 + \dots + \sum f_p = \sum_{i=1}^p \sum f_i$$

와 같이 다항 함수로 표시된다.

2.2 다치 논리 함수 구성

[표 2-1]은 2변수 (X_1, X_2) 가 3치 $(0, 1, 2)$ 를 갖는 경우의 MAX 연산 결과를 나타낸 것이다.

[표 2-1] 2변수 3치인 경우의 MAX 연산 결과

$X_2 \backslash X_1$	0	1	2
0	0	1	2
1	1	1	2
2	2	2	2

이것을 논리식으로 나타내면 다음과 같다.

$$Y = 0 \left(\frac{00}{X_1 X_2} \right) + 1 \left(\frac{01}{X_1 X_2} + \frac{11}{X_1 X_2} \right) + 2 \left(\frac{02}{X_1 X_2} + \frac{22}{X_1 X_2} \right)$$

[표 2-2]는 2변수 (X_1, X_2) 가 3치 $(0, 1, 2)$ 를 갖는 경우의 MIN 연산 결과를 나타낸 것이다.

[표 2-1] 2변수 3치인 경우의 MIN 연산 결과

$X_2 \backslash X_1$	0	1	2
0	0	0	0
1	0	1	1
2	0	1	2

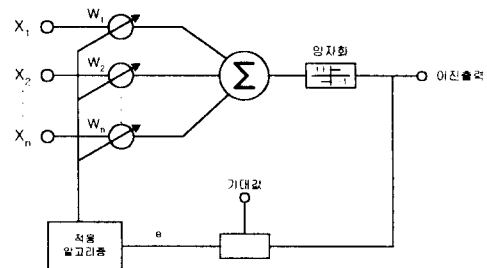
이것을 논리식으로 나타내면 다음과 같다.

$$Y = 0 \left(\frac{00}{X_1 X_2} + \frac{02}{X_1 X_2} \right) + 1 \left(\frac{11}{X_1 X_2} + \frac{12}{X_1 X_2} \right) + 2 \left(\frac{22}{X_1 X_2} \right)$$

3. 다치 신경 회로망 모델

3.1 일반적인 다치 신경 회로망 모델

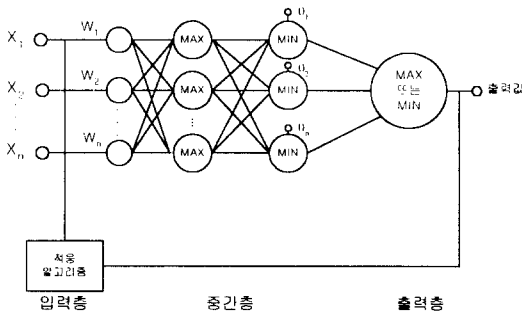
일반적인 다치 신경 회로망 모델은 [그림 1]과 같다[4].



[그림 1] 일반적인 다치 신경 회로망 모델

3.2 제안된 다치-뉴로 논리 모델

본 논문에서 제안한 다치-뉴로 논리 모델은 [그림 2]와 같다.



[그림 2] 다치-뉴로 논리 모델

3.3 다치-뉴로 논리 모델의 학습 알고리즘

다치-뉴로 논리 모델의 학습 알고리즘은 다음과 같다[7].

[단계1] 네트워크의 상태를 결정하는 연결강도 w_j 를 초기화한다.

[단계2] 학습 패턴을 설정한다.

[단계3] 중간 노드의 값 h_j 를 계산한다.

① 입력 노드들에 대해 그것을 연결하는 가중치를 w_1, w_2, \dots, w_n , 입력값을 x_1, x_2, \dots, x_n 이라면, 입력값과 가중치들의 쌍으로 표현한다.

$$[x_1, w_1], [x_2, w_2], \dots, [x_n, w_n]$$

위의 쌍들의 첫 번째 요소의 값들에 의해 재배열한다.

$$[x'_1, w'_1], [x'_2, w'_2], \dots, [x'_n, w'_n]$$

$$\text{단 } x'_1(x) \leq x'_2(x) \leq \dots \leq x'_n(x)$$

② 서로 이웃하는 배열 요소 값들간의 차이 q_1, q_2, \dots, q_n 를 생성한다.

$$q_1 = x'_1(x)$$

$$q_j = x'_j(x) - x'_{j-1}(x)$$

$$\text{for } j = 2, 3, \dots, n$$

③ 가중치들의 합 s_1, s_2, \dots, s_n 를 생성한다.

$$s_j = \sum_{i=1}^n w'_i$$

④ 임계값을 결정한다. $j=1, 2, \dots, n$ 에 대해

만일 $s_j < 1$ 이면, $S'_j = 0$

만일 $s_j \geq 1$ 이면, $S'_j = 1$

⑤ 중간 노드의 값 h_j 를 계산한다.

$$h_j = \bigvee_{i=1}^n (\sum_{i=1}^n q_i S'_i)$$

[단계4] h_j 와 θ_j 를 이용하여 중간층 노드 출력 h'_j 를 계산한다.

$$h'_j = h_j \wedge \theta_j$$

[단계5] 중간층 노드 출력 h'_j 를 이용하여 출력층 노드를 계산한다.

$$o = \bigvee_{j=1}^n h'_j \quad \text{또는} \quad o = \bigwedge_{j=1}^n h'_j$$

[단계6] 학습 패턴의 목표출력 T 와 실제 출력 o 로부터 오차 E_k 를 계산한다.

$$E_k = \frac{1}{2} \sum_{j=1}^n (T - o)^2$$

[단계7] 중간층 연결강도를 다음과 같이 계산한다.

$$\Delta W_{ij} = W_{ij} + \varepsilon \cdot f(E_k)$$

$$\text{단, } f(E_k) = \frac{1}{1 + \exp(-E_k)}$$

[단계8] 다음 패턴을 학습시킨다.

[단계9] 모든 학습 패턴에 대하여 전부 학습할 때까지 단계 2로 되돌아간다.

[단계10] 학습의 반복횟수를 계산한다.

[단계11] 학습의 반복횟수가 제한횟수보다 작으면 단계2로 되돌아간다.

[단계12] 학습을 종료한다.

4. 실험 및 결과

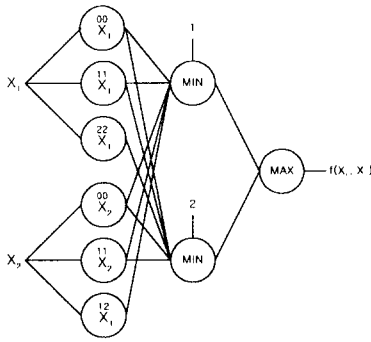
본 논문에서 제안된 방법의 유용성을 보이기 위해 2변수 환경하에서 최대·최소값을 결정하는 문제에 대해 실험하였다.

[표 3]의 Karnaugh도를 만족하는 다치 논리 함수를 식으로 나타내면 다음과 같다.

[표 3] 2변수 함수 $f(x_1, x_2)$ 의 예

$x_2 \backslash x_1$	0	1	2
0	2	1	0
1	1	2	2
2	0	1	0

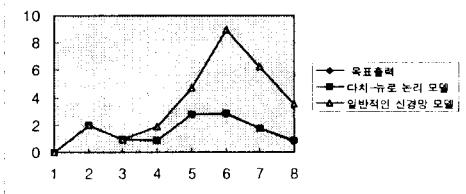
$$f(x_1, x_2) = 1 \left(\begin{matrix} 11 & 00 \\ x_1 & x_2 \end{matrix} + \begin{matrix} 00 & 11 \\ x_1 & x_2 \end{matrix} + \begin{matrix} 11 & 22 \\ x_1 & x_2 \end{matrix} \right) + 2 \left(\begin{matrix} 00 & 00 \\ x_1 & x_2 \end{matrix} + \begin{matrix} 12 & 11 \\ x_1 & x_2 \end{matrix} \right)$$



[그림 3] 다치-뉴로 논리 모델

[그림 3]은 2변수 3치 논리 함수에 관한 MVL 구조를 바탕으로 한 다치-뉴로 논리 모델을 나타낸 것이다.

실험 방법에서 입력층 노드의 개수를 2, 중간층 노드의 개수를 2, 출력층 노드의 개수를 1로 하였다. 입력층과 중간층 노드 사이의 연결 강도는 0.5로 하고, 학습을 ϵ 은 0.001, 오차의 한계는 0.005로 했다.



[그림 4] 다치-뉴로 논리 모델과 일반적인 다치 신경 회로망 모델의 학습 결과 비교

[그림 4]는 일반적인 다치 신경 회로망 모델과 제안된 다치-뉴로 논리 모델의 학습 결과를 나타낸 것이다.

실험 결과 일반적인 다치 신경 회로망 모델은 4,000회 이상 학습한 후의 결과이고, 제안된 다치-뉴로 논리 모델의 경우에는 117회 학습한 후의 결과를 나타낸 것이다.

따라서 기존의 신경 회로망 모델에 비하여 제안된 다치-뉴로 논리 모델에 비하여 제안된 다치-뉴로 논리 모델이 좀더 우수한 학습 결과를 보임을 볼 수 있다.

5. 결론

본 논문에서는 다치 논리 함수를 이용한 다치-뉴로 논리 모델을 구성하여 다치 입출력이 요구되는 문제를 해결하기 위한 새로운 학습 알고리즘을 제안한다. 그리고, 제안된 다치-뉴로 논리 모델을 이용하여 2변수 3치 환경하에서 최대값과 최소값을 결정하는 문제에 적용하여 성능을 해석하였다. 따라서 본 논문에서 제안된 다치-뉴로 논리 모델은 다치 입출력이 요구되는 문제에 적용할 수 있고 max, min 연산의 도입으로 고속 연산이 가능함을 보이고, 또한 다치 논리식을 간편화하여 보다 간단한 논리식을 구축하였다.

6. 참고문헌

- [1] 정환목 외 1인, "기호 다치 논리 함수의 변환 및 전개", 대한전자공학회 논문지, 제 20권, 제 5호, 1983.
- [2] 정환목, "다치 논리 함수의 구조 해석과 전개", 정보과학회지, Vol.13, No. 3, pp.155-166, Aug., 1986.
- [3] 정환목 외 2인, "다치 신경 회로망 모델의 구성 및 해석", Proceeding of '96 FAN, pp.100-105, 1996.
- [4] J. A. Freeman, D. M. Skapura, "Neural Networks - Algorithms, Applications, and Programming Techniques", Addison-Wesley Pub. Company, 1991.
- [5] 渡邊, 他, "多値論理を利用したニューロンモデル", 日本電子通信學會 多値論理研究會 技術技報, MVL90-6, 1990.
- [6] 渡邊, 他, "多層MVL 뉴ロンモデル 네트워크による平行移動されたハ°ターンの認識", 日本電子通信學會 多値論理研究會 技術技報, MVL92-13, pp.109-115, 1992.
- [7] L. S. Hsu, H. H. Teh, P. Z. Wang, S. C. Chan and K. F. Loe, "Fuzzy Neural-Logic System", IEEE, pp. I-245-I-250, 1992.
- [8] S. C. Lee, Modern Switching Theory, Prentice-Hall, Inc., 1978.