

offset 전압과 이득 오차를 보정한 새로운 구조의 SC 적분기 설계

The New Structure Design of SC Integrators for making compensation for offset Voltage and Transconductance error

박 종 석*, 안 태 영*, 김 석**

(Jong Seok Park*, Tae Young Ahn*, Seok Kim**)

요 약

높은 Q가 요구되는 고주파 신호 처리용 필터 설계에서는 흔히 SC 필터를 사용하고 있다. 처리하고자 하는 신호가 고주파수이고, 선택도 Q 값이 매우 높은 경우에는, SC 필터에 사용하는 증폭기의 성능이 빠르고, 직류 성분 이득이 커야만 한다. 이와 같은 속도와 이득이 요구됨에 따라 일반적인 범용 증폭기는 이득이 충분치 못하여 사용이 제한되고, 설사 범용 증폭기를 이용하여 필터를 구성하였다 해도 그 특성에 많은 제한을 줄 수밖에 없다. 또한 GaAs MESFET op amp의 경우, 최근의 논문에서도 60[dB] 이상의 이득이 제안된 바 없으므로, 필터 구성 시 또 다른 설계 기술이 요구된다.

따라서 본 논문에서는 GaAs MESFET 능동 SC 적분기의 유한한 이득과 offset 전압을 보정한 새로운 구조의 적분기를 제안한다.

ABSTRACT

SC filter is used of High frequency signal processing filter design that is required high Q. In case of processing signal is high frequency and the value of quality is very high, ability of amplifier using in a SC filter is fast and DC component gain must be large. According to speed and gain like this is required, general ordinary amplifier is limited using because the gain is not enough. And granted that consist of filter using ordinary amplifier, the character takes a lot of limit. Also in GaAs MESFET op amp case, the gain of more than 60[dB] is not proposed in the latest paper, so when we consist of filter, another design technology is required.

According to this paper propose that the limited gain of GaAs MESFET activity SC integrator and the new structure design of SC Integrators for making compensation for offset voltage and transconductance error

I. 서 론

1960년대 초에 게르마늄이 실리콘으로 대체되면서 반도체 산업계는 첨단 시대를 맞이하기 시작하였다. 즉, 실리콘 소자가 게르마늄 소자보다 넓은 동작 온도 범위를 갖는 특성과 실리콘 기판 위에 매우 질이 좋은 산화막을 성장시킬 수 있는 장점을 이용하여, 단일 소자에서 현재의 VLSI 집적회로까지 Moore의 법칙을 따라 집적도가 급성장 하면서 전자 산업계의 좌표를 바꾸어 놓았다. 이와 같은 실리콘도 GaAs에 의해 그 영역을 잠식당하고 있다.

실리콘에 비해 GaAs가 갖는 우수한 점으로는 속도 면에서 우수성이 이론적으로, 실험적으로 입증되었고 공정 기술 개발의 발전 여부에 따라 더욱 개선될 가능성이 있다는 것이다. 또한 전자의 실효질량에서 GaAs는 실리콘의 약 7% 정도이기 때문에 전력 소모 역시 매우 적다. 같은 전력 소모 조건에서 GaAs 집적회로가 실리콘 집적회로 보다 약 5~10배정도 빠르다는 것이 최근의 기술 수준이다. 그리고, GaAs 칩의 동작 온도 범위는 약 -200℃ ~ 200℃로써 실리콘의 동작 허용 온도 범위를 크게 상회한다.

그러나, 이와 같은 GaAs도 실리콘에 비해 단점 또한 매우 많다. GaAs 반도체의 성장 기술이 과거에 비해 매우 개선되었다고는 하지만 생산수율에 직접 관련되어있는 dislocation과 deep level의 밀도가 매우 크다.

* 건양대학교 대학원 정보전자공학과

** 건양대학교 정보전자통신공학부

또한 GaAs 웨이퍼의 가격이 매우 비싸고, 깨지기 쉽다는 단점도 있다. 그리고 잡음 특성 역시 실리콘에 비해서 나쁘다는 점도 있으나, 위의 모든 문제점들은 공정 기술의 개발에 따라 점차적으로 개선 될 수 있으므로, GaAs는 그가 갖는 장점으로 인하여 실리콘이 차지한 현재의 위치를 잠식하리라 예상된다.

높은 Q 가 요구되는 고주파 신호 처리용 필터 설계에서는 흔히 SC 필터를 사용하고 있다. 처리하고자 하는 신호가 고주파수이고, 선택도 Q 값이 매우 높은 경우에는, SC 필터에 사용하는 증폭기의 성능이 빠르고, 직류 성분 이득이 커야만 한다. 이와 같은 속도와 이득이 요구됨에 따라 일반적인 범용 증폭기는 이득이 충분치 못하여 사용이 제한되고, 실사 범용 증폭기를 이용하여 필터를 구성하였다 해도 그 특성에 많은 제한을 줄 수밖에 없다. 또한 GaAs MESFET op amp의 경우, 현재 제안된 설계 기술로는 이득이 약 60[dB]에 미치지 못하고 있어 필터 구성 시 또 다른 설계 기술이 요구된다.

따라서 본 논문에서는 GaAs MESFET 능동 SC 적분기의 유한한 이득과 offset 전압을 보정한 새로운 구조의 적분기를 제안한다.

II. 전압 이득이 개선된 SC 적분기의 구조

GaAs MESFET을 사용한 증폭기는 대개 낮은 이득과 높은 오프셋 전압, 그리고 $1/f$ 잡음전압을 갖는다. 따라서 그림 1과 같은 부유 SC 단을 사용하는 경우, 주파수 응답과 동작 범위가 너무나 낮아 대부분의 응용 회로에서 사용할 수 없게 된다. 따라서, 이와 같은 모든 문제를 해결 할 수 있는 새로운 구조의 SC 단의 설계가 필요하다. 그림 2에는 위의 조건을 만족하는 구조의 SC 적분기의 구조를 나타내었다.

그림 2에서 op amp의 이득이 이상적인 경우로 생각하여 무한하다고 가정하면, 전압 v_A 는 dc 전압 V_{os} 와 같게 되고, 그 입력은 op amp의 오프셋 전압과 같이 취급할 수 있다. 따라서, ϕ_2 가 닫힘으로써 C_1 에 의해 C_2 로 유입된 전하는 V_{os} 의 영향을 받지 않고, $C_1[(v_{in}-V_{os})-(0-V_{os})] = C_1v_{in}$ 이 된다. 이제 op amp의 이득 A 가 유한하다고 한다면, 전압 v_A 는 더 이상 어떤 정해진 상수 값이 아닌 $(V_{os}-v_{out})/A$ 에 의존하게 된다. 여기에서 v_{out} 은 시간에 따라 변화되는 출력 전압을 의미한다. 그러나, 여기에서 한가지 사항을 고찰하면, 입력 신호 전압은 대부분 클럭 주기 T 동안 매우 작은 변화를 갖게 되고, 또한 ϕ_1 이 닫혔을 때 반주기 동안은 고정된 상수 값을 유지하므로, 이런 경우에 있어서는 전압 v_A 는 거의 정해진 상수 값으로 취급할 수 있다. 유한 이득은 편리하게 모든 적분기의 전달함수 $H(\omega)$ 의

상관된 이득과 위상 오차로써 나타낼 수 있다. 비이상적인 적분기의 전달함수는 다음의 식 (1)과 같다.

$$H(\omega) = \frac{\pm 1}{j\omega\tau[1 - m(\omega) - j\theta(\omega)]} \quad (1)$$

여기에서 τ 는 적분기의 시정수이고, $m(\omega)$ 는 이득 차이이며, $\theta(\omega)$ 는 위상 오차를 의미한다. 표 1에는 SC 적분기와 반전, 비반전 적분기 등의 보정된 경우와 보정되지 않은 경우 각각의 이득과 위상 오차를 계산한 결과를 나타냈다. 여기에서 μ 는 이득 A 의 역수이다.

그림 3의 (a), (b)에는 보정된 이득을 갖는 반전기와 비반전 적분기의 구조를 나타냈다. 표 1을 통하여 각 적분기의 오차를 비교함으로써, 적분기에서 발생하는 오차는 대부분이 오프셋 전압과 유한한 증폭기의 이득에서 기인했다는 것을 알 수 있다. 또한 표로부터 직류 오프셋 전압이 $\mu=1/A$ 로 감소되는 것을 알 수 있고, 아울러 적분기의 입력 $1/f$ 잡음 전압도 똑같은 양으로 둔화됨을 알 수 있다.

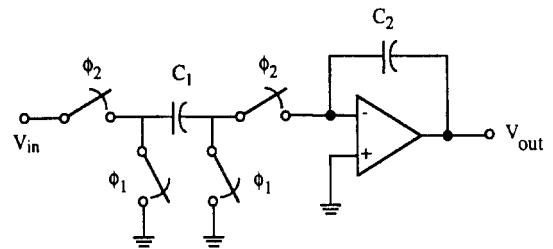


그림 1. 유한 이득과 오프셋 전압을 갖는 SC 적분기

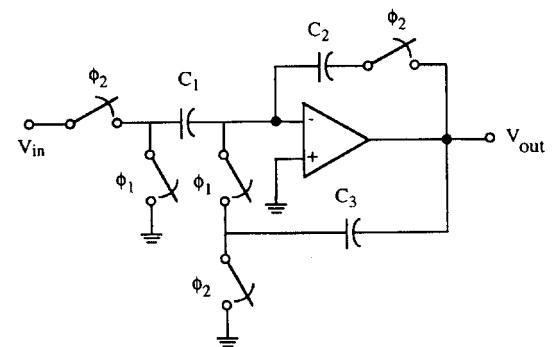
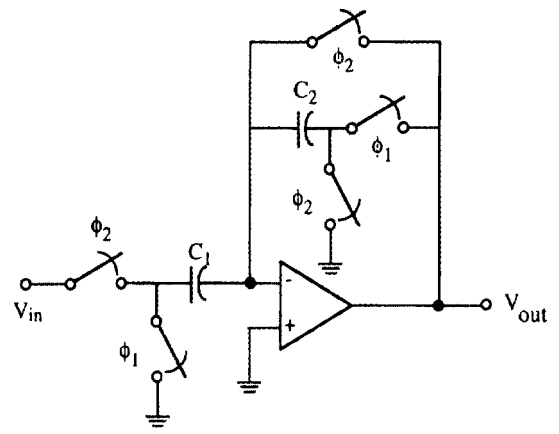


그림 2. op amp의 유한 이득을 보정한 구조를 갖는 SC 적분기

III. 개선된 SC 이득단

SC 이득단은 SC 전압증폭단과 같으며, 이는 프로그램이 가능한 증폭기, AGC단, 그리고 D/A 컨버터 등에 다양하게 사용할 수 있다. 그림 4의 (a)는 오프셋 전압을 보정한 SC 구조를 나타냈고, 그림 4의 (b)는 비교적 낮은 주파수 영역의 신호 처리를 할 경우 유한한

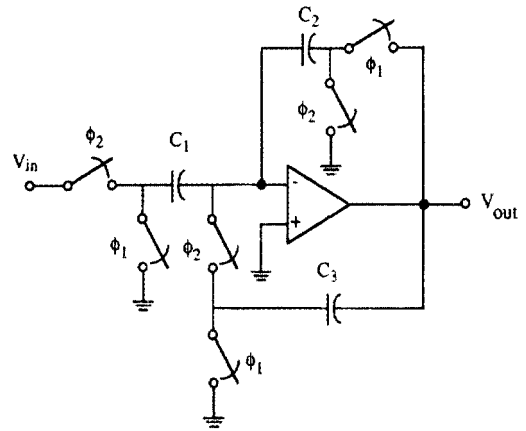
op amp 이득과 오프셋 전압을 보정한 SC 이득단을 나타냈다. 이 보정 증폭회로의 이득 오차는 $m(0) = -\mu^2(1+C_1/C_2)$ 이다. 또한 그림 4 (a)의 dc 이득 오차는 $-\mu(1+C_1/C_2)$ 이므로, μ 차만큼 개선된 것이다. 그러나, 그림 4 (a) 회로의 이득 오차는 주파수와 무관한 반면, (b) 회로의 이득 오차는 주파수에 따라 증가하는 차이가 있다. 그림 4의 (c) 회로는 광대역, 고주파 신호처리 회로에 응용할 수 있다. 위의 (a), (b), (c) 회로를 시뮬레이션한 결과, 복잡한 구조를 갖기는 하지만 (c)의 회로는 오차가 매우 적어, 이상적인 경우에 근접함을 알 수 있었다. 표 2에는 (a), (b), (c) 회로의 dc 이득과 입력 오프셋 전압을 비교한 것이다.



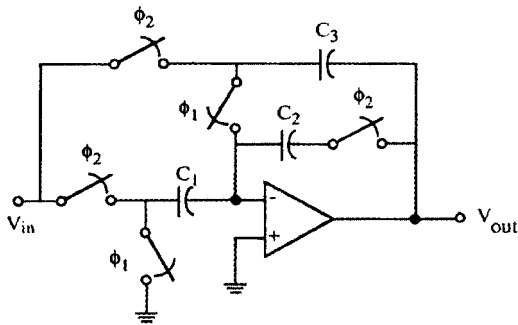
(a)

표 1. 보정된 경우와 보정되지 않은 경우의 각 적분기의 오차

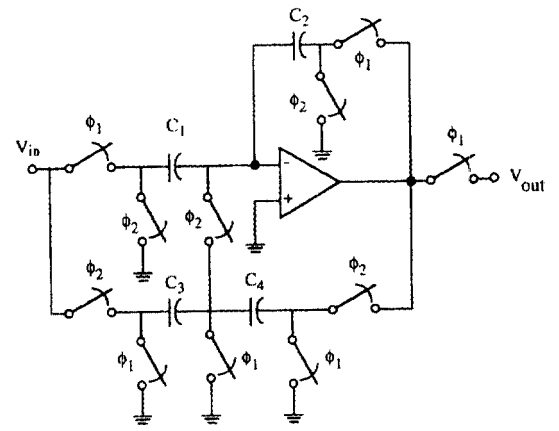
적분기	offset 전압	이득 오차	위상 오차
그림 1	$\pm V_m$	$-\mu[1 + \frac{C_1}{2C_2} + \frac{1}{2}(\frac{C_1 C_2}{\omega T})^2]$	$\mu \frac{C_1/C_2}{\omega T}$
그림 2	$\pm \mu V_m$	$-\mu(1 + C_1/C_2 + C_1 C_2)$	$-\mu[\frac{C_1}{C_2}(\frac{C_1}{\omega T} + \frac{1}{2\omega T})]$
그림 3 (a)	$-\mu V_m$	$-\mu(1 + C_1/C_2)$	$\mu^2 \frac{C_1/C_2}{\omega T}$
그림 3 (b)	$2\mu V_m$	$-\mu(1 + C_1/C_2)$	$2\mu^2 \frac{C_1/C_2}{\omega T}$



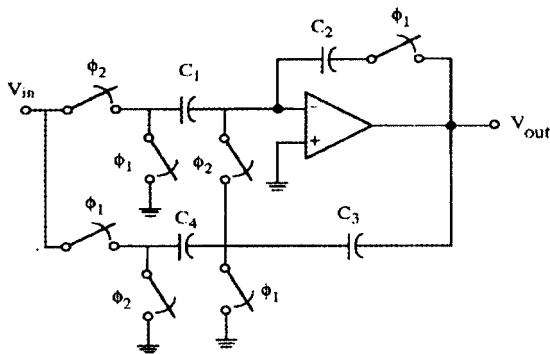
(b)



(a) 유한 이득을 보정한 반전 SC 적분기



(c)



(b) 유한 이득을 보정한 비반전 SC 적분기
그림 3. (a) (b)

그림 4. (a) op amp 오프셋 전압을 보정한 SC 증폭단
(b) 낮은 주파수에서 op amp 오프셋 전압과 유한 이득을 보정한 SC 증폭단
(c) op amp 오프셋 전압과 유한 이득을 개선한 SC 증폭단

표 2 그림 4 회로의 dc 이득과 입력 오프셋 전압 오차

SC 증폭기	dc 이득 오차	입력 offset 전압
(a)	$-\mu(1 + C_1/C_2)$	$\mu(1 + C_2/C_1)V_{in}$
(b)	$-\mu^2(1 + C_1/C_2)$	$\mu(1 + C_2/C_1)V_{in}$
(c)	$\mu^2(1 + C_1/C_2)^2$	$\mu(2 + C_2/C_1 + C_1/C_2)V_{in}$

IV. 결 론

GaAs MESFET op amp가 갖는 낮은 이득은 높은 Q가 요구되는 고주파 신호 처리용 필터 설계에는 제한이 따르므로, 본 논문에서는 op amp의 유한한 직류 이득을 보정하는 새로운 구조의 적분기를 제안하였다. 그 적분기는 GaAs MESFET으로 설계한 op amp가 갖는 낮은 이득과 높은 입력 오프셋 전압, 그리고 1/f 잡음전압 등의 일반적인 단점을 보완할 수 있다. 새로운 적분기와 기존의 적분기의 이득, 위상, 그리고 입력 오프셋 전압의 오차를 비교한 결과, 본 논문에서 제안한 적분기의 경우, 현저히 그 오차가 감소함을 알 수 있었다. 또한 이득 오차를 줄임으로써 상대적으로 이득이 상승하는 새로운 구조의 SC 이득단을 제안하였다. 설계한 SC 이득단은 프로그램이 가능한 op amp, AGC 단, D/A 변환기 등에 응용할 수 있다.

현재 국내의 GaAs 기술에 관한 연구는 그 대부분이 불성적인 것이거나, 시뮬레이션 tool인 SPICE에서의 모델링이 주를 이루고 있다. 일부 반도체 생산업체에서 실험적으로 GaAs 공정 라인을 운영하고 있으나, 그것 역시 디지털 분야에 한정되어 있고, 일반 연구자에게는 공개가 되지 않고 있는 실정이다. 실리콘 MOSFET을 이용한 회로 설계 기술이 현재 최고의 정점에 이르렀다고 봤을 때, 이 설계 기술을 응용한 GaAs MESFET 회로는 앞으로 무한한 가능성을 내포하고 있다고 할 수 있다.

참 고 문 헌

- [1] C. Toumazou, F. J. Lidgley, and D. G. Haigh, Eds., *Analogue IC Design : the Current-Mode Approach*. London, U. K. : Peter Peregrinus, 1990.
- [2] D. G. Haigh and C. Toumazou, "High frequency gallium arsenide transistor for communications," *Electron. Lett.*, vol. 26, no. 8, pp. 497-498, Apr. 14, 1990.
- [3] D. G. Haigh and C. Toumazou, "Tunable differential-input gallium arsenide transconductors," *Electron. Lett.*, vol. 27, no. 2, pp. 151-153, Jan. 17, 1991.
- [4] H. J. Song and C. K. Kim, "An MOS four-quadrant analogue multiplier using simple two-input squaring circuits with source followers," *IEEE J. Solid-State Circuits*, vol. SC-25, pp. 841-847, June 1990.
- [5] C. Toumazou, D. G. Haigh, and J. M. Fopma, "High frequency gallium arsenide four-quadrant analogue multiplier," *Electron. Lett.*, vol. 26, no. 20, pp. 1650-1651, Sept. 27, 1990.
- [6] D. G. Haigh, C. Toumazou, and S. J. Newett, "Measurements on gallium arsenide building blocks and implications for analog IC design," in *Analog Integrated Circuits and Signal Processing*. Boston, MA: Oct. 1991, vol. 1.
- [7] C. Toumazou, D. G. Haigh, and J. M. Fopma, "Linear transistor multiplier circuits for gallium arsenide technology Part II-Practical circuit design," in *Proc. 1991 IEEE Int. Symp. Circuits and Systems*, June 1991, pp. 2991-2994.
- [8] C. Toumazou and D. G. Haigh, "Design and application of GaAs MESFET current mirror circuits," *Proc. Inst. Elec. Eng.*, Part G, vol. 137, no. 2, pp. 101-108, Apr. 1990.