

저가 고효율 태양전지 제작을 위한 다결정 실리콘 웨이퍼 결정입계 영향 분석

이수은*, 임동건*, 김홍우**, 김상수***, 이준신*

* 성균관대학교 전기 전자 및 컴퓨터공학부, **한국에너지기술연구소, ***삼성전자

Analysis of Grain Boundary Effects in Poly-Si Wafer for the Fabrication of Low Cost and High Efficiency Solar Cells

S. E. Lee*, D. G. Lim*, H. W. Kim**, S. S. Kim***, and J. Yi*

* ECE Sung Kyun Kwan University, **KERI, ***Samsung Electronics Co. Ltd.

Abstract - Poly-Si grain boundaries act as potential barriers as well as recombination centers for the photo-generated carriers in solar cells. Thereby, grain boundaries of poly-Si are considered as a major source of the poly-Si cell efficiency was reduced. This paper investigated grain boundary effect of poly-Si wafer prior to the solar cell fabrication. By comparing I-V characteristics inner grain, on and across the grain boundary, we were able to detect grain potentials. To reduce grain boundary effect we carried out pretreatment, POCl₃ gettering, and examined carrier lifetime. This paper focuses on resistivity variation effect due to grain boundary of poly-Si. The resistivity of the inner grain was 2.2 Ω-cm, on the grain boundary 2.3 Ω-cm, across the grain boundary 2.6 Ω-cm. A measured resistivity varied depending on how many grains were included inside the four point probes. The resistivity increased as the number of grain boundaries increased. Our result can contribute to achieve high conversion efficiency of poly-Si solar cell by overcoming the grain boundary influence.

1. 서 론

다결정 실리콘은 쌍정(twin), 전위(dislocation) 등 결정입 내부 결함(intragrain defect)과 결정입계(grain boundary)를 많이 포함하고 있다. 따라서 다결정 실리콘의 전기적 특성은 단결정 실리콘과는 크게 달라 결정입계의 성질, 평균 결정 크기, 불순물 농도, 온도, 결정입계의 계면상태 밀도 등에 의해 크게 영향받는다. 다결정 실리콘을 기판으로 태양전지를 제작시 기판 내 여러 방향으로 존재하는 결정 때문에 texturing 식각에 의한 피라미드 형태의 표면이 완전히 이루어지지 않아 태양전지의 광 변환 효율을 저하시킨다. 또한 결정입계에 위치하는 원자들의 불안정한 결합에 의하여 생기는 결함들이 높은 밀도의 포획상태를 형성하거나 전위장벽을 형성하여 캐리어의 흐름을 방해하며 빛에 의해 생성된 캐리어를 재결합한다. 이런 재결합은 태양전지의 소수캐리어 수명을 단축하고 변환효율을 감소시킨다. 이처럼 소자 특성에 미치는 결정입계의 영향을 줄이기 위해서는 결정입계의 포획밀도를 감소시키는 것이 필요하다. 이를 위해 다결정 실리콘 안으로 활성화 수소를 주입하는 수소처리(hydrogenation) 방법과 열원을 이

용해 다결정 실리콘의 전열처리, 불순물 석출 등이 수행된다. 본 논문은 결정입계의 비정향 성분, 전류-전압 특성곡선 등을 전열처리 온도, 결정입계 수, 불순물 확산 등의 함수로 조사하여 향후 고효율 다결정 규소 태양전지에 적용하고자 한다.

2. 실험방법

본 연구의 실험은 웨이퍼의 크기가 10cm×10cm, 두께가 350μm, 비저항이 1~5Ω-cm인 기판을 출발 물질로 사용하였다. 결정 입계가 비저항 성분에 미치는 영향을 조사하기 위하여 다결정 실리콘 웨이퍼를 diamond saw cutter(BUEHLER Co., Isomet Low Sped Saw)를 이용하여 1.5cm×1.5cm 크기로 자른 뒤 organic cleaning법(아세톤, 메탄올, 증류수에 각각 10분씩 초음파 세척을 한 후 질소로 건조)으로 세척하였다. 세척한 시료는 4분 탐침법(Signatone S-30L system)을 이용하여 grain 내부, grain의 바로 위, grain을 가로 지나는 곳에서 각각 3~6번씩 비저항의 변화를 관찰하였다. 또한 결정입계의 결합밀도를 개선하기 위한 전열처리의 최적조건을 잡기 위하여 전열처리 변수인 온도와 시간의 변화에 대한 비저항의 변화를 조사하였다. 먼저 열처리 온도에 대한 영향을 조사하기 위하여 열처리 온도를 600 ℃에서 1000 ℃까지 가변하여 가며 비저항의 변화를 관찰하였으며, 다음에는 열처리 시간에 대한 영향을 조사하기 위하여 열처리 온도를 900 ℃로 고정하고 시간을 30분에서 240분까지 변화시켜가며 비저항을 조사하였다. Grain boundary의 구조를 조사하기 위하여 결정입계를 선택적으로 식각하는 Schimmel식각액(HF+(1M-CrO3)=2:1)으로 10분간 식각한 후에 주사전자현미경(SEM)을 이용하여 조사하였다.

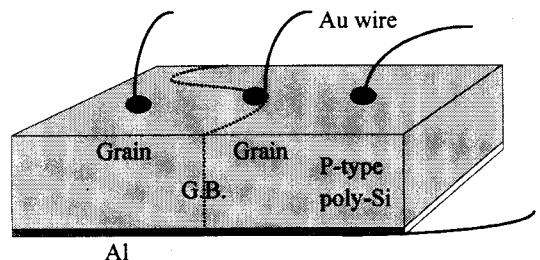


그림 1. 전기적 특성 평가를 위한 시료 구조.

결정입계의 전기적 특성을 평가하기 위하여 제작된 시료를 그림 1에서 나타내었다. Organic cleaning된 1.5cm×1.5cm의 크기의 다결정 실리콘 기판의 하부 전면에 진공 증착기를 이용하여 Al을 증착한후 P⁺층 형성을 위하여 전기로에서 620℃로 15분간 열처리(N₂ 분위기, 2.5 liter/min.) 하였다. 다시 상부에 진공 증착기를 이용하여 Al(직경:0.05mm)의 전극을 증착하였고, 급속열처리기(RTA)를 사용하여 Ohmic contact을 형성하였다. 제작된 시료의 전기적 특성은 Keithly 617 Electrometer와 Fluke 5100B Calibrator를 GPIB interface card로 연결시킨 컴퓨터를 사용하여 측정하였다. 그림 2는 다결정 실리콘의 결정입계 영향을 분석하기 위한 순서를 보여주고 있다.

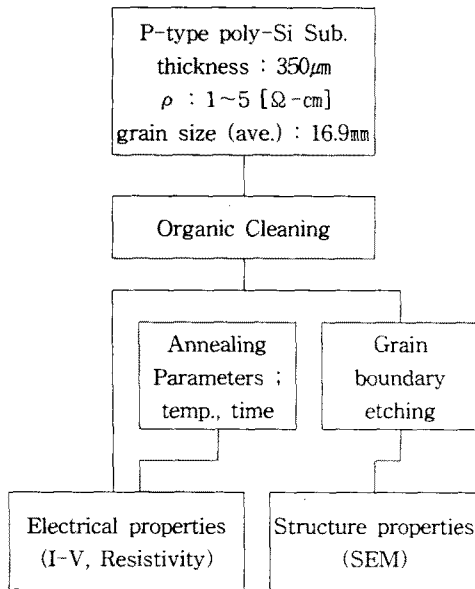


그림 2. 다결정 실리콘 결정입계 영향 분석 순서도

3. 실험결과 및 고찰

결정립 방향성이 각 결정립마다 다르므로 texturing 식각을 한 후의 표면 구조는 여러 방향 결정립이 공존하며 삼각형 etch pit은 (111) 방향으로 먼저 식각되었다. 또한 습식 식각은 결정입계로만 먼저 식각되는 정도가 빨라서 결정입계의 영향을 줄이기 위해 결정입계면으로 전극을 형성할 수 있고 이런 방법을 통해 고효율 다결정 태양 전지 제작이 가능함을 알 수 있다. 그림 3은 Schimmel 화학 용액으로 습식 식각한 후의 표면 구조이다. 다결정 표면을 texture 구조를 형성함과 동시에 결정입계만을 선택적으로 우선 식각한 결과를 보여 주고 있다. 정 중앙부에 결정 입계를 선명하게 보여 주고있으며, 양측면에 각각 grain 내부, 중앙에 grain의 위, 양변의 grain을 가로 지나는 곳에 전극을 형성하여 결정입계의 영향을 살펴보았다.

그림 4는 결정입계에 따른 비저항 성분의 변화를 조사한 결과이다. 탐침 사이에 존재하는 결정입계의 개수

에 따른 비저항의 변화를 보여주고 있다. 일반적으로 결정입계의 개수가 증가함에 따라 비저항 성분이 증가하는 것으로 나타났다. 이는 결정입계가 재결합 또는 전위장벽의 역할을 하여 캐리어 수집을 방해하기 때문으로 사료된다.

그림 5은 탐침자를 결정입 내부에만 위치시켰을 경우와 결정입계 위에만 위치시켰을 경우와 결정입계를 사이에 두고 위치시켰을 경우에 대한 비저항의 변화를 보여 주고 있다. 비저항은 결정입계를 가로지는 경우가 가장 크게 나타났으며, 결정입계 위로 위치하였을 경우, 결정입 내부에 위치하였을 경우의 순으로 감소하는 경향을 보였다. 이것으로 결정입계가 캐리어의 흐름을 방해하고 있다는 것을 알 수 있다. 하지만 결정입계 위에 위치하였을 경우가 결정입계를 가로지는 경우보다 낮은 비저항을 보여주는 것은 결함으로 나타나는 높은 밀도의 공공이 캐리어로 작용하였기 때문으로 생각되어진다.

그림 6은 탐침자 위치에 대한 전류-전압 그래프이다. 그래프에서 알 수 있듯이 전류와 전압과의 관계가 선형적으로 나타났는데 이것으로 ohmic이 형성되었음을 알 수 있다. 또한 탐침자를 결정입 내부에만 위치시켰을 경우, 결정입계 위에만 위치시켰을 경우, 결정입계를 사이에 두고 위치시켰을 경우 순으로 전도도가 좋았다. 이는 비저항을 측정하였을 경우와 동일한 결과를 얻을 수 있었다.

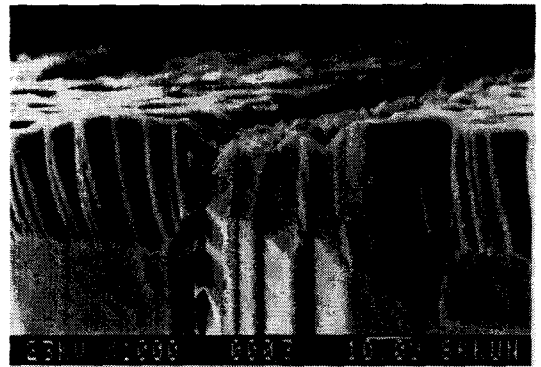


그림 3. 결정입계의 선택적 식각 후 결정입계 구조.

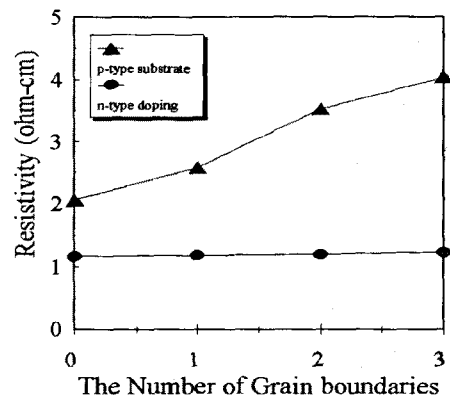


그림 4. 탐침자 사이에 결정입계 갯수에 따른 비저항 성분 변화.

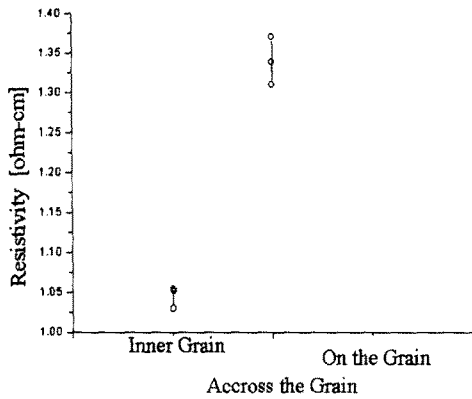


그림 5. 각 위치에 대한 비저항 성분 변화

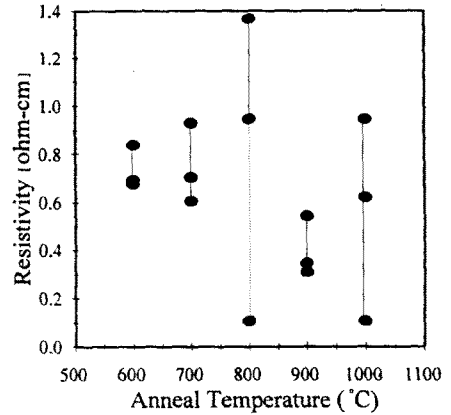


그림 7. 열처리 온도에 따른 비저항의 변화

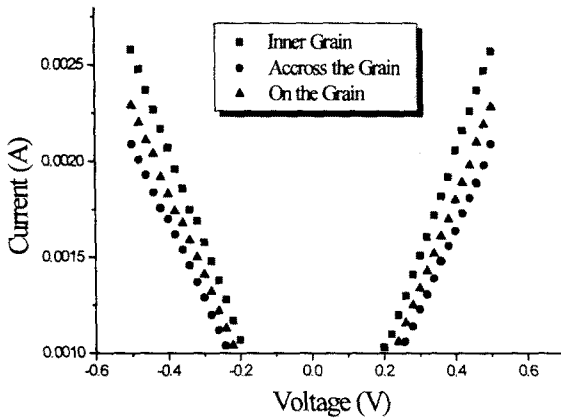


그림 6. 각 위치에 대한 전류-전압 특성

그림 7은 다결정 실리콘의 열처리 온도에 따른 비저항 성분의 변화를 보여주고 있다. 열처리 온도를 600°C에서부터 1000°C까지 가변하며 비저항의 변화를 관찰한 결과를 나타내고 있다. 열처리 온도가 높아질수록 비저항이 낮아지고 있다. 특히 900°C 이상에서 비저항이 크게 낮아지고 있음을 알 수 있다. 이는 다결정 기관의 결함 밀도 감소에 따른 전기 전도도의 개선으로 생각되어진다. 열처리 시간에 대한 영향을 조사하여 열처리 온도를 900°C로 고정하고 열처리 시간을 30분에서 240분까지 가변하였다. 시간에 따른 비저항의 큰 변화는 관찰되지 않았다. 따라서 다결정 실리콘의 결정입계의 영향을 줄이기 위한 전열처리는 900°C 이상에서 30분 이상을 권유한다. 소수 캐리어 수명과 확산 거리는 매우 중요한 전지의 변수이다.

그림 8은 열처리와 n-형 emitter-층 형성후의 소수반송자 수명을 보여준다. 본 연구에서 달성한 다결정 실리콘 기관의 소수 캐리어 수명은 약 11×10^{-6} 초 정도이다. 소수 캐리어 수명이 증가함에 따라 확산 거리가 전지 두께에 이를 때까지 전지 효율은 증가한다. PC-1D simulation으로 소수 캐리어 수명이 11×10^{-6} 초이면 다결정 실리콘만을 이용하여 19%의 효율 내외에서 달성 가능함을 알 수 있다.

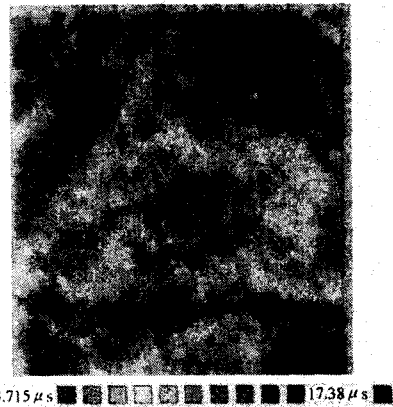


그림 8. 열처리와 n-형 emitter-층 형성후의 소수반송자 수명

4. 결 론

저가 고효율 태양전지를 제작하기 위해서는 결정입계의 영향을 줄이는 것이 필수적이다. 결정입계에 대한 다양한 조사로부터 다음과 같은 결론은 얻을 수 있다.

- (1) 결정입계의 결함밀도를 줄이기 위한 전열처리는 900°C 이상에서 30분이상일 때 좋은 특성을 나타낸다.
- (2) 결정입계는 캐리어의 재결합하거나 전위장벽의 역할을 하여 캐리어 수명을 단축시킨다. 이로 인해 태양전지의 효율을 떨어뜨리는 역할을 한다.
- (3) 결정입계에서의 비저항이 결정입계를 가리는 경우보다 낮은 것은 결함으로 나타나는 높은 밀도의 공공이 캐리어로 작용하였기 때문이다.
- (4) 열처리와 확산 과정후에 소수반송자 수명시간으로 11×10^{-6} 초 까지 달성하였다.