

## 고전계 하에서의 실리콘 연면방전특성 연구

김정달 · 정장근 · 주성철 · 장기혁 · 이덕진  
경남대학교

### A study on the Characteristics of Flashover on the Silicon in High Field

Kim jung-dal · Jung jang-gun · Joo sung-cheol · Chang gi-hyuk · Lee duck-jin  
Kyungnam Univ

**Abstract** - The surface breakdown problem has plagued the development of high solid state for more than 30 years, but the physical basis for this flashover phenomenon is still not understood. The only way to overcome those problem and has a workable compact solid state switch is to passivate the surface by a solid state dielectric material, to coating/encapsulation the device in an insulating medium. In this paper, characteristics of flashover in high field Si-dielectric system behavior under high electric field is discussed.

#### 1. 서 론

메가와트급 이상의 펄스파워를 전송시키기 위한 스위치의 특성은 매우 까다롭다. 펄스파워는 Picosecond jitter, 빠른 펄스상승시간, 펄스폭(ps~ms), 펄스주기(단일펄스~1(Ω)), 고전압 대전류의 전송 등이 요구되므로 기존의 기체상태 스위치인 Spark-gap 이나 Thyatron등은 이러한 요구를 충족시킬 수 없었다. 고전계 반도체(Si, GaAs, Diamond등)는 이러한 난점을 극복할 수 있으며 이들 소자를 이용한 고전계 시스템에 적용되는 스위치가 바로 광전도 전력스위치(Photo-Conductive Power Switch : PCPS)이다[1].

PCPS는 고속, 대전력 스위치 적용에 있어 매우 흥미를 끄는 새롭고 유용한 반도체 전력소자이면서도 실용상 여러 가지 중요한 문제점들이 잔재해있다. 이것들 중 하나가 연면방전인데, 그것은 절연상태(진공이나 압축가스 SF<sub>6</sub>)에서 반도체 고유의 절연파괴전계보다 훨씬 낮은 전계에서의 절연파괴이다[2]. 실리콘-진공 계에서 연면방전의 최초실험은 Thomas와 Nunally에 의해 연구되어졌으며 연면방전은 탈착가스층에 생기는 파센파괴에 기인된다고 추측했다[3]. 이들이 제안한 2가지 현상은 ㉞ 2차 전자방출과 표면전하 및 전자도약에 의해 절연물 표면으로의 전도, 즉 파센파괴로부터 생기는 탈착가스가 표면에 입사한 전자에 의한 파괴, ㉟ 파센파괴에서 발생된 열로 인해 표면에서 탈착 되어진 가스에 의해 표면을 통한 전도에 기인된다고 주장하고 있다. William과 Peterkin은 주변 절연물이 연면방전전계에 영향을 미치지 않는다는 가정 하에 연면방전이 반도체 표면 영역에서 이루어진다고 제안했다[4]. 그들은 표면전하와 전계유도대역에서 발생된 캐리어 집적으로 인한 표면도전을 증가의 모델을 제시했다. Sudarshan은 음극접촉의 국부 점에서 전자충돌 전리과정과 Guantum mechanical tunneling electron injection이 연면섬락을 일으키는 원인이라고 제안하고, 고전계 반도체-유전체 시스템(High Field Semiconductor-Dielectric Systems : HFSDS)에서 전구파괴 및 파괴현상의 물리적 모델을 소개했다[5~7]. 이처럼 연면방전으로 인한 파괴전압의 감소는 매우 심각한 문제이며 특히 펄스파워의 주 응용분야가 진공상태이므로 더욱 심각하다.

또한 이는 고전계, 고속스위칭 소자의 확실하고 효과적 인 동작을 방해하고 있다. 이러한 문제를 극복하기 위한 유일한 방법 중 하나가 고체 절연물질(SiO<sub>2</sub>나 Si<sub>3</sub>N<sub>4</sub> 등)로 표면을 Passivation 하는 것으로, Passivation 된 소자들은 Unpassivation된 소자가 주위매질인 SF<sub>6</sub>와 액체유전체에서의 파괴전압값 정도의 매우 높은 값으로 개선되어 기중이나 진공에서 사용할 수 있게 된다. 또, 반도체 소자의 표면을 SiO<sub>2</sub>나 Si<sub>3</sub>N<sub>4</sub>등으로 Passivation하면 그로 인해 박막이 확산작용과 표면오염을 방지할 수 있을 뿐 아니라, 소자에 박막을 입혀 얻을 수 있는 매우 중요한 현상-전계집중계수는 소자표면으로부터 거리에 대해 급속히 감소하는 현상-을 가지는데 이 현상을 극대화시킬 수 있다. 우리는 이 현상을 이용해 일반 저전계 반도체산업에서는 널리 사용되고 있는 반면, 고전계 PCPS사용 시 잘 알려지지 않은 정보를 얻는데 목적이 있다.

#### 2. 실험장치 및 실험방법

실험장치의 구성도는 그림1과 같다. 공급전압은 0.39/3.0(μs)의 임펄스전압을 사용했다. 광방출 현상은 PMT(Photomultiplier Tube) Hamamatu R928 (185(nm)~900(nm)) 감도 0.4[V/lm)를 사용하여 고전계 여기상태에서 샘플에 나타나는 광활동을 모니터 하였다.

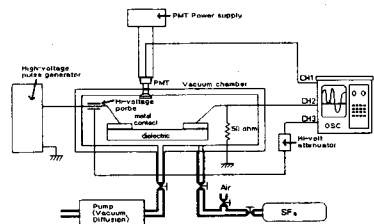


Fig. 1 Experimental Setup

전압, 전류, 광방사 파형은 고속디지털 오실로스코프 Lecroy LC 334A System (±250V, 2GS/s, 500kpt, 4 Channel)로 측정한다. 소자전류는 50(Ω) 무유도 저항에 의해 측정되며, 실험 챔버는 ~10<sup>-6</sup>(torr) 까지 배기 되고 1.5(atm)까지 가스압축도 가능하다. 시험샘플은 P형 실리콘(100타입, 5-10(ohm), 4")을 사용했으며, 전극은 그림2와 같이 구성하였으며, Passivation층 L의 길이는 Unpassivation된 금속전극 끼리의 연면방전을 피하기 위해 d에 비해 3배의 거리를 두었다. 또한 Si는 2(%)HF용액에 약 15초 정도 담근 후 (Si위의 SiO<sub>2</sub>막 제거 위해) De-ionized water로 20분 정도 초음파 세척하고, 샘플표면의 찌꺼기를 없애기 위해 압축공기를 사용했다. 전극은 접촉에 의한 부분방전을 피하기 위해 그림3과 같이 반구상의 봉전극을 사용했다.

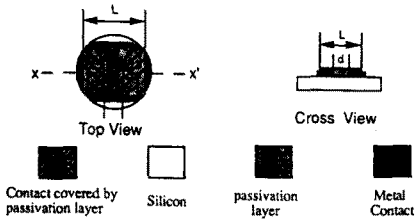


Fig. 2 Sample preparation

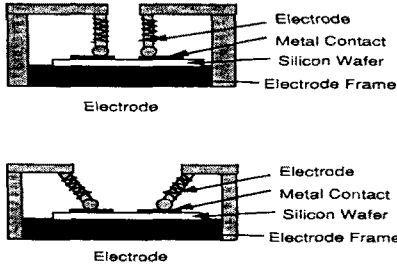


Fig. 3 Electrode Configuration

### 3. 실험결과 및 고찰

#### 3.1 고전계 전구파괴전류의 분류

전구파괴 전류응답은 다음과 같이 4가지로 분류한다. ①Pure ohmic, ②Quasi-ohmic, ③Non-ohmic(개시), ④Non-ohmic. 그림4는 SiO<sub>2</sub>에서의 V(t), I(t), IR(t)를 인가전압별로 나타낸 것으로 4가지 전류응답의 전형적인 타임을 보여준다.

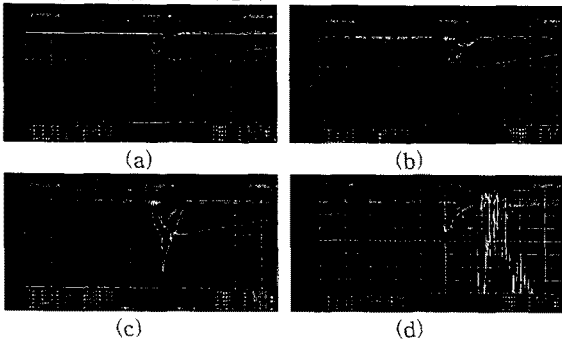


Fig. 4 V(t), i(t), IR(t) curve of under high field

그림(c)에서 보여주는 Non-ohmic(개시)상태가 실제 인가전계의 한계 값이 되는데, 그 이유는 그림(d)에서 처럼 Non-ohmic(개시)이후에는 고전계 스트레스로 인한 누설전류의 급속한 증가와 강한 광방사를 수반하면서 소자를 손상시키기 때문이다. Passivation된 소자는 진공에서 고전계 수행능력이 매우 우수한 반면 소자 손상 시에는 매우 큰 손상을 입기 때문에 매우 세심한 주의가 요구된다.

#### 3.2 SiO<sub>2</sub> Passivation된 소자의 파괴

표면이 Passivation되지 않은 실리콘 소자는 기중에서 약 30[kV/cm], 1.5[atm], SF<sub>6</sub>에서 약 45~60[kV/cm], 진공에서 약 10~15[kV/cm]정도로 일어난다. Table.1과 Table.2는 진공과 기중에서의 Passivation 소자들의 전계값을 나타낸 것이다.

Table.1 Breakdown Field in vacuum

SiO <sub>2</sub> film thickness	2.5(μm)	4(μm)
Contact Gap(d)	5(mm)	2.5(mm)
Breakdown field	33.5[kV/cm]	>62.2[kV/cm]

Table.2 Breakdown Field in Air

SiO <sub>2</sub> film thickness	2.5(μm)	4(μm)
Contact Gap(d)	5(mm)	2.5(mm)
Breakdown field	45.6[kV/cm]	>78.8[kV/cm]

2.5(μm)의 SiO<sub>2</sub>로 Passivation된 소자는 진공중 33.5[kV/cm]에서 손상되며, 4(μm)의 Passivation층에서는 60[kV/cm]보다 높은 전계값을 가진다. 4(μm)의 SiO<sub>2</sub> Passivation층을 가진 소자는 기중에서 78[kV/cm]보다 높은 값을 가지는데 이것은 이제까지 우리가 얻은 데이터 중에서 가장 높은 값으로, 기중에서 Passivation된 소자들의 전계강도가 1.5(atm), SF<sub>6</sub>에서 unpassivation된 소자만큼의 높은 전계값을 가짐을 의미한다. 여기서 Breakdown 전계강도가 SiO<sub>2</sub>박막(Silicon-SiO<sub>2</sub> 경계면)이 아닌 SiO<sub>2</sub>-유전체 주위의 (Air 또는 Vacuum)경계면에 기인됨을 알 수 있다. 이제까지의 실험에서 소자파괴는 그림5와 같이 전계침투가 SiO<sub>2</sub>박막을 통하여 주위 경계면에서 파괴와 Breakdown이 발생함을 짐작할 수 있다.

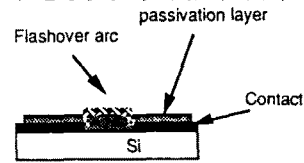


Fig. 5 Breakdown Mechanism in Air and Vacuum

Passivation된 소자가 기중에서 Breakdown이 일어난 후, 그것을 1.5[atm], SF<sub>6</sub>에서 다시 측정하였다 (SiO<sub>2</sub> film thickness=2.5 [μm], Contact Gap=5 [mm]). 기중에서 샘플의 Breakdown 전계는 45.6[kV/cm]이었다. Passivation된 소자가 약 30[kV/cm]에서 Breakdown이 발생되었는데, 이것은 소자의 열화에 의한 Silicon-SiO<sub>2</sub>경계면 손상 때문이며, 이러한 현상은 어떠한 유전체 환경에서도 거의 일어날 것이다. 그러나, 만약 Breakdown이 SiO<sub>2</sub>-Air 경계면에서 발생되고, Silicon-SiO<sub>2</sub>경계면이 Breakdown에 의해 열화되지 않으면서 SF<sub>6</sub>내에서 시험된다면 그 소자의 Breakdown 강도는 더욱더 높아질 것이다. 왜냐하면 SiO<sub>2</sub>-SF<sub>6</sub> 또는 Silicon-SF<sub>6</sub>의 경계면의 Breakdown 전계강도가 SiO<sub>2</sub>-Air 또는 다른 것들보다 훨씬 높기 때문이다.

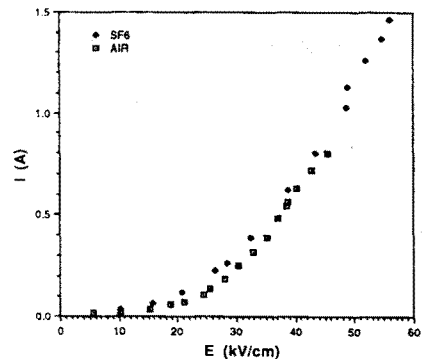


Fig. 6 I-E Characteristics of Device

1.5(atm), SF<sub>6</sub>(SiO<sub>2</sub> film thickness 2.5(μm), Gap 5.7(mm))에서의 시험결과는 그림6에 나타내었다.

샘플들은 SF<sub>6</sub>내에서 Breakdown없이 50(kV/cm)까지 인가되었지만, 기중에선 SiO<sub>2</sub> 손상에 의해 SiO<sub>2</sub>-Air 경계면에서 Breakdown이 일어났다.

### 3.3 Si-SiO<sub>2</sub> 경계면 파괴

표면 Passivation 이후, 샘플들은 SF<sub>6</sub>내에서 측정되어진다. SiO<sub>2</sub>의 두께는 약 2.5(μm)이며 이 샘플들의 I-E특성은 그림7에 나타내었다.

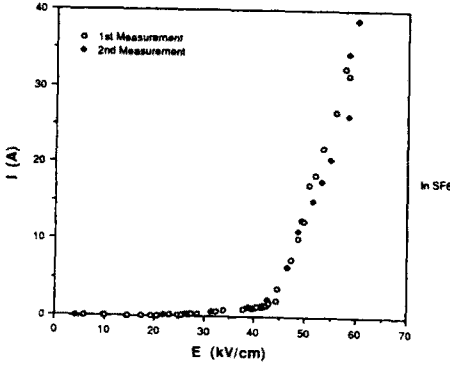


Fig. 7 I-E Characteristics of Device in SF<sub>6</sub>

SF<sub>6</sub>에서 첫 번째 Non-ohmic 전류는 약 40(kV/cm)에서 나타났으며 그 파형은 그림8에 나타내었다.

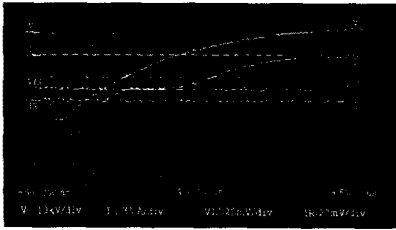


Fig. 8 Non-ohmic Current Waveform

약 49(kV/cm)시에는 전류가 약 12.5(A)정도로 나타났으며, 광방사 활동은 PMT로 모니터 한 것으로 전압, 전류, PMT 시그널의 파형은 그림9에 나타내었다.

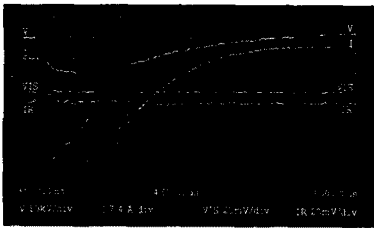


Fig. 9 PMT Signal and Corresponding Current, Voltage Waveform

이 그림에서 가시선과 적외선 신호는 Non-ohmic(개시) 전류 최고 치와 같은 상에서 얻어지며, 커다란 전류로 인해 전압 파형은 부분붕괴를 가진다. 실험은 샘플 내를 미세 관찰하기 위해 58(kV/cm)에서 중단하고 표면을 관찰했더니 Si-SiO<sub>2</sub> 경계면에서 몇몇 필라멘트가 발견되었다. 이 샘플을 다시 SF<sub>6</sub>에서 전압을 인가했더니, Breakdown은 60(kV/cm)에서 발생이 되었고, SiO<sub>2</sub>층이 최대의 필라멘트를 동반하여 완전히 파괴되었다. 결국 Non-ohmic(개시) 전류가 Si-SiO<sub>2</sub> 한계 값을 알 수 있으며, Non-ohmic(개시) 전류가 경계면에서 필라

멘트와 시편 손상의 원인임도 알 수 있었다. 또한, Breakdown은 필라멘트를 동반하는 경계면에서 발생한다는 것도 알 수 있었다.

## 4. 결 론

기중과 진공에서 Breakdown 전계는 SiO<sub>2</sub>로 Passivation한 것이 Si-Air 와 Si-Vacuum 경계면 환경 보다 훨씬 우수하다는 것을 확신 할 수 있었으며, Breakdown은 Si-SiO<sub>2</sub> 경계면에서는 발생하지 않으며, 연면방전은 SiO<sub>2</sub>-Dielectric 주위 경계면에서 발생하는 것으로, 이것은 SiO<sub>2</sub> Passivation막 또는 SiO<sub>2</sub>-Dielectric 주위 경계면 손상 때문임을 알 수 있었다. Si-SiO<sub>2</sub> 경계면은 SiO<sub>2</sub>-Gaseous 주위의 경계면 파괴에 의한 breakdown에 의해 파괴되지 않음을 알 수 있는데 Passivation 파괴는 아래의 두 종류로 나눌 수 있다.

- ① SiO<sub>2</sub> 박막과 SiO<sub>2</sub>-Dielectric 주위 경계면의 파괴 - 이러한 파괴는 Passivation층의 두께를 두텁게 하고 SiO<sub>2</sub>층 Breakdown 특성을 개선시킴으로써 방지 할 수 있다.
- ② Si-SiO<sub>2</sub> 경계면의 파괴 - Si-SiO<sub>2</sub> 경계면은 SiO<sub>2</sub>-Gaseous 주위의 경계면 파괴에 의한 Breakdown에 의해 파괴되지 않고, 실리콘과 SiO<sub>2</sub>의 특성을 개선시키는 점인데, 이것은 차후 많은 연구가 필요하다.

### (참 고 문 헌)

- [1] W. C. Nunnally, "Photoconductive Pulsed Power Switches: A Review", Proceedings of the 5th IEEE Pulsed Power Conference, pp. 235-241, Arlington, VA, 1985.
- [2] G. M. Loubriel, M. W. O'Mally, and F.J.Zutavern, "Toward Pulsed Power Uses for Photoconductive Semiconductor Switches: Closing Switches," in Digest of Technical Papers, 6th IEEE Pulsed Power Conference, P. H. Turchi and B. H. Bemstein eds. IEEE, New York, pp.145-148, 1987.
- [3] B.L.Thomas and W.C.Nunnally, "Investigation of Surface Flashover in Silicon Photoconductive Power Switched", Processings of the 6th IEEE Pulsed Power Conference Arlington, VA, pp. 149-52, 1987.
- [4] P. F. Williams and F. E. Peterkin, "A mechanism for Surface Flashover of Semiconductors", Proceedings of the 7th IEEE Pulsed Power Conference, Monterey, CA, pp. 890-896, 1989.
- [5] G. Gradinaru and T. S. Sudarshan, "Prebreakdown and Breakdown Phenomena in High Field Semiconductor -dielectric Systems", J. Apple. Phys., Jun. 1, 1993.
- [6] G. Gradinaru and T. S. Sudarshan, "A Physical Model of the Electrical breakdown in High Field Semiconductor-dielectric Systems", Conf. Record of the 20th IEEE Power Modulator Symposium, Myrtle Beach, SC, pp. 331-335, 1992.
- [7] G. Gradinaru, V. P. Madangarli and T. S. Sudarshan, "Some Particularities of the Surface Flashover in Silicon-vacuum Systems", Proceedings of the 15th Int. Symp. on Discharges and Electrical Insulation in Vacuum, Darmstadt, Germany, pp. 208- 212, 1992.