

용이한 확장을 위한 측방향정보전파 신경회로망의 모듈라 설계

김성원*, 김형석**

전북대학교 전기공학과*, 전북대학교 전기전자제어공학부**

A Modular Design of the Lateral Information Propagation Neural Networks

Kim Sung Won*, Kim Hyong Suk**

Dept. of Electrical Engineering*, School of Electrical Engineering, Chonbuk National Univ.**

Abstract - The modular Lateral Information Propagation Networks(LIPN) has been designed. The LIPN has shown to be useful for interpolation of information[3]. The problem is the fact that only the small number of nodes can be implemented in a IC chip with the circuit VLSI technology. The proposed modular architecture is for enlarging the neural network through inter module connections. For such inter module connections, the host(computer or logic) mediates the exchange of information among modules. Also border nodes in each module have capacitors for temporarily retaining the information from outer modules. The LIPN with 4x4 modules has been designed and simulation of interpolation with the designed LIPN has been done.

된 값을 갖게 된다. 측방향정보전파 신경회로망의 노드의 출력은 다음과 같이 표현된다.

$$O_{ij} = f [W_{ij}^X I_i + W_{ij}^X O_{ij}^X + W_{ij}^N O_{ij}^N] \quad \dots(1)$$

O_{ij} 는 노드의 출력, I_i 는 노드의 입력, O_{ij}^X, O_{ij}^N 는 인접 노드의 출력의 최대값과 최소값, W 는 연결강도, f 는 노드의 활성화함수이다. 등고선으로부터 지형 데이터 재생을 위한 보간을 위해서는 지형의 굴곡이 잘 나타나야 한다. 이를 위해서 최대의 경사방향을 선택하여 이 방향의 데이터를 평균하여 사용하면 효과적이다. 측방향정보전파 신경회로망이 주어진 정보에 충실하게 보간을 수행하기 위해서는 각 노드가 아래의 조건을 만족해야 한다.

- [A] 입력이 존재하는 노드는 입력값이 그대로 출력된다.
- [B] 입력이 존재하지 않는 노드는 인접노드의 출력들 중 최대값과 최소값의 연결강도가 곱해진 평균이 출력된다.

1. 서 론

정보 보간은 특정한 소수의 상태들에 대한 정보를 이용하여 나머지 모든 상태들에 대한 정보를 계산하여 추정해 내는 기법이다. 이 기법은 수치해석에서 중요하게 사용되며 신호처리나 제어와 같은 분야에서 유용하게 사용된다. 측방향정보전파 신경회로망은 정보를 주변에 전파함으로써 정보를 보간하는 신경회로망인데 병렬처리와 학습과정 없이 고정된 연결강도를 이용하므로 실시간 정보 보간에 효과적으로 응용될 수 있다[3]. 또한 측방향정보전파 신경회로망은 Cellular Neural Network[1,2]과 같이 지역적 연결특성과 공간불변성을 가지므로 VLSI 구현이 용이하다는 장점이 있다. 그러나 VLSI 구현시 칩의 가용면적, 가용 핀 수의 제한으로 인해 실제적인 응용이 가능한 정도의 노드의 수를 단일 칩에 집적하기가 어렵다. 본 논문에서는 측방향정보전파 신경회로망을 칩 단위로 모듈라 설계를 하여 다수의 칩을 상호연결함으로써 용이한 확장이 가능한 구조를 설계하였다.

위의 조건을 만족시키기 위해서, 연결강도는 다음과 같이 입력의 유무에 따라 다르게 결정되어야 한다.

$$W_{ij}^X = W_{ij}^N = 0, W_{ij}^I = 1 \text{ 입력이 존재할 때} \quad \dots(2)$$

$$W_{ij}^X + W_{ij}^N = 1, W_{ij}^I = 0 \text{ 입력이 존재하지 않을 때} \quad \dots(3)$$

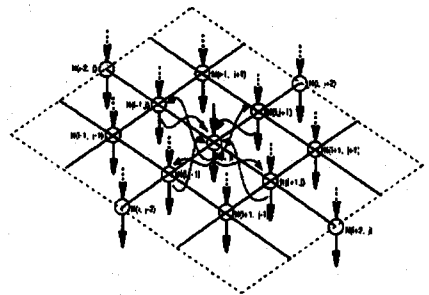


그림 1. 2차원 측방향정보전파 신경회로망

2. 측방향정보전파 신경회로망

측방향정보전파 신경회로망은 고정된 연결강도와 연결법에 의해 임의의 위치의 정보를 주변의 상태공간에 신속하게 전파시킴으로써 모든 상태공간 내에 자연스런 정보의 보간이 이뤄지게 하는 신경회로망이다. 이 신경회로망은 각 노드의 출력이 자신의 입력 혹은 인접한 노드의 출력의 영향을 받아 변화하는 구조를 갖는다. 2차원 측방향정보전파 신경회로망은 그림1과 같다. 이 신경회로망은 단층의 구조이며 한개의 신경회로망 노드는 한개의 공간의 상태를 나타낸다. 이 신경회로망을 정보보간에 이용하게 되면 입력이 노드에 인가되는 경우와 인가되지 않는 경우가 발생하는데 입력이 인가되지 않는 노드의 출력은 인접 노드의 출력을 이용하여 점차 보간

3. 모듈라 측방향정보전파 신경회로망의 설계

측방향정보전파 신경회로망을 CMOS로 설계하였다. 활성화 함수는 단위 유닛함수를 사용하였으며 연결강도 W_{ij}^X 와 W_{ij}^N 은 모두 0.5로 설정하여 평균을 수행하도록 하였다. 또한 입출력은 전압을 사용하였으며 내부신호의 흐름은 전류를 사용하였다. 이때의 전압과 전류의 범위는 각각 [0V,1V]와 [10.9uA,45.1uA]였다. 전압을 전류로 변환하기 위한 전압전류 변환블록(V2I 블록)은 비대칭 differential pair를 사용하여 10.9uA의 바이어스 전류와 3.42uA/0.1V의 이득을 갖도록 설계하였

다. 전류를 전압으로 변환하기 위한 전류전압 변환블록 (I2V)는 저항을 사용하였다. 또한 입력값을 저장하기 위해 1pF 커패시터를 사용하였다.

3.1 측방향정보전과 신경회로망 보간블록

측방향정보전과 신경회로망 보간 블록은 입력 벡터 중 최대의 경사방향을 따라 인접한 노드값의 평균 연산을 수행하는 보간블록으로써 그림2와 같은 구조를 갖는다. 구현의 용이함을 위해 각 방향(a,b,c,d)에 대해 평균과 차를 구한 후 차를 비교하여 최대경사방향을 구하고 해당방향의 평균을 출력하는 방식을 택하였다. Mean&diff 블록에서는 각 방향에 대한 평균과 차의 절대값을 연산하고 Comp 블록에서는 각 방향의 차의 절대값을 2단계에 걸쳐 비교하여 최대값을 갖는 방향의 평균을 출력한다. 보간블록의 입력이 되는 4개의 방향은 그림3과 같다. Mean회로에서의 신호의 평균은 그림4와 같이 전류미러를 이용하여 구현하고 Diff 회로에서의 차의 절대값은 그림5과 같이 구현한다. 또한 Comp블록에 사용된 비교기는 그림6과 같이 구현한다.

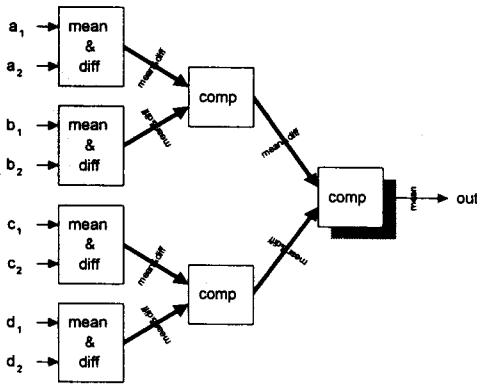


그림 2. 보간블록의 구조

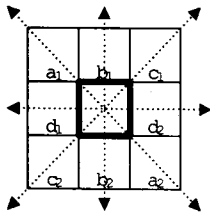


그림 3. 노드주위의 방향

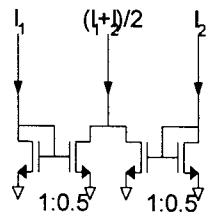


그림 4. 평균회로(Mean)

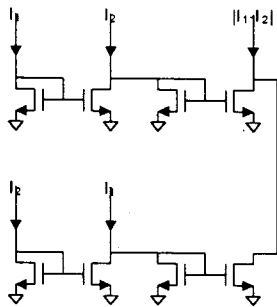


그림 5. 차의 절대값을 구하는 회로(diff)

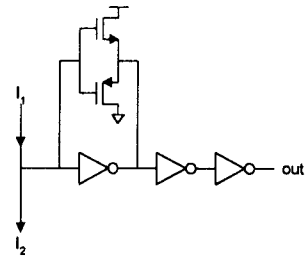


그림 6. 비교회로

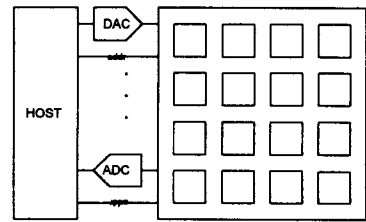


그림 7. 시스템

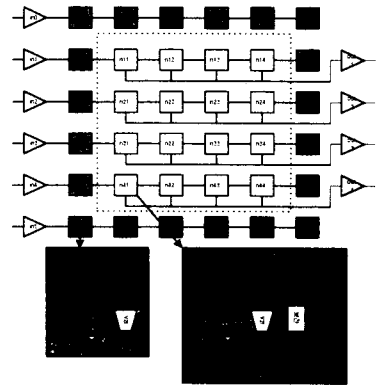


그림 8. 신경회로망 모듈의 구조

3.2 측방향정보전과 신경회로망 시스템의 모듈라 설계

현재의 반도체 집적기술로는 10x10 이상의 노드를 한개의 칩에 설치하기 어려우므로 영상처리와 같이 1만 개 이상의 노드를 필요로 하는 분야에는 적용이 어렵다. 따라서 적은 수의 노드로 구성된 칩들을 결합해서 사용할 필요가 있는데 이를 위한 모듈라 설계기술이 필요하다. 제안한 측방향정보전과 신경회로망 시스템의 구조는 그림7과 같다. 이 여러개의 신경회로망 모듈을 병렬로 배치하고 이를 HOST에 의해 제어하는 구조이다. HOST는 디지털 입력을 DAC를 통해 아날로그 값으로 변환하여 각 모듈에 인가한다. 모듈의 출력은 ADC를 통해 호스트에 입력되고 호스트는 갱신된 노드의 상태를 다시 인접한 모듈에 인가함으로써 모듈간의 정보교환이 가능하게 한다. 이 과정은 전체 노드의 상태값이 안정될 때까지 반복한다. 이를 위한 측방향정보전과 신경회로망의 모듈의 구조는 그림8과 같이 내부의 노드들간의 연결을 갖는 내부노드(n_{ij})들과 다른 모듈의 노드들로부터의 정보를 내부노드에 전달하기 위해서 일시적으로 정보를 저장하고 있는 커패시터(c_{ij})로 구성된다. c_{ij} 노드는 전압으로 인가된 입력을 커패시터에 저장하고 V2I 블록을 통해 전류로 변환하여 인접 노드로 전파하는 기능을 수행하고 n_{ij} 노드는 c_{ij} 노드의 기능에 덧붙여 인접한 노드에서 전파되어 오는 값을 이용하여 보간기능을 수행하여 그 값을 전압으로 변환하여 출력하는 기능

을 수행한다. 같은 행에 존재하는 노드들은 입출력 라인을 공유한다. 공유된 입력라인에서 노드의 입력을 샘플링하는 타이밍을 정하는 x_i 신호와 노드의 출력을 샘플링하는 타이밍을 정하는 y_i 신호는 address를 디코딩하여 생성한다. x_i 와 y_i 의 주기는 사용되는 ADC, DAC의 속도에 따라 결정된다.

4. 시뮬레이션

설계된 신경회로망 모듈을 4x4로 구성하여 16x16 등고선 정보를 입력하여 보간 특성을 HSPICE를 이용하여 시뮬레이션하여 결과를 관찰하였다. 사용된 MOS 모델은 IDEC MPW가 제공하는 HYUNDAI 0.8u BSIM level 13을 사용하였다. 입력정보는 10-레벨이며 초기 입력된 정보는 10,5,0이다. 그림9는 초기의 등고선 정보를 제한한 신경회로망이 보간해가는 과정을 보여준다. 시간이 지날수록 입력된 정보가 주변으로 전파되며 적절한 보간이 수행됨을 알 수 있다. 모든 노드의 상태는 23 step 진행 후에 안정되었다. 그림10은 보간이 완료된 지형의 구조를 보여준다.

4. 결 론

모듈라 측방향정보전과 신경회로망을 구성하여 등고선 정보로부터 지형정보를 재생하는 시뮬레이션을 수행하였다. 제안한 측방향정보전과 신경회로망은 노드간의 상호작용에 의해 실시간 보간이 수행되는데 단일칩에는 많은 노드를 장착할 수 없는 어려움이 있었다. 본 연구에서는 4x4개의 노드를 단일칩에 장착한 모듈로 제작하고 이 모듈간에 연계가 용이한 모듈라 구조를 설계하였다. 설계된 모듈 4x4개를 상호결합시켜 16x16개의 노드를 가진 측방향정보전과 신경회로망을 구성하였다. 설계된 신경회로망의 보간성능을 확인하기 위해 0,5,10의 3단계 레벨을 갖는 등고선정보를 입력하여 보간과정을 관찰하였다. 제안한 구조는 의도했던대로의 보간결과를 보여주었으며 이 결과로 제안한 신경회로망이 더 많은 노드가 요구되는 응용에 이용될 수 있는 가능성을 확인할 수 있었다. 본 연구의 실용화를 위해서 개선해야될 점은 모듈의 집적도를 높이는 것과 노드의 상태를 표현하는 레벨을 늘리는 것이다.



(a) 초기 입력정보

(b) Step 1

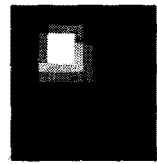


(c) Step 3

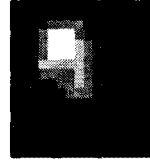
(d) Step 5



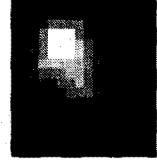
(e) Step 8



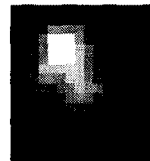
(f) Step 10



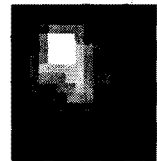
(g) Step 15



(h) Step 17



(i) Step 20



(j) Step 23

그림 9. 설계된 신경회로망이 등고선 정보를 보간해가는 모습

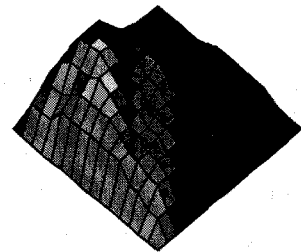


그림 10. 보간이 완료된 지형구조

[참 고 문 헌]

- [1] L. O. Chuna and L. Yang. "Cellular Neural Networks: Theory", IEEE Trans. on Circuits and Systems, vol. 35, pp. 1257-1272, Oct. 1988
- [2] L. O. Chuna and L. Yang. "Cellular Neural Networks: Applications", IEEE Trans. on Circuits and Systems, vol. 35, pp. 1273-1290, Oct. 1988
- [3] 김종만, 최중수, 김형석, 김성중, "등고선 정보로부터 지형고도 정보의 실시간 복원을 위한 측방정보전과 신경회로망", 전기학회논문지, 45권 11호, 1996.11
- [4] 김성원, 김형석, "실시간 정보 보간을 위한 신경칩 설계", 제2회 IDEC MPW 발표회 논문집, pp. 135-138, 1998.1