

Buffer layer를 사용한 SrTiO₃ thin film 박막 특성 분석
(The improvement of characteristics of SrTiO₃ thin films with
buffer layer)

김상훈, 백수현, 성진용, 마재평*, 박치선**, 최진석***, 정주혁***
 한양 대학교 재료 공학과
 * 호남 대학교 전자 공학과
 ** 한서 대학교 전자 공학과
 *** 삼성 전자

1. 서론

DRAM Capacitor로의 응용을 위해 SrTiO₃박막이 연구되었다. BST, PZT, PLZT 등의 재료에 비하여 SrTiO₃는 상온에서 상유전상으로 존재하여 FATIGUE 현상이 나타나지 않으며 다른 재료에 비해 비교적 낮은 누설 전류 특성을 나타낸다. 하부전극으로 RuO₂를 사용하였는데, Pt전극에 비하여 Sub-micro patterning이 용이하고 hillock formation이 없으며 Oxygen diffusion barrier의 역할을 하여 DRAM Capacitor용 하부전극으로의 사용이 유망하다.

본 연구에서는 박막의 특성을 개선하기 위해 buffer layer를 사용하였는데, 이에 따른 특성 변화를 고찰하였다.

2. 실험 방법

RuO₂(1100A)/ P-type(100) Si 기판위에 SrTiO₃박막을 증착 하였다. In-situ 방법으로 증착하였고, buffer layer 의 두께를 달리하여 그에 따른 특성 변화를 고찰하였다.

상부 전극으로 Al을 thermal evaporation 방법으로 올렸고, XRD, SEM을 이용해 상형성 정도와 미세 구조를 관찰하였다. 전기적 특성은 HP4145B semiconductor parameter analyzer & HP4280A CV meter를 이용하였다.

3. 실험 결과

Buffer layer 두께 변화에 따른 유전 상수와 누설 전류의 변화를 측정 하였다. 전기적 특성 변화에 영향을 미치는 요인은 표면 morphology와 하부 전극의 거칠기를 얼마나 완충하였는가에 의존한다.