

고선택비 산화막 식각공정시 실리콘 표면에 형성된 잔류막 제거와 후속 실리사이드 형성에 미치는 영향에 관한 연구

이 원정, 김현수, 염근영

성균관대학교 재료공학과 반도체 공정 연구실

김정훈, 황기웅

서울대학교 전기 공학과

백종태

한국전자통신연구소

실리콘 직접회로 제조시 sub-micron의 contact 형성을 위해서는 플라즈마에 노출된 실리콘 웨이퍼 위에 생성되는 잔류막과 손상이 적고, 이의 제거가 용이하며 높은 식각속도와 선택비를 갖고 이방성이 큰 산화막 식각공정이 필수적이다. 이를 위해서 높은 C/F 비율을 갖는 C_4F_8 , C_2F_6 등의 가스를 수소를 첨가하여 식각을 하고 있다. 그러나 높은 C/F 비율의 조성을 갖는 가스를 식각가스로 사용하는 경우 산화물 식각선택도를 증가시키는 장점이 있으나 플라즈마에 노출된 실리콘 웨이퍼 위에 두꺼운 잔류막을 형성시키며, 또한 산화물을 식각하기 위해서는 수십 eV 에너지가 필요하게 되므로 실리콘 표면에 손상을 주게 된다.

따라서 본 연구에서는 C_4F_8/H_2 Helicon plasma를 이용한 산화막 식각공정시 실리콘 웨이퍼에 형성되는 오염과 손상에 대해 관찰 및 제거에 관해 연구를 하였으며, 또한 식각한 실리콘 표면에 실리사이드를 형성시 실리콘 표면에 형성된 잔류막과 손상이 실리사이드 형성 과정에 미치는 효과를 관찰하였다.

본 연구의 contact 식각 실험은 C_4F_8/H_2 가스의 Helicon plasma를 이용하여 산화막을 식각하였다. 식각 조건으로는 공정압력 1.5mTorr, source power 1.5kW, bias voltage -80V에서 C_4F_8 , C_2F_6/H_2 가스를 이용하여 1 μm PSG 층을 50% 과식각하는 시간만큼 산화막 식각을 수행하였다. 과식각된 실리콘 표면에 형성된 C-F 계 polymer 형태의 잔류막을 제거하기 위해 piranha cleaning, O_2 plasma ashing, thermal annealing을 이용하였으며 제거 정도를 SE, XPS, SIMS를 이용하여 관찰하였다. 또한 식각된 실리콘 표면에 형성된 잔류막의 제거 정도에 따라 Co Silicide 형성 과정에 미치는 영향을 관찰하였다. Co silicide는 electron-beam evaporator를 이용하여 700 Å 정도의 두께로 Co를 증착한 후 700 °C, 1 분간의 급속 열처리를 통해 형성하였다. 제작된 silicide는 XRD를 통해 결정구조 및 silicide 형성 정도를 분석하였으며 four-point probe를 통해 면저항의 변화를 측정하였다.

식각된 실리콘 표면을 XPS로 분석 결과 잔류막은 C, F, O로 구성되었으며, 잔류막은 O_2 plasma ashing, 열처리 온도의 증가에 따라 잔류막이 제거되는 경향을 나타내나 성분에 따라 다른 제거특성을 나타내었다. 즉, F 성분의 경우 쉽게 제거되나 C 성분의 경우 450 °C annealing 후에도 절대량은 감소하나 아직도 잔류하고 있었다. 반면 O_2 plasma ashing 후에 600 °C 열처리한 시편의 경우 잔류막의 조성비가 식각되지 않은 control 시편에 접근시킬 수 있었다. 급속열처리를 통하여 형성된 실리사이드는 각각의 세정 방법에 따라 다른 경향을 나타냈으나 O_2 plasma ashing 후 600 °C 열처리한 시편에서 제작된 실리사이드 경우 control과 같은 안정상을 가진 $CoSi_2$ 가 형성되는 것을 XRD 분석을 통하여 관찰할 수 있었고 four-point probe 측정 결과 면저항값이 식각과정을 거치지 않은 control 시편과 같은 0.8 Ω/\square 에 접근함을 알 수 있었다.