

마이크로웨이브법으로 고상결정화 시킨 poly-Si 박막을 이용하여 제작한
저온 poly-Si TFT의 특성

(The Characteristics of Low Temperature poly-Si TFT Fabricated
with poly-Si Films Crystallized by Microwave Heating)

한국과학기술원 재료공학과 : 최용우, 안병태

1. 서론

Poly-Si TFT는 전하의 이동도가 높아 LCD의 주변회로를 집적하고, 고정세화 시킬수 있으며 궁극적으로 시스템을 panel에 집적시킬수 있어 많은 연구가 이루어지고 있다. 저온 poly-Si TFT는 값이 싼 유리를 기판으로 사용할수 있어 대형화시키기가 용이하다. 따라서 저온에서 poly-Si을 제조하는 방법에 대해 많은 연구가 이루어지고 있다. 이들 방법중 SPC 방법은 유리기판을 사용하기에는 온도가 높아 결정화 온도를 낮추어야 한다. PECVD a-Si은 일반 furnace에서 결정화시간이 600℃에서 20~50시간정도 걸리는데 이정노 등은 마이크로웨이브법으로 550℃에서 150분정도에 완전히 결정화시킬수 있다고 보고하였다. 결정화 온도가 낮아지는 기구에 대한 연구와 결정화 온도를 더욱 낮추고 유리를 기판으로 사용하는 방법에 대한 연구를 진행하고 있다.

본 연구에서는 마이크로웨이브로 가열하여 결정화시킨 poly-Si을 channel layer로 사용해 저온 poly-Si TFT를 제조하고 특성을 분석하였다.

2. 실험방법

550 nm 열산화막이 형성된 Si 기판위에 PECVD법으로 a-Si을, SiH₄과 H₂ 가스를 이용해서 310℃에서 100nm 두께로 증착하고 마이크로웨이브로 550℃로 가열해서 12시간 결정화하였다. TFT는 coplanar self-align 구조이며 gate 절연막은 LPCVD SiO₂로 두께는 80nm이고, gate와 S/D은 Ion Shower방법으로 doping하여 형성하였다.

3. 실험결과

일반 furnace와 마이크로웨이브법 모두 subthreshold swing이 1.4 V/dec이었다. 이로부터 구한 channel poly-Si의 trap density는 $5.7 \times 10^{11} / \text{cm}^2$ 이었다. Mobility는 33 cm²/Vsec, 32 cm²/Vsec로 거의 차이가 없었으며 I_{on}도 2.2 μA/μm로 같았다. I_{off}는 일반 furnace가 6 pA/μm이고 마이크로웨이브법은 4.4 pA/μm로 마이크로웨이브법이 30%가량 작았다. 따라서 I_{on}/I_{off} ratio는 3.7×10^5 , 5.5×10^5 으로 마이크로웨이브법이 컸다. Threshold voltage(V_{th})는 일반 furnace가 5.6V, 마이크로웨이브법은 6.6V 였다. (이상 W/L=30/10, I_{off}는 V_d=5V에서 최소값, I_{on}은 V_d=5V, V_g-V_{th}=10V일 때임.)

그러나 TFT 특성이 기판간 또는 기판내에서 차이가 많았다. 그 원인을 분석하기 위해 gate leakage current와 drain current의 비(I_g/I_d)에 대한 mobility 변화를 고찰한 결과 gate leakage가 특성산포의 주 원인으로 판단되었다. 따라서 특성산포를 감소시키기 위해서는 gate leakage를 감소시켜야 할 것으로 판단된다. 또한 S/D의 저항도 특성산포를 일으킬수 있는 것으로 판단된다. Gate leakage currnt는 gate field가 4 MV/cm 일 때 1×10^5 A/cm²이하 (oxide두께 100nm, TFT size 100μm²일 경우, V_g가 40V에서 10pA이하), S/D의 sheet resistance는 1kΩ/sq이하가 요구된다.

마이크로웨이브법으로 PECVD a-Si을 결정화한 poly-Si을 channel layer로 이용해 제조한 저온 poly-Si TFT의 특성은 일반 furnace에서 결정화한 경우와 차이가 없었다.