

a-Si TFT용, SiO_x의 저온성장에 관한연구(A study on the low temperature growth of SiO_x films for a-Si TFT applications)

선문대학교 재료공학과 : 정일채, 백청아, 이주현,

명지대학교 무기재료공학과 : 이강렬, 박성

1. 서 론

지금까지는 a-Si:H TFT의 제작시에 gate dielectric막은 400℃ 이하의 저온 공정이 가능하다는 이유 때문에 PECVD 법이 많이 이용되었다. 그러나 이렇게 증착된 dielectric 막은 계면준위가 높아서 이를 이용한 소자의 특성과 신뢰성에 문제가 있다. 그래서 본 연구에서는 ECR PECVD 법을 이용하여 400℃ 이하의 저온에서 산화막을 증착이 아니라 성장시키는 방법을 시도했다. 성장법을 이용하면 계면자체에 있던 불순물들이 절연체막으로 들어가므로 좋은 특성의 계면을 얻을 수 있을 것이다. 본 연구에서는 이렇게 성장된 oxide 막의 두께, 표면의 roughness, 결합상태를 각각 Ellipsometer, AFM, FTIR를 이용하여 관찰하였다.

2. 실험방법

본 실험에서는 Si(100) 위에 5000Å의 SiO₂막을 증착시킨 기판을 사용하였다. Ar ECR 플라즈마를 이용하여 기판의 표면을 cleaning한 후 a-Si:H 막을 ECR PECVD 법으로 증착하였다. 다음으로 시편을 꺼내지 않고 연속해서 고순도 산소(99.999%) ECR 플라즈마를 이용하여 gate dielectric 막을 성장시켰다. 이 때 기판은 의도적으로 온도를 가하지 않았다. 성장시에 산소가스는 30~60sccm, microwave power는 250~400W로 변화시키면서 CW(continuous wave)와 27.5KHz 펄스모드로 공급되었다.

3. 실험결과

a-Si:H TFT의 제작과정에서 a-Si:H막과 gate dielectric막 사이의 계면특성에 따라 TFT의 특성이 좌우된다. 본 연구에서는 a-Si:H막을 ECR PECVD법으로 증착한 다음 시편을 꺼내지 않고 연속해서 산소 ECR 플라즈마를 이용해서 SiO_x를 증착이 아니라 성장시켰다. 성장된 산화막의 두께는 Ellipsometer로 측정하였으며, oxide막의 굴절률은 1.422~1.472이고 두께는 90~150Å 정도로 성장되었다.

AFM분석결과 산소가스량에 따른 표면거칠기의 변화는 3.34~4.4Å로 거의 변화가 없었다. 따라서 산소가스량이 표면거칠기에 큰 영향을 끼치지 않는다는 것을 알 수 있다. microwave power의 변화에 따른 표면거칠기는 300W이상에서 CW와 27.5KHz의 펄스모드를 비교시 펄스를 주었을 때가 더욱 평탄한 표면을 나타내었다. 펄스를 가하면서 a-Si:H를 증착했을 때 펄스를 가하지 않은 경우에 비해서 표면거칠기가 작았다. 이것은 a-Si:H의 성장에 관여하는 라디칼들이 낮은 표면부착계수 때문에 막의 표면에서 더 많이 이동을 할 수 있기 때문인 것으로 생각된다. 펄스를 이용한 산소플라즈마의 경우에도 a-Si:H의 증착에서와 비슷한 효과로 인해서 낮은 표면거칠기를 갖는 표면이 생성된 것으로 생각된다.

FTIR의 분석결과는 440cm⁻¹(Si-O₂ rock(bridging) bonding), 465cm⁻¹(Si-O₂ rock(bridging) bonding)의 피크가 관찰되었다. 이것으로 SiO₂박막이 형성되었음을 알 수 있고, a-Si:H막의 내부로 확산해 들어간 산소이온들이 실리콘과 SiO₂결합을 이루고 있음을 알 수 있다. 하지만 a-Si:H의 흡수피크가 전체적으로 남아있으며 SiO₂의 피크가 크게 나타나지 않았다. 그 이유는 SiO₂막이 두껍게 성장하지 않았기 때문인 것으로 생각된다.