

ICBD(Ionized Cluster Beam Deposition) 방법에 의한 Patterned Si 기판 위 Cu박막의 Step coverage와 평탄화 기술 연구

백민, 손기황, 김도진

충남대학교 공과대학 재료공학과

최근 반도체 가공 기술에 있어서 소자의 소형화에 따른 Submicron technology가 요구되면서 초고집적 회로의 금속 배선용 용융 물질로는 high conductivity 와 Electromigration에 대한 high resistance를 가지는 Cu가 각광받고 있는 추세이다. 특히 칩의 소형화와 함께 다층 배선(multi-level interconnection) 기술이 필수적으로 채용되는 추세인데, 현재까지 개발된 관련 공정 단계의 복잡성과 반복되는 층의 증가에 따라 전체 공정 경비에 대한 비용이 커지게 되었다. 따라서 다층 배선 공정의 핵심 기술인 평탄화(Planarization)기술을 단순화 시켜 경비를 절감하는 것은 경제적으로 직접적인 영향이 지대하다고 본다. 그러므로 반도체 표면의 요철은 증가하고 금속박막의 Step coverage는 더욱 절실한 요구조건이 되고 있으며, 이제는 차세대(0.2 μm 의 폭이 필요)를 대비한 초고집적 Multi-level Cu interconnection 공정을 위하여 high-aspect-ratio를 가지는 Contact hole 또는 Via의 filling과 배선 공정을 일원화하는 Planarization Technology가 필수적인 공정단계로 대두되었다.

본 연구에서는 기존의 매우 복잡한 다단계 평탄화 공정을 거치지 않고 원칙적으로 1회의 증착공정을 거쳐 평탄한 금속(Cu)층을 획득하기 위해 ICB(Ion Clustered Beam) Cell을 사용하였다. 본 실험에서 사용된 ICB Cell(CF 4.5 inch)은 직접 설계 제작한 것으로써 기존의 복잡한 전기계통로를 단순화 시켜 controller의 전기적 안정성 향상과 제작비용을 최대한 절감할 수 있도록 하였다. Cu용 ICB Cell은 기본적으로 Cu를 가열하는 열선(Heater)과 도가니, 그리고 증발되는 Cu원자를 이온화시키기 위한 Filament와 Grid, 다음에 이온화된 원자를 기판으로 가속시키기 위한 가속전극(Acceleration)으로 구성되어 있다. 도가니는 Graphite를 사용하였으며, Cu와는 wetting이 거의 없음을 확인하였다. 사용한 접촉구(Contact hole)의 형태는 직경 1 또는 0.5 μm , 깊이 1 또는 2 μm 로서 aspect ratio가 1~4의 크기이다.

Cu flux 조사에서 flux가 $\sim 10^{-7}$ torr범위에서 시간당 수천 A의 증착속도를 얻을 수 있었으며 상온의 기판온도에서는 표면이 매우 고른 증착을 보이나 고온(400 $^{\circ}\text{C}$)에서는 거친 표면을 보였으며, 이는 불순물 등에 의한 핵생성으로 조대한 결정립이 성장되는 것으로 보인다. 또한 가속전압(0~1kV)의 변화에 따른 표면 상태나 step coverage는 별다른 차이점을 나타내지 않았으며, 이는 전체 flux에 대한 이온화율(4~7 μA)이 매우 낮기 때문인 것으로 판단된다.

현재까지는 ICB방법을 통해 단순히 큰 운동량으로 기판에 수직으로 부딪히며 얻어지는 기판과 평행한 운동량을 사용함으로써 단거리 표면이동도가 증가하는 효과를 이용하였으나, 본 연구에서는 Deflector로 사용될 가변 ac 전력공급기를 제작하여 Ion cluster의 수직 운동량을 기판에 평행한 운동량으로 전환시키므로써 기존의 이동도와 비교할 수 없을 만큼 큰 표면이동도를 얻을 수 있다고 보았다. 그에 따라 Deflector는 이온화된 cluster를 modulation 시켜 기판과 평행한 방향의 모멘트를 높이게 될 뿐 아니라, 간접적으로 직진하는 중성클러스터의 평행모멘트를 증대시킬 것으로 기대된다. 따라서 본 연구에서는 전기장에 의해 영향을 받지 않고 직진하는 중성 cluster와 평행모멘트가 증대된 이온화클러스터의 비율에 따라 변화하는 step coverage를 조사, 진행 중이다.