

새로운 구조의 금속 유도 측면 결정화에 의한 다결정 실리콘 박막 트랜지스터
제작에 관한 연구

(A study on the fabrication of poly-Si TFTs by a new structure metal
induced lateral crystallization method)

인태형, 이병일, 주승기

서울대학교 재료공학부

Tel ; 880-7442, Fax ; 886-4156

e-mail ; thihn@plaza.snu.ac.kr

1. 서론

대면적의 액정 표시 소자(Liquid Crystal Display:LCD)를 제작하기 위해서는 유리 기판 위에 제작할 수 있을 정도의 저온 공정 개발이 필수적이다. 현재는 고온 공정이 필요 없는 비정질 실리콘 박막 트랜지스터를 이용해서 TFT AMLCD를 제작하고 있으나 비정질 실리콘 자체의 높은 저항으로 인해서 TFT-AMLCD의 특성 향상에는 한계가 있는 것으로 알려져 있다. 따라서 비정질 실리콘의 특성을 개선하기 위해 다결정 실리콘을 이용한 박막 트랜지스터에 관한 연구가 집중적으로 이루어져 레이저 열처리를 이용한 다결정 실리콘 박막의 형성에 의해 매우 우수한 다결정 실리콘 박막 트랜지스터를 얻을 수 있음이 보고되었다. 본 논문에서는 금속 게이트를 적용한 다결정 실리콘 박막 트랜지스터를 금속 유도 측면 결정화에 의해서 500°C에서 제작하였고, 기존에 발표된 금속 유도 결정화를 이용한 박막 트랜지스터의 누설 전류를 획기적으로 개선하는 새로운 구조의 트랜지스터를 제작하였다.

2. 실험 방법

코닝 7059 유리 기판을 사용하여 트랜지스터를 제작하였다. 유리 기판 위에 저압 화학 증기 증착법을 이용하여 480°C에서 비정질 실리콘 1000Å을 증착하였고, 건식 식각법을 이용하여 능동 영역을 형성하였다. 게이트 산화막은 전자 자기 공명 플라즈마 화학 증기 증착법을 이용하여 1000Å을 형성하였고 게이트는 스퍼터링 장치를 이용하여 Mo를 2000Å 증착한 뒤에 게이트 패턴을 형성하였다. 소오스/드레인 형성은 이온 질량 도핑법을 이용하여 행하였고, 금속 유도 결정화를 위해 20Å의 Ni 막을 증착하였는데, 이때 마스크를 이용하여 소오스/드레인 접합 부위 경계면 안쪽에만 니켈을 증착시키는 방법을 사용하여 채널영역은 물론 소오스/드레인 접합 경계 부위도 금속 결함을 거의 형성시키지 않는 금속 유도 측면 결정화에 의해 결정화가 진행되도록 하였다. 500°C에서 15시간의 열처리로 채널 영역의 결정화를 완료할 수 있었고, 소오스와 드레인 영역의 불순물의 활성화시킬 수 있었다. 열처리를 행한 뒤에 Si를 이용하여 금속 전극을 형성하였다.

3. 실험 결과 및 고찰

게이트 산화막과 게이트로 사용된 Mo의 반응성을 측정하기 위해 2000Å의 Mo 막을 산화막위에 증착시킨 뒤에 실제 트랜지스터를 제작하는 온도인 500°C에서 열처리하면서 반응성을 측정하였다. 500°C에서 40시간까지 열처리한 뒤에 C-V와 I-V 특성을 측정하였으나 산화막의 열화 현상은 거의 나타나지 않았다. 금속 게이트와 사진식각을 이용한 소오스/드레인 영역의 부분적 니켈 증착에 의해 제작된 트랜지스터는 기존의 금속 유도 측면 결정화법에 의해서 제작된 트랜지스터와 비교해 새로운 구조에 의해서 제작된 트랜지스터는 전계 이동도에서의 감소 없이 누설 전류와 임계 전압을 낮출 수 있었는데 특히 누설 전류 감소는 드레인 전압이 증가하면서 현저하게 나타났다. 새로 개발된 구조에 의해 얻어진 누설 전류의 감소 원인에 대해서는 금속 유도 결정화에 의해서 결정화된 다결정 실리콘의 미세구조 분석을 통해서 구조적인 측면에서 해석될 것이다.