

[IV~21] [초청]

0.25 μm 이하의 Design Rule을 갖는 반도체소자에서의 Contact Etching

삼성전자 반도체연구소
강창진

반도체 소자의 고집적화에 따른 pattern의 미세화는 반도체 제조공정에서 새로운 개념의 설비와 공정조건이 요구되고 있다. 특히 dry etching 공정에서의 contact etching은 이러한 요구가 가장 극명하게 나타나는 대표적인 공정중의 하나라고 말할 수 있다. 최근 0.25 μm 이하의 design rule을 갖는 반도체소자에서는 contact의 aspect ratio 4이상이 일반적인 것으로 될만큼 contact의 크기는 감소하고 깊이는 증가하는 추세이다. 또한 각 소자에서의 architecture가 복잡하고 요구되는 공정조건 역시 같은 contact etching이라도 step에 따라서 매우 다를 수 있다. 즉 SAC etching의 경우는 높은 SiN 선택비를 필요로하며, 반대로 SiN와 oxide 선택비가 없는 contact etching이 필요한 경우도 발생하기 때문에 각 공정 step에서의 필요조건에 따라 공정조건을 달리 해야한다. 따라서 다양한 HDP(high density plasma) etcher등의 새로운 설비도입과 함께 새로운 etching gas chemistry 사용등 매우 활발한 연구활동이 전개되고 있다. 본 연구에서는 small & deep contact etching에서 발생하는 아래와 같은 여러 가지 현상과 문제점들을 발표하고자 한다.

1. 최근 개발된 etching 설비의 경향과 설비별 특징
2. contact 크기의 감소에 따른 etch rate의 변화
3. 각 etching gas chemistry에 따른 공정특성 변화
4. etching 조건 변화에 따른 공정특성 변화
5. 다양한 ILD 막질의 적용에 따른 contact etching 공정에서의 문제점
6. SAC etching에 있어서 gas chemistry와 SiN 선택비변화