

## 기계적 damage로 표면 활성화된 비정질 규소 박막의 결정화

이의석, 김형택, 김영관, 문권진\*, 윤종규\*\*

인천대학교 재료공학과

\*(주)오리온 전기 평판연구실

\*\*서울대학교 금속공학과

초록; 표면 활성화효과에 대한 비정질 규소 박막의 고상결정화 특성을 연구하였다. 증착된 비정질 규소 박막에 macro한 방법으로 wet blasting을, micro한 방법으로 자기이온주입으로 표면 활성화 처리를 행한 후 열처리를 하여 결정립의 결정화 특성을 보았다. 열처리는 관상로를 이용한 저온 열처리와 RTP를 이용한 급속 열처리의 두 가지 방법으로 하였다.

결정화의 기준으로 XRD분석을 통해 얻은 (111) 피크 강도를 이용하였으며, 결정의 품질을 비교하기 위해 Raman분석을 하였다. 기계적 damage를 이용한 표면 활성화는 결정화를 촉진함을 확인하였으며 활성화 방법에 따른 결정화 영향 변화 정도는 열처리 온도가 증가함에 따라 감소하였다.

### 1. 서론

평판표시소자에 응용하기 위해 비정질 규소 박막의 전기적 성질을 향상시키려는 노력의 일환으로 비정질 규소 박막의 다결정화에 대한 많은 연구가 진행되어 왔다.[1,2]

비정질 박막을 재결정화(recrystallization) 방법으로는 크게 관상로에 의한 고상결정화(SPC), 레이저 어닐링 액상결정화(LPC), arc lamp 급속결정화(RTP) 및 금속원소 유입 고상결정화(MIC)등으로 분류할 수 있다[3-5]. 고상결정화 연구는 열처리를 통해 증착된 비정질막을 재결정화 하거나, 증착된 다결정 박막에 이온주입을 통해 비정질화 한 후 다시 다결정화하는 방법등이 제안되었다. 고상결정화는 비교적 저렴한 열처리 비용과 낮은 표면조도(surface roughness) 특성 및 고품위 결정화가 가능하다는 장점이 있지만 corning 변형점 이하의 저온 결정화는 장시간(최소 20시간) 열처리에 의한 낮은 생산성 문제가 있다[6]. 레이저 어닐링 액상결정화 다결정막의 경우 상대적으로 좋은 물성을 보여주고 있으나 대면적 평판표시소자에 응용시 균일성과 결정화 정도 등에 문제점을 갖고 있다[7,8]. 금속원소 유입 고상결정화는 비정질 규소의 결정화 온도는 500°C이하로 낮아지게 되나, 금속이온에 의한 오염으로 인해 실제 트랜지스터에 응용하기는 어렵다.

본 연구에서는 결정화 증진과 고품위 결정립 성장을 위하여 표면에 기계적

damage를 비정질 규소 박막에 행한 후 2단계 열처리를 하였다. 표면의 기계적 damage는 Fig 1.에서 보듯이 재결정의 핵 생성에 필요한 활성화 에너지를 낮추고 구동력을 크게 할 것으로 기대된다. 즉, 표면 활성화가 재료 표면의 에너지 준위를 높임으로써 결정화에 필요한 온도와 시간을 줄이는 효과가 있을 것으로 판단된다. 기계적 damage를 주는 macro한 방법으로는 반도체 공정에서 back side gettering 방법으로 사용되는 기계적 습식연마(mechanical wet blasting)를 응용하였고, micro한 damage를 주는 방법으로 Si<sup>+</sup> 자기 이온 주입 법을 하였다.

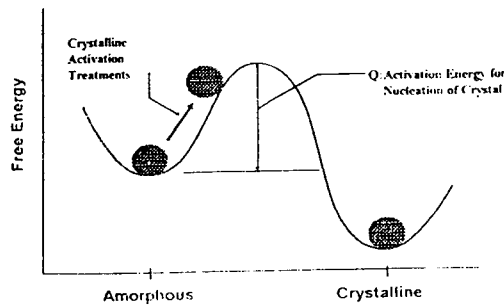


Fig. 1. Nucleation energy level for crystallization

## 2. 실험 방법

disilane(Si<sub>2</sub>H<sub>6</sub>)을 source gas로 이용하여 485°C의 온도에서 저압화학기상증착법(LPCVD)으로 cornig 7059 glass 기판위에 2500Å 두께의 비정질 규소 박막을 증착하였다. 증착압력은 0.25Torr이다. 표면활성화 처리는 반도체 wafering 공정에 사용하고 있는 wet blasting과 Si 자기이온주입을 하였다. wet blasting은 입자 크기  $3.4 \pm 0.4 \mu\text{m}$ 의 SiO<sub>2</sub>(>99.9%) slurry를 사용하여  $2 \pm 0.5 \text{mgf/cm}^2$ 의 압력으로 행하였다. 저 에너지 Si 자기이온주입은 350keV의 에너지로  $1.2 \sim 1.4 \times 10^{15}$ 의 양을 주입시켰다. 관상로의 고상 결정화는 coming glass의 연화온도(595°C) 이하인 510~600°C범위에서 Ar분위기로 하였다. 급속 열처리는 할로젠 램프를 이용하여 700,750,800°C에서 열처리 시간을 달리하며 실험했다. 온도 측정은 K-type 열전대를 사용하여 규소 웨이퍼 표면의 온도를 측정하였다. 시편의 온도를 직접 측정하지 않은 이유는 비정질에서 다결정으로 결정화가 진행됨에 따라 흡수도가 변화하여 시간에 따른 온도 균일성을 보장할 수 없기 때문이다. 시편과 웨이퍼는 quartz 판 위에 올려 놓았고, 챔버내는 10<sup>-2</sup>torr이하의 진공분위기를 유지하였다.

재결정화된 박막을 평가하기 위해 XRD와 Raman분석을 이용하였다. XRD에서는 분석 기준으로 (111)피크강도를 이용하였고, Raman에서는 Raman shift를 이용하였다.

## 3. 결과 및 고찰

결정화의 정도는 Si(111) 피크강도의 변화로 나타났다. 고상 결정화 조건 변화에 따른 (220),(311) 피크의 변화는 무시할 정도로 나타났다. Fig.2는 저온 고상결정화

온도에 따른 (111) 피크 강도의 변화를 보여주고 있다. 자기 이온 주입 처리를 한 시편보다 wet blasting한 박막이 강한 피크를 나타낸다. 그림에서 보듯이 활성화 처리한 비정질 규소 박막은 580°C 이하의 온도에서 활성화 처리되지 않은 경우

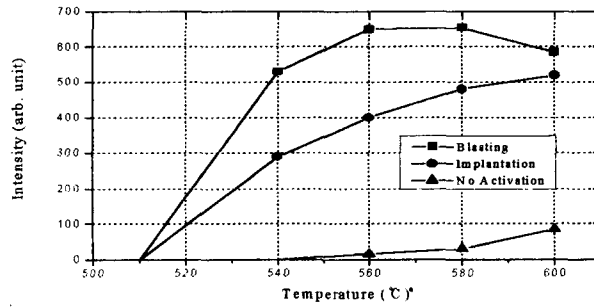


Fig. 2. Average intensity of Si(111) peak vs. furnace temperature (1hr. annealing)

보다 결정화가 활발하게 진행되는 특성을 나타낸다. 이것은 표면 활성화 처리로 인하여 damage 받은 지역의 비정질 규소 박막의 에너지 준위가 높아져서 핵 생성을 보다 용이하게 하는 것을 유추하게 한다. 또한 그림2에 의하면 micro한 처리 보다는 macro한 처리의 효과가 더 크다고 볼 수 있다. 이것은 표면 wet blasting 처리가 표면을 활성화시키는데 자기 이온 주입보다 효과적임을 알 수 있다. 온도와 시간이 증가하면 결정립의 크기가 빠르게 포화되고 wet blasting한 박막이라도 더 이상의 XRD 피크 강도의 변화는 보이지 않는다. 이것은 580°C 이상에서는 온도의 효과가 기계적 damage의 효과를 능가하는 것으로 유추된다. 510~600°C에서는 1시간 정도의 시간에서 결정화가 잘 되었고, 활성화 처리를 하지 않은 박막은 모든 조건에서 결정화가 잘 되지 않는 것으로 나타났다.

Fig.3은 급속 열처리 온도와 시간에 따른 XRD Si(111) 피크 강도를 보여준다. 시간이 지남에 따라 피크 강도는 강해지나 포화점이 존재함을 알 수 있다. 800°C에서는 5분, 750°C에서는 10분, 700°C에서는 약 20분이면 피크강도가 포화점 근처에 다다름을 알 수 있다. wet blasting한 시편의 경우 동일한 온도, 동일한 시간에서 더 강한 (111)피크 강도를 나타내고 있다.

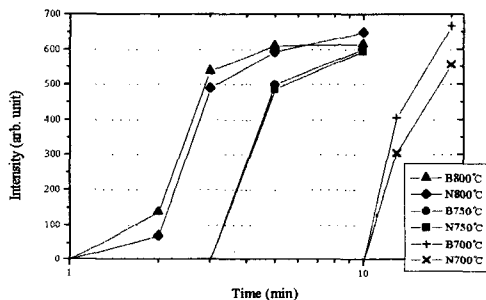


Fig. 3. XRD (111) peak intensity of B: blasting, N: no activation

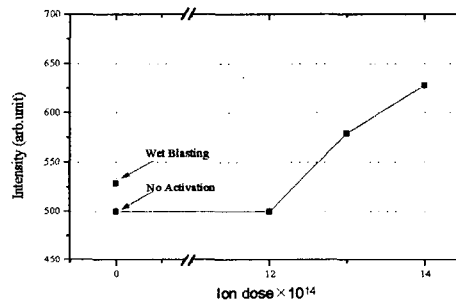


Fig. 4. XRD (111) peak intensity of ion-implanted samples

Fig.4는 이온 주입한 시편을 800°C에서 3분 열처리를 했을 때의 XRD분석 비교결과를 보여주고 있다. 이온 주입량이 증가함에 따라 (111) 피크강도가 증가했다. 이 결과 역시 자기 이온 주입 공정도 표면의 에너지 준위를 향상시키는 역할을 하고 있음을 알 수 있다. Fig. 5는 표면 활성화 처리에 의한 핵 생성 활성화 에너지를 plot한 것이다. 황의훈<sup>[9]</sup>등은 자기 이온 주입을 통해 계면을 파괴하여 계면이 핵 생성에 기여하는 역할을 배제하여 핵 생성을 억제시켜 결국엔 조대한 결정립의 성장을 가져 온다고 보고하고 있다. 그러나 본 실험의 결과에 의하면 wet blasting외에 자기 이온 주입도 핵 생성을 위한 활성화 에너지를 감소시켜 핵 생성을 활발하게 하여 결정화 시간을 빠르게 하는 것으로 나타났다.

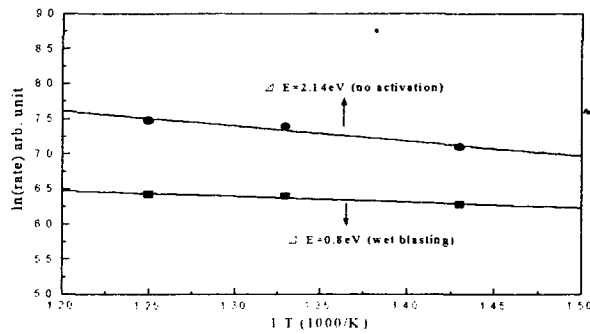


Fig. 5. Arrhenius plot of the arbitrary nucleation rate to determine activation energies for samples with wet blasting and without activation treatment

박막의 물성 평가 방법으로는 Raman분석이 사용되었다. Fig.5는 비정질, 다결정 규소 박막, 단결정 웨이퍼의 Raman spectrum을 보여주고 있다. 단결정 규소 웨이퍼의 경우 522cm<sup>-1</sup>에서 강한 피크를 나타내고 다결정 규소 박막의 경우 522cm<sup>-1</sup>에서 낮은 wave number쪽으로 약간 shift된 피크를 나타낸다. 본 실험에 522cm<sup>-1</sup>에서 벗어난 정도(Raman shift)로부터 재결정화된 결정의 품위를 간접적으로 평가했다[10,11].

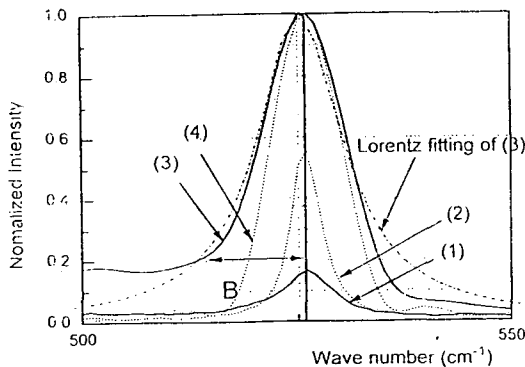


Fig. 6. Raman spectrum of (1) : p-Si film, (2) : single crystalline Si, (3) : normalized spectrum of (1), (4) : normalized spectrum of (2)

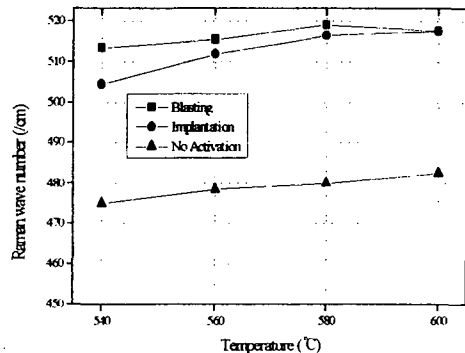


Fig. 7. Raman shift vs. furnace SPC temperature (1hr annealing)

Fig.6은 저온 고상결정화 온도에 따른 Raman shift를 나타낸 것이다. wet blasting한 박막의 wave number가  $522\text{cm}^{-1}$ 에 근접함을 볼 수 있고, XRD에서와 비슷하게  $580^\circ\text{C}$ 에서 결정화가 포화됨을 알 수 있다. Fig. 8은 급속 열처리 온도와 시간에 따른 Raman shift를 나타낸 것이다. 시간이 지남에 따라 단결정의 피크

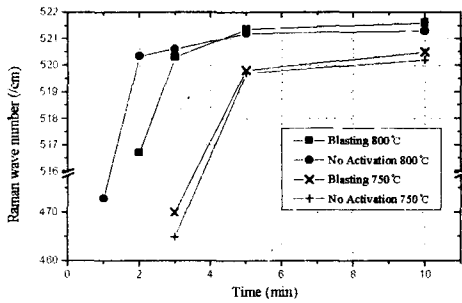


Fig. 8. Raman shift of wet blasted samples

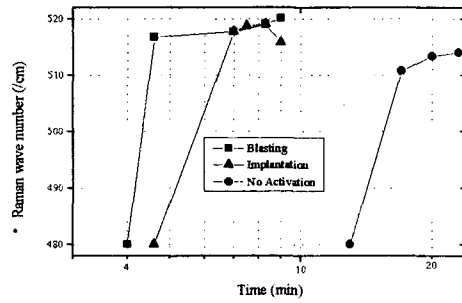


Fig. 9. Raman shift vs. RTA times at  $700^\circ\text{C}$

중앙값인  $522\text{cm}^{-1}$ 에 근접함을 알 수 있고, Raman shift로부터 활성화 처리를 한 것이 결정화가 빠름을 알 수 있었다. 활성화 처리의 효과는 Fig.9에서 역시 볼 수 있다. Fig.9는 급속 열처리 온도가  $700^\circ\text{C}$ 일 때 시간에 따른 Raman wave number를 보여주고 있다. 활성화 처리한 박막은 4분이 지난 후 급격히 wave number가 증가하는 것을 볼 수 있으나, 활성화 처리를 하지 않은 박막은 13분 이후에 증가하는 것을 볼 수 있다.

저온 결정화와 급속 열처리에서 모두 활성화 처리된 박막의 결정품위가 좋다는 것을 Raman shift로부터 볼 수 있었다. 이것은 표면 활성화 처리가 핵 생성을 위한 활성화 에너지를 낮추며 동시에 핵 생성물의 지역별 차등화를 가져와 생성되는 핵의 수가 적게되어 결국에는 조대한 고품질의 결정립 생성을 가져온다고 유추할 수 있다.

#### 4. 결론

위의 결과에서 보듯이 기계적 damage를 통한 표면 활성화 처리는 비정질 규소 박막의 고상 결정화를 촉진시킴을 알 수 있었다. 특히 wet blasting 처리는 비정질 규소 박막의 결정화를 촉진하는 활성화 처리로 보여졌다. 기계적 damage를 받은 지역에서 핵 생성이 빠르게 일어나 기계적 damage를 받지 않은 지역까지 성장하여 핵의 수가 적고 조대한 결정립을 생성한다. 고상결정화 온도가 올라가면 온도의 영향이 표면 활성화 처리의 영향보다 우세하게 되므로 활성화 처리의 효과는 둔화되는 것으로 나타났다. 급속 열처리의 경우도 비슷한 결과를 보여 주었다. 이것으로 비정질 규소 박막에 기계적 damage를 주었을 때 결정화 속도가 빠르고 결정성이 향상되었음을 확인하였다.

5. References

- [1] T. Yamashita, T. Matsumoto, Shimada, Y. Akebi, M. Kubo, K. Fujioka, SID '94 Digest, pp. 83-86 (1994)
- [2] M. Matsuo, T. Hashzume, S. Inoue, S. Takenaka, H. Ohshima, SID '94 Digest, pp. 87-90 (1994)
- [3] S. Takenaka, M. Kunii, H. Kurihara, Jpn. J. Appl. Phys. vol 29, no. 12, pp. 2380-2383 (1990)
- [4] 이상도, 김형준, 한국진공학회지 vol. 4, no. 1, pp. 77-84 (1995)
- [5] 이은구, 박진성, 이재갑, 한국재료학회지 vol. 5, no. 2, pp. 197-202 (1995)
- [6] Michael Hack, 1st TFT LCD international workshop, RETCAM, SNU, Korea, pp. 147-156 (1995)
- [7] R.Z. Bachrach, K. Winer, J.B. Boyce, Mat. Res. Soc. Symp. Proc. 157, 467 (1990)
- [8] M. Sakao, N. Kasai, T. Ishijima, Int. Elc. Dvc. Mting. Tech. Digest, Dec. (1992)
- [9] 황의훈, 정세진, 노재상, 제10회 한국진공학회 학술발표회 논문개요집 (1996)
- [10] T. Motooka and O.W. Holland, Appl. Phys. Lett. 58(21), pp. 2360 (1991)
- [11] R.I. Jhonson, G.B. Anderson, S.E. Ready, Mat. Res. Soc. Symp. Proc. 219, 407 (1991)