

대용량 정류기용 Dual Module DC-DC 컨버터

Topology 연구

A Dual Module DC-DC Converter with Six switches for High Power Capacity

계문호, 김성철, 조기연, 김은수
 (한국전기연구소 전력전자연구팀)
 경남 창원시 성주동 28-1 (641-120)
 Tel: 0551-80-1415, Fax: 0551-80-1406
 Email : mhkye@keri.re.kr

요 약

본 논문은 통신용전원장치와 같은 대용량의 DC 전원 장치에 적용하기 위하여 3상용 6 Switch로 구성된 Bridge로써 대용량 DC-DC converter에 적합한 Topology에 관한 것이다. 기본 동작은 기존의 Phase shifted ZVS PWM 방식을 사용하며, Bridge의 바깥쪽 양쪽암의 펄스폭을 제어하는데, 같은 펄스를 동시에 주는 방식과 각각 별도로 제어하는 방식, 두암의 위상을 지연시키는 방식에 관하여 연구하였다. 제안된 Topology들은 컴퓨터 시뮬레이션을 수행하여 그 동작특성을 확인하였고, 대용량에 적용할 수 있음을 확인하였다. 장치의 용량은 출력 500[A]/30[V] 회로를 구성하여 각각의 경우에 대하여 컴퓨터 시뮬레이션 결과를 제시하였다.

I. 서론

직류 전원 공급 장치는 출력 용량을 증가시키기 위하여 각 Unit들을 병렬로 연결하여 동작하도록 하는데, 통신용 정류기의 경우 한 Unit의 용량은 50[A], 100[A] 또는 200[A]이다. 그러나 일반적으로 전자 교환기 시스템에서는 1,000[A] 또는 2000[A]의 대 용량이 필요하며, 이러한 이유로 10개 또는 20개 Unit들이 병렬로 연결 되어진다.

본 논문에서는 기존의 Phase shifted(PS) ZVS PWM 방식의 동작 개념을 3상용 6 switch의 Bridge에 적용하여 단일 Unit로써 출력 용량을 증

가시키기 위한 Topology를 제안한다.

본 논문에서 제안한 토폴로지의 특징은 다음과 같다.

- 단일 장치로써 대용량 Unit에 적용하여 장치를 단순화하고, 소형화한다.
- 2차측 노이즈는 1차측의 저임피던스로 패스됨으로 기존방식에 비하여 작다.
- 경부하에서도 ZVS 특성이 개선된다.
- 3상 Bridge용 Intelligent Power Module (IPM)은 다양한 용량이 적용가능하다.
- 양측암의 위상차를 주어 출력 리플을 줄일 수 있다.
- 양쪽암의 위상 지연이 있는 경우 한쪽암으로 저임피던스 패스가 형성되어 순환 전류가 커진다.

제안된 회로의 동작특성은 출력 용량 약 15kW(500[A]/30[V])에 적용하여 컴퓨터 시뮬레이션을 통하여 각부의 동작 특성을 확인하였다.

II. 본론

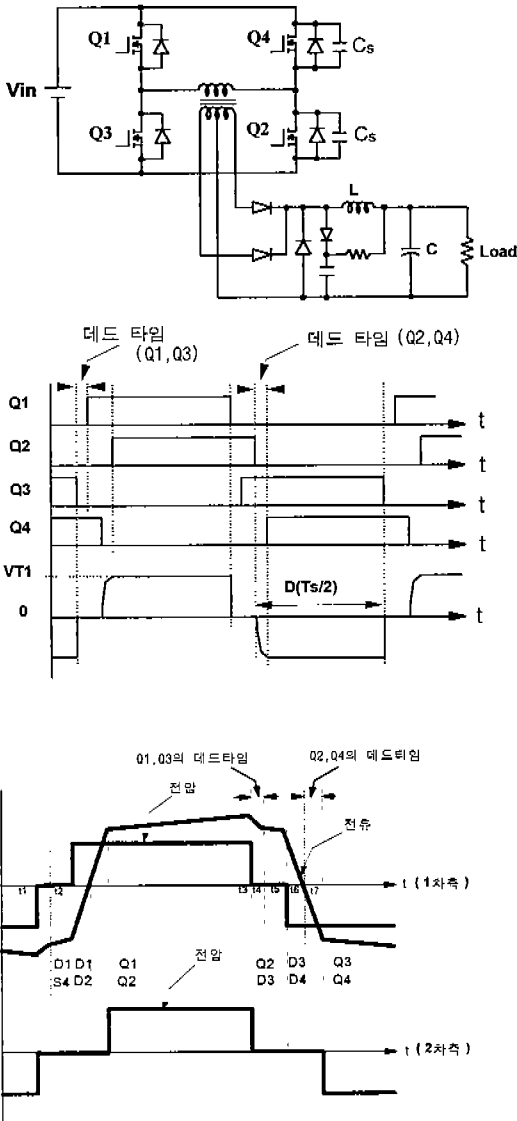
1. 기존의 DC-DC converter

기존의 단상 Bridge에 있어서 PS ZVS-FB DC-DC converter는 <그림 1>에서 보이는 바처럼 스위치 Q2와 Q4의 게이트 신호들이 Q1과 Q3의 게이트 신호들에 대하여 시간 지연을 갖도록 하여, 이 시간동안에 1차측 변압기의 leakage inductance

내에 저장된 에너지가 스위치의 body diode를 통하여 순환하도록 low-impedance 통로를 만들며, 또한 leakage inductance내에 저장된 에너지는 스위치의 접합 capacitance내에 저장된 에너지를 방전시켜 1차측 스위치들이 ZVS동작을 만든다. 스위치들은 각각 50%의 고정된 Duty 비율을 갖고 동작하며, 두 암의 위상 변이는 2차측으로 전달되는 에너지의 유효 duty(D_{eff}) 비를 결정한다.

$$\frac{1}{D_{eff}} = \frac{k}{T} \cdot \frac{L_{lk}}{V_{in}} \cdot (I_{pri} + I_{sec}) \quad [\mu s] \quad (1)$$

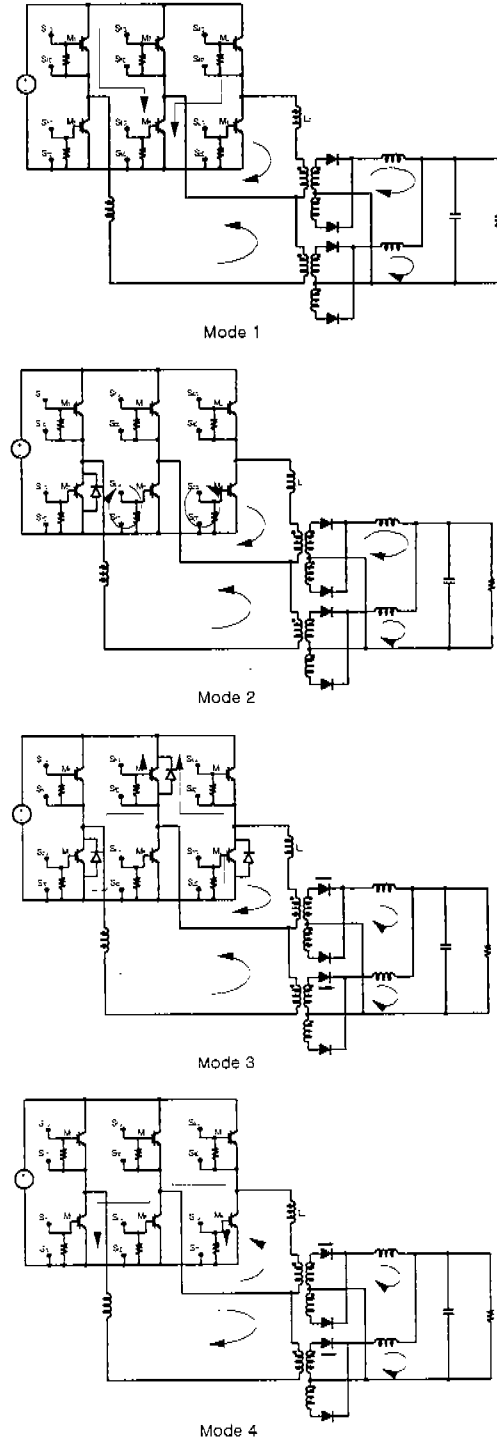
식(1)로부터 leakage inductance가 커질수록 출력 전류가 증가할 수록 유효 duty는 더욱 감소하게 된다.



<그림 1> PS ZVS DC-DC converter

2. 제안된 DC-DC converter

제안된 DC-DC Converter는 6개의 MOSFET으로 구성된 Bridge와 고주파 변압기, 출력단등으로 주 회로를 구성하는데, 기본적인 동작은 세 개의 암 중에서 가운데의 암을 기준으로 하여 양쪽의 두 암들이 Phase Shift되어 동작하므로, 각각의 스위치들은 Zero Voltage Switching (ZVS) 상태에서 스위칭한다.



<그림 2> 동작 모드별 회로도

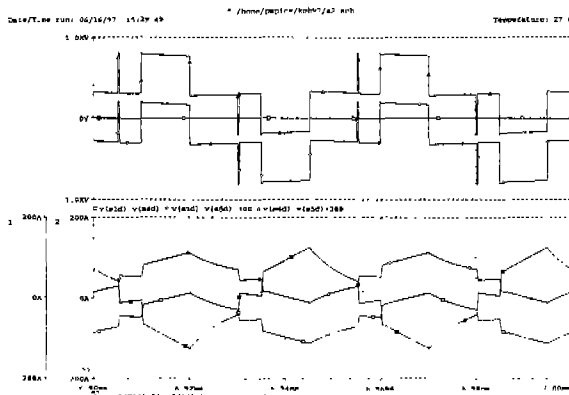
<그림2>는 제안된 회로를 모드별로 그려진 동작 개요도로써, 단상 Bridge 모듈을 2대 병렬로 사용한 경우와 같으나 스위치의 동작 패턴에 따라서 몇가지로 조합하여 출력단의 직류 특성을 개선할 수 있다. 가운데 암의 전류는 양측암의 전류의 합으로 표시되어 실제 장치를 제작할 경우에 가운데 암의 스위치 용량에 따라서 장치의 용량을 산정하여야 한다.

III. Computer Simulation

<표 1>은 본 논문에서 제안한 회로들을 컴퓨터 시뮬레이션을 수행하기 위한 조건들을 나타냈으며, 이 조건들에 따라서 회로별로 분류하여 computer simulation을 수행하였다. simulation tool로는 Pspice V7.1을 활용하였고, 제안된 회로들이 잘 동작되는 여부는 입출력단의 시뮬레이션 파형들로부터 알 수 있다.

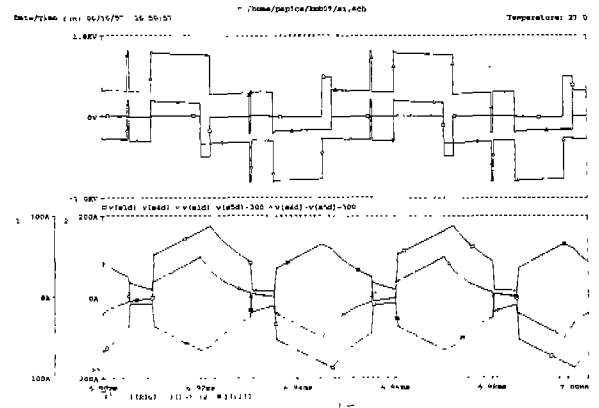
<표1> Computer Simulation Parameters

항목	정수값
입력전압	DC 510V
switching 주파수	20kHz
on time of main switches	20 μ s
on time of auxiliary switches	20 μ s
off time of main switches	30 μ s
dead time of main switches	5 μ s
time of delay leg	10 μ s
leakage inductance	4 μ H
switch output capacitance	2nF
출력 전압	32V
부하	0.07 Ω
출력 Inductor	200 μ H
출력 capacitor	4,700 μ F

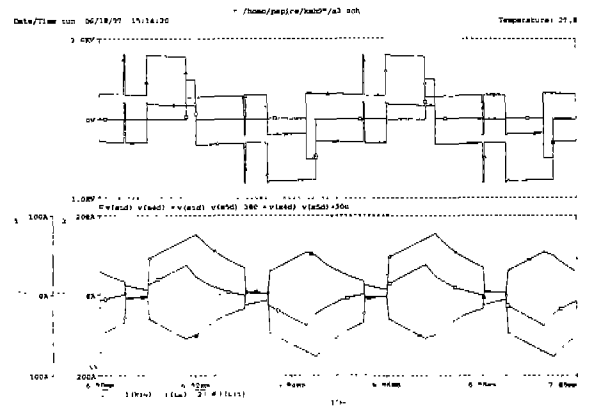


<그림 3> 동일한 펄스 인가시

<그림3>는 양측에 동일한 펄스를 주입하는 경우의 시뮬레이션 결과도로써, 양쪽 암의 전압 및 전류 파형은 동일하며, 중간 암의 전류는 두 전류의 2배로 결정된다. 동작특성은 단상 Bridge 두 대를 병렬로 동작하는 경우와 동일하다. <그림4>는 양쪽 암의 펄스를 별도로 제어하는 경우로써 각각 별도의 피드백 루프를 구성하여 출력측의 정밀한 제어가 가능하다. <그림5>은 양쪽의 암을 상호 위상을 지연 시킨 경우이며, 출력 전류의 리플은 감소하나, 지연되는 암에는 많은 전류가 흘러 소자의 스트레스를 주며, 따라서 지연 각도와 스위치의 허용치 범위에서 상호 타협점을 찾아 제어하도록 한다.



<그림 4> 양측암의 위상 지연시



<그림 5> 양측암의 별도 제어시

시뮬레이션 결과 기존의 단일장치들을 병렬 운전하는 경우보다 장치의 간소화와 출력의 특성 개선효과를 얻을 수 있다. 양측 암의 파형을 별도로 제어하는 경우와 양측의 암을 지연 시켜서 제어하

특성은 시작후 약7mS 지나서 측정한 값으로 <표 2>에서 보이는 바와 같이 나타내었다.

<표2> 시뮬레이션 결과표

	회로1 (동일)	회로2 (2us 지연)	회로3 (2us 제어)
입력 전류 피이크치	120A	128A	108A
출력 전류 리플	5.3A	3.5A	4.7A
출력 전압 리플치	4.5mV	3.1mV	3.8mV
출력 전압	33.28V	36.38V	30.2V

VI 결론

본 논문에서는 DC-DC Converter의 대용량화를 위하여 제안한 회로들을 컴퓨터 시뮬레이션을 수행하여 입출력단의 동작 특성을 확인하였고, 제안된 회로가 실장체에 적용할 수 있음을 밝혔다. 향후 본 시뮬레이션을 근거로 실장체를 제작하여 실험하고자 한다.

<참고문헌>

- (1) Moon-ho Kye, Kee-yeon Joe, Eun-soo Kim, Sung-chul Kim, Sug-won Jung
"A 10kW 100kHz ZVSWAC type DC-DC converter with free voltage AC input for telecommunication system", 1996.10.10. IEEE intelec '96 conf.
- (2) Eun-soo Kim, Kee-yeon Joe, Moon-ho Kye, "An Improved ZVSCS PWM FB DC-DC converter for reducing conduction losses", 1996. 7. 15, ITC-CSCC'96 conf.
- (3) 김성철, 권순걸, 계문호, 조기연,
"출력전류 리플제어형 필터를 적용한 DC-DC converter에 관한 연구" 1996.10.26, 대한전기학회 추계 학술발표회(서부경남지부)
- (4) G. Hua, F.C. Lee, "A new class of zero vlotage switched PWM converters", High Frequency Power Conversion Conf. Proc., 1991,