전력전자학술대회 논문집 1997. 7. 17-19 전력전자학회

3상 UPS 인버터의 출력전압 왜형률 개선을 위한 고조파 보상기법의 DSP 제어

변영복*, 조기연*, 박성준**, 김철우***
*한국전기연구소, **거제전문대, ***부산대학교

DSP Control of Three-Phase UPS Inverter with Output Voltage Harmonic Compensator

Young-bok Byun*, Kee-yeon Joe*, Sung-jun Park**, Cheul-u Kim***
* KERI, **Koje Junior College, ***Pusan National University

Abstract : This paper presents real time digital signal processor(DSP) control of UPS system feeding nonlinear loads to provide sinusoidal inverter output voltage. The control scheme is composed of an rms voltage compensator, the load current harmonics feed-forward loop for the cancellation of output voltage harmonics, and the output voltage harmonics feedback loop for system stability. The controller employs a Texas Instruments TMS320C40GFL50 DSP.

1. 서론

산업발달과 더불어 인간생활의 질적 향상을 위한 통신장치의 급증, 인텔리젼트 빌딩의 증가 및 의료기기의 보급이 확대되고 있다. 또한 공장자동화를 위한 FA기기의 보급이 확대와 HA를 위한 기기의 보급이 확대되고 있다. 이러한 중요장비의 보급이 확대됨에 따라 전원에 대한 무정전 전원장치 (UPS : Uninterruptible Power Supplies)의 고 신뢰도가 요구되고 있다. 고 신뢰성을 갖는 무정전 전원장치인 UPS에서 인버터의 기능은 일정한 전압, 일정한 주파수의 정현파 출력전압을 만족시켜야 한다. 또한 무정전 전원장치에서 발생하는 고조파 성분은 통신계통 및 제어계통 등 약전류 신호선에서 전자유도 장해를 일으키거나 각종 계전기들의 오동작, 전동기 소음 및 토오크 맥동 등의 원인이 되고 있다. 따라서 UPS에서 성능평가의 한 요소로서 출력전압의 고조파 함유율이 있으며, 이 지수는 고조파 함유율 즉 THD (Total Harmonics Distortion)로 나타내는데 보통 5[%] 미만을 요구하고 있다. 또한 대부분의 UPS는 컴퓨터나 사무기기 등 정전압원을 요구하는 부하에 많이 사용되므로 AVR(Auto Voltage Regulator)의 기능도 담당해야 한다. 그런데 이런 부하들은 거의 정류기 부류와 같은 비선형 부하이므로 출력전압 THD를 크게 증가시킨다. 일반적인 UPS는 이를 해결하기 위하여 복잡하고, 큰 수동필터를 사용하고 있으나, 이는 경제적 관점에서 매우 불리하다. 큰 수동필터에 대한 부담을 줄이기 위한 제어기법으로 순시전압 추종방식[1,2]을 적용함으로써 인버터 출력측의 필터를 소형화할 수 있고 비선형 부하에 의한 THD를 억제할 수 있다. 그러나 이 제어방식은 FET 등의 고속 스위칭 소자의 사용이 필수적이므로 소용량 UPS에 적용 가능하다.

대용량 UPS에서 THD 저감을 위한 방식으로는 출력 주파수의 3, 5, 7배 등의 L-C직렬공진 필터를 인버터의 출력에 접속하여 부하의 고조파 전류 성분을 이 공진 필터에 유입시킴으로서 출력 THD를 감소하는 방법[3,4]이 사용되나, 이 방식은 수동필터를 사용하게 되므로 UPS의 크기 및 경제적인 단점을 안고 있다. 또한 부하전류 고조파의 크기에 따라 필터의 시정수를 변화시키기 않으면 안된다.

본 논문에서는 UPS의 부하전류의 고조파 성분을 검출하고, 각 고조파성분에 해당하는 고조파 전압원을 전압제어기에 의해 생성된 인버터 기준전압에 합성하여 PWM 파형을 형성함으로서, 출력전압의 고조파성분을 보상하도록 하였다. 또한 시스템의 안정성을 높이기 위해 UPS의 실제 출력전압의 고조파 분석을 행하고, 고조파 분석의 실수부와 허수부에 대하여 비례적분 제어기를 둠으

로써 고조파의 크기 및 위상제어를 하여 시스템의 안정성을 도모할 수 있다. 즉 부하전류에 의해 출력전압이 고조파 영향을 받지 않게 하기 위해 부하전류의 feed-forward항을 두고, 시스템의 안정성을 위해 인버터 출력전압 고조파 성분의 비례적분 제어기를 두었다.

이와 같이 출력전압, 전류의 고조파 분석을 위해서는 많은 연산이 요구되므로 실시간 제어를 위해서는 고속의 디지틀 제어장치가 요구되므로, 본 연구에서는 T.I사의 TMS320C40GFL50 DSP Chip을 적용하여 설계한 제어장치를 적용하였다.

2. 고조파 보상기법

UPS의 기본구성 요소로는 정류기, 축전지 및 인버터부로 구성되나, 본 논문에서는 인버터부에 대해서만 고찰하였다. 그림 1(a)는 3상 PWM 인버터와 필터로 구성된 UPS 인버터부의 기본구성도를 나타낸다.

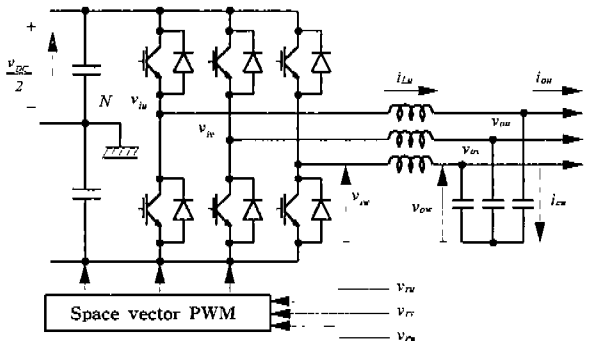


그림 1. 3상 UPS 인버터의 주회로도
Fig. 1. Main circuit of 3-phase UPS inverter

그림 1. 에서 인버터의 교류측 단자전압 v_{iu}, v_{iv}, v_{iw}는 식(1)과 같이 주어진다.

$$\begin{aligned} v_{iu} &= \left(\frac{v_{DC}}{2}\right) v_{ru} + v_{hu} - v_N \\ v_{iv} &= \left(\frac{v_{DC}}{2}\right) v_{rv} + v_{hv} - v_N \\ v_{iw} &= \left(\frac{v_{DC}}{2}\right) v_{rw} + v_{hw} - v_N \\ v_N &= \frac{v_{hu} + v_{hv} + v_{hw}}{3} \end{aligned} \tag{1}$$

여기에서 v_{ru}, v_{rv}, v_{ru}는 변조신호, v_{iu}, v_{iv}, v_{iw}는 필터 캐피시터 중성점에 대한 인버터 출력전압, v_{hu}, v_{hv}, v_{hw}는 각 상 스위칭에 의한 고조파 전압 이다.

한편 필터의 인덕터 및 콘덴서의 전압방정식은 식(2)와 같이 주어진다.

$$\begin{aligned} L\frac{di_L}{dt} &= v_i - v_o \\ C\frac{dv_o}{dt} &= i_L - i_o \end{aligned} \tag{2}$$

식(1)과 식(2)에서 알 수 있듯이 인버터의 교류측 단자전압은 제어가능하나 UPS의 출력전압인 콘덴서 전압은 부하조건과 필터의 계수에 의해 달라질 수 있다. UPS의 부하가 비선형성 부하로 인하여 고조파 전류가 인버터의 L-C 필터의 콘덴서에 흐르면, 인버터 출력전압은 파형 변형을 일으켜 THD가 증가하게 된다. 이 고조파 전류는 등가적인 고조파 전류원이라고 가정할 수 있다. 여기에서 한상분으로 등가화하여 나타낸 그림 2와 같이 테브난의 정리와 노오튼의 정리에 의해 부하측의 고조파 전류원을 인버터 측으로 변환하면, 기본파 전원에 직렬로 접속시킨 고조파 전압원이 된다. 이것에 대하여 PWM 인버터는 기본파 성분 뿐만아니라 고조파 성분도 발생시킬 수 있고, 그 성분을 독립적으로 제어할 수 있다. 따라서 인버터의 기본파 전원에 고조파 전압원을 만들기 위한 합성 PWM 파형을 만들고, 직접 인버터의 PWM 전압에서 부하측으로 고조파 전류를 흐르게 하면, 인버터 출력 필터의 콘덴서에서는 상기의 보상된 고조파 전류가 흘러 출력전압 파형은 거의 정현파 형으로 할 수 있다.

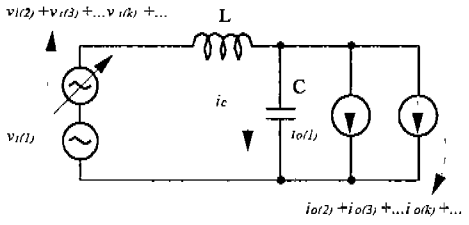


그림 2. 1상분 등가회로
Fig 2. Equivalent Single Circuit

이상의 관계를 수식으로 나타내면 식(3)과 같이 된다.

$$V_{o(k)} = KV_{i(k)} \angle \phi_k + Kk\omega LI_{o(k)} \angle \theta_k - \frac{\pi}{2} \quad (3)$$

$$K = \frac{1}{1-(k\omega)^2 LC}$$

단, 여기에서, $I_{o(k)}$는 부하전류에 함유된 k차 고조파 성분, $V_{i(k)}$는 인버터 전압에 포함된 k차 고조파 성분, $V_{o(k)}$는 출력전압에 포함된 k차 고조파 성분이다.

식(3)에서 출력전압 $V_{o(k)}$는 인버터 k차 고조파 전압항과 부하전류에의 k차 고조파 성분에 의한 전압항으로 분리하여 생각할 수 있다. 만일 인버터 고조파 전압항이 부하전류의 고조파 성분에 의한 전압항과 크기가 같고 위상이 역상이 된다면, 콘덴서 전압의 고조파 성분 $V_{o(k)}$는 영(Zero)이 되어 출력전압 파형은 정현파형이 된다. 즉, 식(3)에서 출력전압의 고조파 성분 $V_{o(k)}$가 영이되게 하기 위해서는 인버터에서 식(4)와 같은 고조파 성분을 포함한 PWM 인버터 전압을 출력하여야 한다.

$$V_{i(k)} \angle \phi_k = k\omega LI_{o(k)} \angle \theta_k + \frac{\pi}{2} = I_{o(k)} G_k \angle \delta_k \quad (4)$$

3. 디지틀 필터

전술한 바와 같이 부하전류의 고조파 성분에 의한 출력전압 왜형을 보상하기 위해서는 보상하고자 하는 부하전류의 특정 고조파 성분의 크기와 위상을 검출하여야 한다.

이를 위하여 Ramamoorty[6]에 의해 제안된 Fourier Notch-Filter Algorithm을 이용한다. 한 주기당 N개의 샘플수와 한 주기의 관측창을 가지고, 양자화된 신호 $\{x(n)\}$와 cosine, sine 파형과의 Cross-correlation을 각각 하면 다음 식과 같이 표현된다.

$$y_{rk}(m) = \frac{2}{N} \sum_{n=0}^{(N-1)} x(m-n) \cos(m-n) \quad (5)$$

$$y_{ik}(m) = \frac{2}{N} \sum_{n=0}^{(N-1)} x(m-n) \sin(m-n) \quad (6)$$

$$y_k(m) = y_{kr}(m) + jy_{ik}(m) \quad (7)$$

여기에서, cos(m-n)과 sin(m-n)는 (m-n)째 샘플링 시점에서 입력신호에 포함된 k차 고조파의 주파수를 가지는 cosine과 sine 함수의 디지틀 값이다. 그리고 필터출력 $y_{rk}(m)$과 $y_{ik}(m)$은 m번째 샘플링 시점에서의 k차 고조파의 실수항과 허수항의 값이다. 이러한 과정을 그림3에 도식적으로 나타내었다.

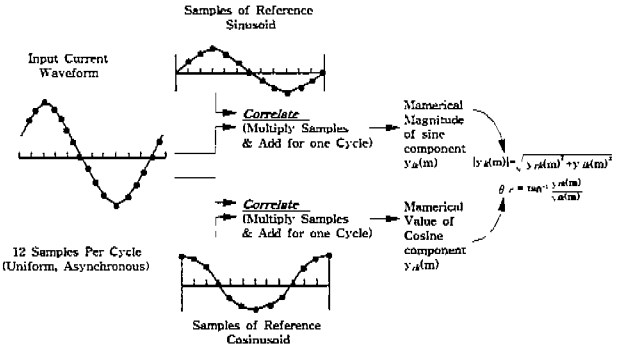
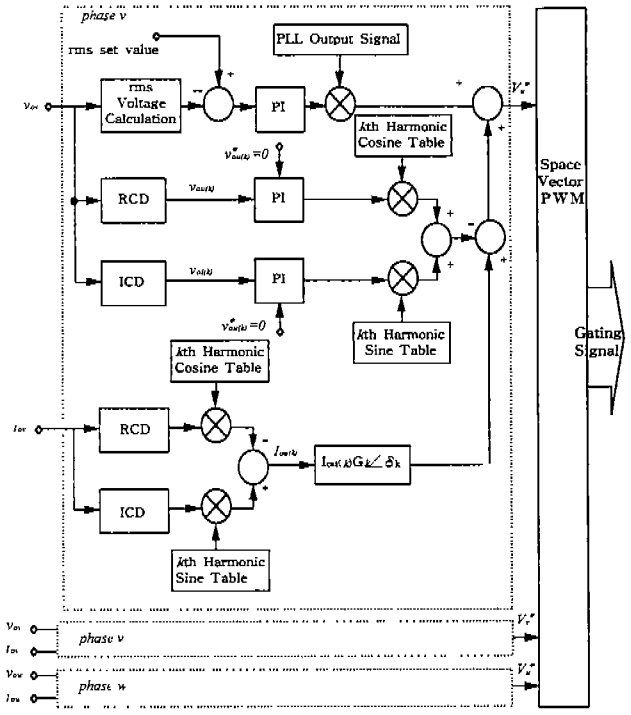


그림3. 디지틀 필터 알고리즘

Fig. 3. Fourier Notch-Filter Algorithm

4. 고조파 보상 알고리즘

그림4는 UPS PWM 인버터의 제어구성도 이다.



- RCD : Real Component Detector of kth Harmonic
- ICD : Imagimary Component Detector of kth Harmonic

그림 4. 제안된 UPS 인버터 제어기의 구조도

Fig. 4. The proposed control scheme of UPS inverter

UPS PWM 인버터의 출력전압은 샘플링되어 rms 전압으로 변환한 다음 전압제어기에 궤환된다. rms 전압으로 변환시 전술한 Fourier Notch-Filter Algorithm을 사용함으로서 기본파 성분의 rms치를 정확히 계산할 수 있어 고조파 성분에 대하여 영향을 받지 않는다. 궤환된 실제 인버터 출력전압은 전압오차를 결정하기 위하여 rms 지령전압과 비교되고 전압오차는 정상상태 오차를 제거하기 위한 비례적분 제어기에 입력된다. 비례적분 제어기의 출력은 적정한 전압오차 보상신호 이다. 고조파 보상신호는 이 전압오차 보상신호에 궤환되어 그 결과는 PWM 인버터의 지령전압이 된다. 이 고조파 보상신호는 전류궤환제어기와 전압궤환제어기로 구성된 고조파 보상기에 의해서 생성된다.

전류궤환제어기는 2절에서 기술한 원리에 따라 식(4)의 $V_{I(k)}\angle\phi_k$을 계산한다. 이때 전향제어기에 의해 $V_{I(k)}\angle\phi_k$만을 고조파 보상신호로 입력되면, 센서의 오차 및 고조파 분석의 오차 등으로 인하여 시스템이 불안해 진다. 따라서 이러한 오차를 보상하여 시스템의 안정성을 높이기 위하여 인버터 출력전압의 특정고조파 성분을 검출하고, 고조파 성분의 실수부와 허수부에 대하여 비례적분 제어기를 둠으로서 특정 고조파의 크기 및 위상을 제어하여 시스템의 안정성을 도모할 수 있다. 즉 부하전류의 고조파 성분에 의한 출력전압의 왜형을 보상하기 위하여 전류궤환향제어기를 두고 시스템의 안정성을 높이기 위해 전압궤환제어기를 두었다. 보상하고자 하는 특정 고조파가 많을수록 그에 비례하여 고조파 보상기를 두고, 고조파 성분 분석을 위해서는 역시 3절의 Fourier Notch-Filter Algorithm을 이용한다.

5. DSP 제어장치

UPS 등 전력변환장치의 실시간 제어를 위해서는 고속의 DSP(Digital Signal Processor)가 요구되고 있다. 특히 본 연구에서와 같이 디지틀 필터 기능이 요구되는 분야에서 그 성능이 높이 평가된다.

본 연구에서는 25MIPS(Million Instructions Per Second)의 연산능력을 가진 Texas Instruments사의 TMS320C40GFL50을 적용하여 DSP 제어장치를 설계하였다.

그림 5는 DSP 제어장치의 구성도 이다. TMS320C40 제어장치는 VME Rack 구조로 하여 확장성을 높였고 각 보드는 기능별로 TMS320C40GFL50이 장착된 DSP Master 보드와 Analog slave 보드, Digital slave 보드등 3개의 보드로 구성되어 있다. Analog slave 보드와 Digital slave 보드는 3상 모듈을 제어할 수 있는 아날로그, 디지틀 인터페이스 기능을 보유하고 있으며 필요에 따라 각각 2장씩 한 Rack에 장착되어 제어가 가능하다.

또한, 병렬처리가 필요한 경우에는 TMS320C40의 통신포트를 이용하여 Rack 간의 네트워크가 용이하며, DSP의 실시간 처리 능력을 극대화하기 위해서 임의의 마이크로프로세서가 적용된 MMI (Man-Machine Interface)보드가 장착될 수 있다. 개발된 제어장치의 주 목적은 UPS를 한 개의 DSP칩으로 제어하고자 하는 것이나 다른 전력변환 장치에도 다양하게 적용할 수 있게 설계하였다.

TMS320C40GFL50은 고속의 DSP칩 이므로 연산속도를 충분히 활용하기 위해서 고속의 응답을 갖는 주변 소자들을 선정 하였으며, 주회로와 제어장치 사이의 절연문제 및 스위칭 잡음문제를 해결하기 위하여 모든 외부 신호와의 인터페이스는 전기적으로 절연되게 설계하였다. 또한 EPLD (Electrical Programmable Logic Device)를 적용하여 주변소자 및 배선수를 최소화 하였으며 각 보드는 4층 및 6층 기판으로 제작하였다.

DSP Master의 EPLD에는 리셑(Reset), 디코더, 지연상태 발생기. 인터럽트 제어 등 시스템 전체를 관리할 수 있는 로직이 설계되어 있으며, Analog slave의 EPLD는 A/D, D/A 제어, 하드웨어 프로텍션 신호처리 기능 등이 내장되어 있다. Digital slave의 EPLD는 포토커플러로 절연된 입출력 신호의 처리와 함께 입력된 명령치에 따라 원하는 시간에 데드타임을 고려한 게이트 신호를 매주기 마다 발생시키는 게이트 신호 발생회로가 설계되어 있다. 이 게이트 신호는 광 케이블 출력을 통하여 게이트 드라이브 회로에 전달되며 게이트 드라이브 회로에서 인지된 폴트(Fault) 신호는 광케이블을 통하여 입력된다.

6. 시뮬레이션 및 실험결과

제안한 방식의 타당성을 검토하기 위해 표 1과 같은 피 시험 UPS의 사양을 대상으로 컴퓨터 시뮬레이션 및 실험을 행하였다.

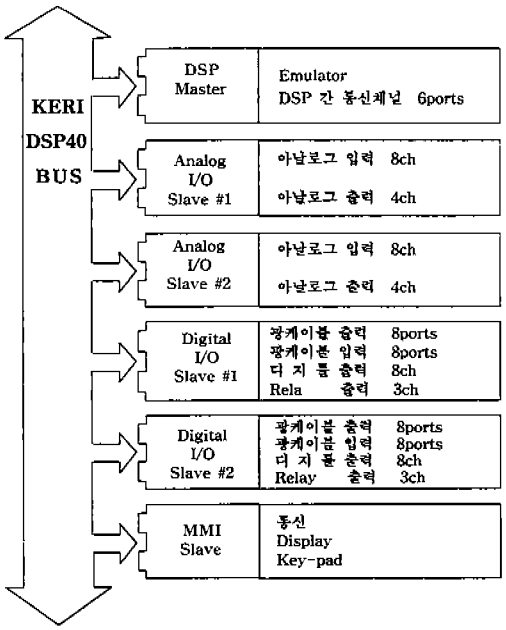


그림 5. DSP 제어장치 구성도

Fig. 5. Block diagram of DSP Controller

표 1. 피시험 UPS의 정수

Table 1 Parameter of UPS

출력 선간전압	220[V]	정격 전력	10[kW]
필터의 인덕터	1.0[mH]	필터의 콘덴서	1200[μF]
스위칭 주파수	4[kHz]	정류부하용 콘덴서	15000[μF]

그림 6은 비선형부하인 정류부하에서 고조파 제어를 행하지 않았을 경우의 인버터 지령전압, 출력전압 , 부하전류, 정류기 출력전류 및 리사주도형 파형이다. 그림에서 보는바와 같이 출력전압은 심한 왜형을 보이고 있으며, 이때 THD는 7.05[%]로 나타나고 있다.

그림 7은 고조파 제어기로 제 5고조파 제어를 행하였을 때의 인버터 지령전압, 출력전압 , 부하전류, 정류기 입력전류 및 리사주도형을 나타내고 있으며, 이때 THD는 3.37[%]로 고조파제어를 행하지 않을 경우 보다 THD가 적음을 알 수 있다.

그림 8은 고조파 제어기로 UPS의 출력고조파성분 중 크게 나타나는 제 5고조파 및 제 7고조파 제어를 행하였을 경우의 인버터 지령전압, 출력전압 , 부하전류, 정류기 입력전류 및 리사주도형 을 나타내고 있다. 이때 THD는 0.93[%]로 양호하게 나타났다.

그림 9는 각 경우의 고조파 분석 파형을 나타내고 있다.

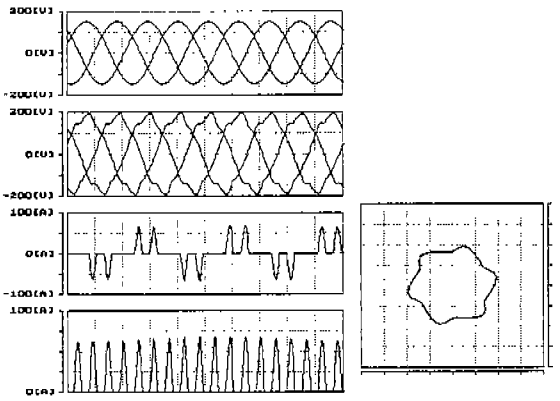


그림 6. 고조파 제어를 행하지 않을 때 출력전압 및 전류파형

Fig. 6. Output voltage and current waveforms without harmonics controller

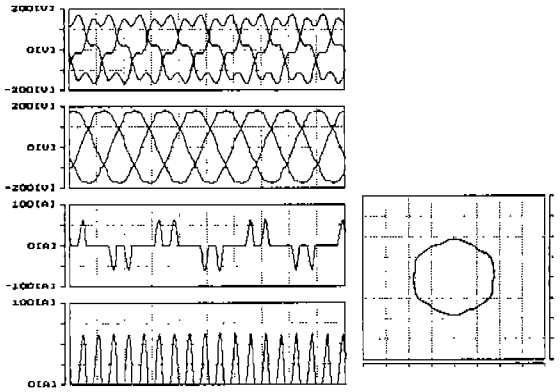


그림 7. 제 5 고조파 제어를 행할 때 출력전압 및 전류파형

Fig. 7. Output voltage and current waveforms with 5th harmonic controller enabled

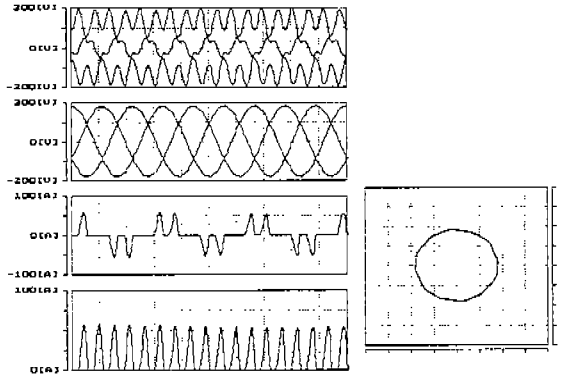


그림 8. 제 5, 7고조파 제어를 행할 때 출력전압 및 전류파형

Fig. 8. Output voltage and current waveforms with 5th and 7th harmonic controllers enabled

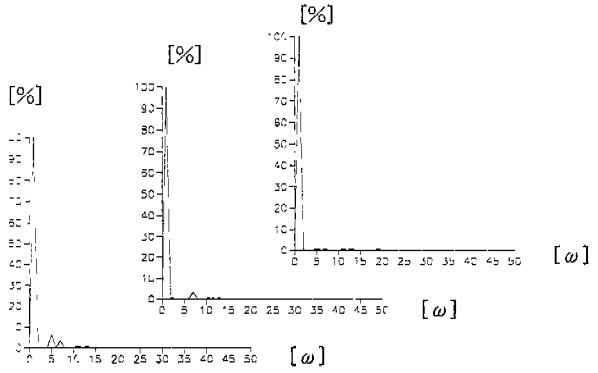


그림 9. 고조파 분석파형
Fig. 9. Harmonics analysis

그림 10, 그림 11, 그림 12는 그림 6, 그림 7, 그림 8과 같은 조건일 때 실험한 UPS의 출력전압 과 부하전류 파형을 나타내고 있으며, 고조파 제어를 함으로서 출력전압 왜형율이 개선됨을 알 수 있다.

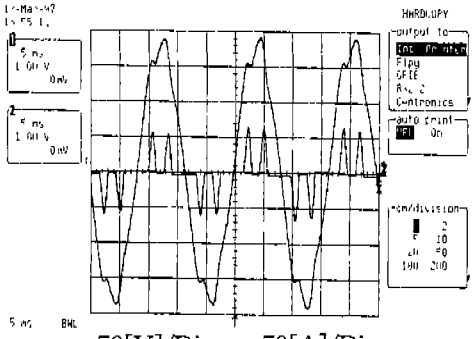


그림 10. 고조파 제어를 행하지 않을 때
출력전압 및 전류파형
Fig. 10. Output voltage and current waveforms without harmonics controller

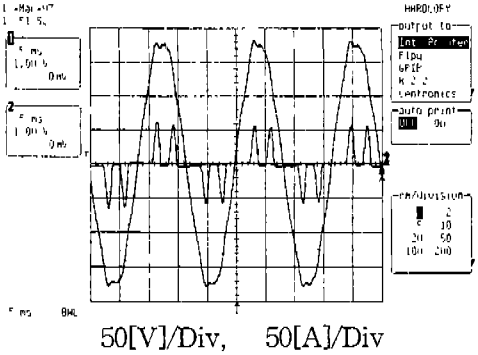


그림 11. 제 5 고조파 제어를 행할 때
출력전압 및 전류파형
Fig. 11. Output voltage and current waveforms with 5th harmonic controller enabled

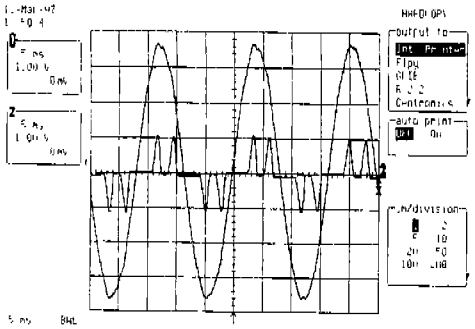


그림 12. 제 5, 7고조파 제어를 행할 때
출력전압 및 전류파형
Fig. 12. Output voltage and current waveforms with 5th and 7th harmonics controller enabled

7. 결 론

본 연구에서는 UPS 출력전압의 THD를 저감하기 위한 고조파 보상기법을 제안하고 시뮬레이션 및 DSP 제어에 의한 실험결과에 대해 기술하였다. 시뮬레이션 및 실험을 행한 결과 다음과 같은 결론을 얻었다.

1) 본 방식은 낮은 스위칭 주파수로 인하여 순시 전류 추종이 어려운 대용량 UPS에 적용시 우수한 제어계가 됨을 알 수 있었다.
2) 부하 전류의 고조파 분석을 하여 전향제어기를 설계할 때 샘플링에 의한 위상각 지연을 샘플링 주기의 반을 고려해 줌으로써 양호한 제어계를 구성할 수 있었다.
3) 순수 정류부하에서 고조파 분석을 한 주기별로 분석하여 제어를 행할 경우, 부하전류가 60도 연속 전류가 되지 않는 경우 시스템이 불안한게 나타났으며, 매 샘플링마다 고조파부석을 행하였을 경우에는 부하전류에 관계없이 안정하게 나타났다.

참고 문헌

[1] T.Kawabata, T. Miyasita & Y. Yamamoto "Dead Beat Control of Three Phase PWM Inverter" IEEE Trans. Power Elect., 5 no. 1, 1990.

[2] C. Hua, R. G. Hoft, "High Performance Deadbeat Controlled PWM Inverter Using a

Current Source Compenstor for Ninlinear Loads", PESC'92 Conf. Proc. pp. 443-450

[3] Shih-Liang jung, Ying-Yu Tzou. "Discrete Feedforward Sliding Mode Control of a PWM Inverter for Sinusoidal Output Waveform Synthesis" IEEE, pp. 552-558, 1994.

[4] T. Zumwalt, "DSP Applications in the Control of Uniterruptible Power Supplies", ICSPAT'93 Conf. Proc., pp. 967-972

[5] M. A. Boost, P. D. Ziogas, " Towards a Zero-Output Impedance UPS System", IEEE Trans. Ind. Appl., vol. 25, no. 3, pp. 408-418, 1989

[6] M.Ramamoorthy, "Application of digital computers to power system protection", J.Inst.Eng.(India), 52(1997), pp.235-238.

[7] Giuseppe S.Buja, "Optimum waveforms in PWM inverters", IEEE Trans.Ind.vol.IA-16, no.6, pp.830, 1980.

[8] Gerald B. Kliman and Allan B. Plunkett, "Development of a Modulation Strategy for a PWM Inverter Drive.", IEEE Trans. on IA, vol.IA-15, no.1., pp.72-79, Janurary/February 1979.

[9] 松井信行 外 2人, "電壓時間積分比較 PWMのアルゴリズムとその 應用". 日本前電氣學會 半導體電力變換研 SP 84- pp.11-20, 1984.

[10] 松井信行 外 2人, "ワンチップマイコン によるサイクロインバータの 波形制御 "日本電氣學會論文集 B分冊, vol.104, No.10, pp.639-646, 1984.