전송선로를 가진 Chua 회로에서의 카오스 현상 해석

*고재호, **배영철, *임화영
* 광운대학교 제어계측공학과, ** 산업 기술 정보원

Analysis of Chaotic Phenomena with Transmission Line of Chua's Circuit

*Ko Jae-Ho, **Bae Young-Chul, *Yim Wha-Young
* Dept. of Control and Instrumentation Eng, Kwang Woon Univ., ** KINITI

Abstract

Chua's circuit is a simple electronic network which exhibits a variety of bifurcation and attractors. The circuit consists of two capacitors, an inductor, a linear resistor, and a nonlinear resistor. In this paper we analyze a circuit obtained by replacing the parallel LC resonator in the Chua's circuit by lossless transmission line. By using the method of characteristics of this circuit we show that various periodic motions and chaotic motions can the attained according to parameter variations. From Chua's circuit with a lossless transmission line, a variety of chaotic attractors which are similar to those of the normal Chua's circuit are observed

1. 서 론

최근에 카오스 현상에 대한 관심이 물리학, 화학, 생물학, 공학 등에서 높아지고 있으며 이에 대한 응용이 활발하게 진행되고 있다.. Chua는 간단한 전자 회로로 카오스 현상이 존재함을 증명하였다. Chua 회로는 매우 단순한 자율, 3차계 시스템으로 가역성을 가지며 1개의 비선형 소자인 3 구분 선형 저항 (3 - segment piecewise - linear resistor) 과 4개의 선형 소자인 (R, L, C_1, C_2)로 구성되는 발진회로다.

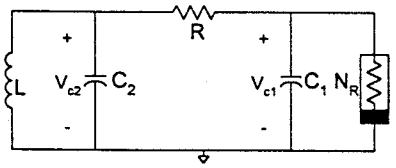

그림 1. Chua 회로
Fig. 1. Chua's circuit

Matsumoto에 의해 제안된 Chua 회로[1]를 그림 1에 나타냈으며 상태방정식은 다음과 같이 표시할 수 있다.

$$C_1\frac{dv_{C_1}}{dt} = G\,(v_{C_2}-v_{C_1}) - g(v_{C_1})$$

$$C_2\frac{dv_{C_2}}{dt} = G\,(v_{C_1}-v_{C_2}) + i_L$$

$$L\frac{di_L}{dt} = -v_{C_2} \qquad (1)$$

여기서 $G = 1/R$, $g(\cdot)$는 식 (2)와 같이 표현되는 3구분 선형 함수 (3- segment piecewise-linear function) 이며 그림 2에 나타내었다.

$$g(v_R) = m_0 v_R + \frac{1}{2}(m_1 - m_0)[|v_R + B_P| - |v_R - B_P|] \qquad (2)$$

여기서 m_0 는 외부 영역의 기울기, m_1 은 내부 영역의 기울기, $\pm B_P$ 는 break-point이다.

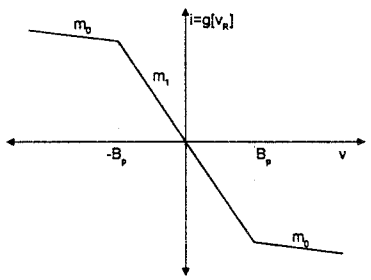

그림2. 3구분 선형 전압 전류 특성
Fig. 2. 3-segment piecewise linear v-i characteristiv of N_R

구분 선형 소자를 가진 Chua 회로의 LC 공진기를 한쪽이 단락된 무손실 전송선로로 치환하면 그림 3과 같은 회로를 얻을 수 있다.

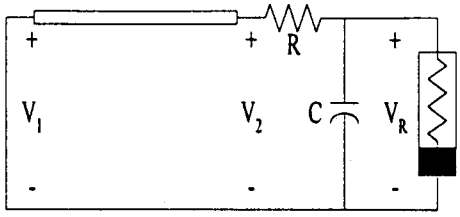

그림 3. 전송 선로를 가진 Chua 회로
Fig. 3. Chua's circuit with a transmission line

무손실 전송 선로를 전달하는 신호는 지연 시간의 영향을 받으므로 이 회로를 time-delayed Chua's circuit 이라고 부른다. 최근에 이 회로에 관한 몇 개의 문헌[2-3]이 보고 되어있다.

본 논문에서는 무손실 전송 선로를 가진 Chua 회로를 Branin이 제시한 특성 곡선법[4]을 써서 새로운 등가회로를 만들고 C≠0인 조건에서 회로의 파라미터 값에 따라 주기 운동과 카오스 운동이 나타남을 위상공간과 분기도로 제시하고 원래의 Chua 회로와 그 결과를 비교하였다.

본 논문에서 제시한 전송선로를 가진 Chua 회로는 반도체 내부 배선 설계나 통신선로, 전력 계통 등에 이용할 수 있을 것으로 보인다.

2. 전송선로를 가진 Chua 등가회로

Branin[4]는 무손실 전송선로의 과도 해석을 위한 특성곡선법을 제안하였다. 그림 4와 같은 전송선로의 특성 방정식은 다음과 같이 표시된다.

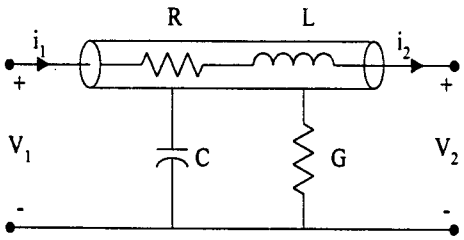

그림4. 전송 선로
Fig.4. A transmission line.

$$L\frac{\partial i}{\partial t}+Ri+\frac{\partial e}{\partial x}=0 \qquad (3)$$

$$C\frac{\partial e}{\partial t}+Ge+\frac{\partial i}{\partial x}=0 \qquad (4)$$

여기서 $e(x,t)$와 $i(x,t)$는 시간 t에서 선로 x점의 전압과 전류, R, L, C, G는 단위 길이당의 저항, 인덕턴스, 커패시턴스, 컨덕턴스를 나타낸다.

식(3)와 식(4)는 입사파와 반사파 전압원을 이용하여 다음과 같은 수식으로 정리 할 수 있다

$$e(d,t)=-Z_0 i(d,t)-e_2(0,t-\tau) \qquad (5)$$

$$e(0,t)=+Z_0 i(0,t)-e_1(d,t-\tau) \qquad (6)$$

여기서

$$e_2(0,t)=-[2e(0,t)+e_1(d,t-\tau)]$$

$$e_1(d,t)=-[2e(d,t)+e_2(0,t-\tau)]$$

이다.

식(5)과 식(6)의 등가회로를 그림 5에 나타내었다.

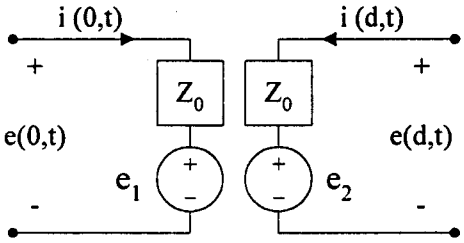

그림 5. 전송 선로의 특성 모델
Fig. 5. The characteristic model of a transmission line

그림 4의 전송선로는 그림 5와 같이 등가 변환되므로 전송선로를 가진 그림3의 Chua 회로는 그림 6과 같은 새로운 등가회로로 변환할 수 있다.

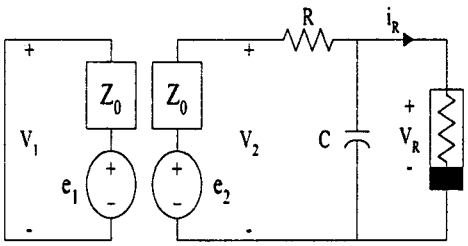

그림 6. 전송 선로를 가진 Chua 회로의 등가회로
Fig. 6. Equivalent circuit of Chua's circuit with a transmission line

선로가 무손실인 경우 그림 6의 회로 방정식은 다음과 같이 나타낼 수 있다..

$$v_1(t)=0$$

$$v_2(t)=\frac{Re_2(t)+Z_0 v_R(t)}{R+Z_0}$$

$$C\frac{dv_R(t)}{dt}=\frac{v_2(t)-v_R(t)}{R}-i_R(v_R)$$

$$e_1(t)=2v_2(t)-e_2(t-\tau)$$

$$e_2(t)=2v_1(t)-e_1(t-\tau) \qquad (7)$$

여기서 Z_0는 특성 임피던스, τ는 전파정수이며, e_1, e_2는 반사파 전압원, $i_R(v_R)$은 비선형 저항으로 본 논문에서는 5구분 선형 저항을 이용하여 컴퓨터 시뮬레이션을 행하였다.

3. 위상공간에 의한 카오스 현상 해석

식 (7)의 파라미터 값을 L=18[mH], C_2=100[μF] 선로의 길이 d=1[m]로 정하고 특성 임피던스와 전파정수를 구하면 다음과 같다.

$$Z_0=\sqrt{\frac{L}{C_2}}=424\,\Omega \qquad (8)$$

$$\tau=\sqrt{LC_2}\,d=0.05[ms]$$

식(13)의 각 파라미터 값을 식(14)와 C=10[μF], 비선형 저항 $i_R(v_R)$을 그림7과 같이 m_1=-0.75[mS], m_0=-0.41[mS], m_2=10[mS], Bp_1=1[V], Bp_2=8[V]로 주고 R의 값을 변화 하였을 때 비선형 저항에 걸리는 전압 v_R에 대한 선로의 단자 전압 v_2의 위상공간을 그림 8에 나타내었으며 5구분 선형 저항을 이용한 식(1)에 대한 Chua 회로의 카오스 어트렉터를 그림 9에 나타내었다.

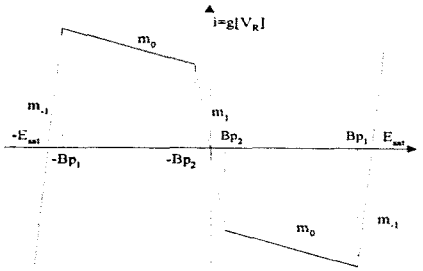

그림 7. 5 구분 선형 저항
Fig. 7. 5 segment piecewise linear resistor

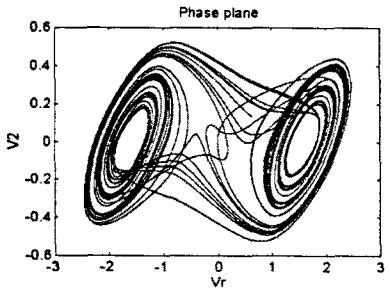

그림 8. Z_0=424Ω, R=1610Ω인 경우의 위상공간
Fig. 8. Phase plane for Z_0=424Ω

무손실 전송 선로를 가진 Chua 회로에서 파라미터 R값의 변화에 따라 1주기, 2주기, 4주기, Rössler형 어트랙터, double scroll 어트랙터 등 원래의 Chua 회로와 유사한 결과가 나타남을 확인할 수 있다.

4. 분기도(Bifurcation Diagram)에 의한 카오스 현상 해석

식 (7)에서 C값을 고정하고 R값을 변화 하였을 때의 분기도를 그림9에 나타내었다.

위상공간에서와 마찬가지로 1주기, 2주기, 4주기, 카오스 현상의 주기배증 과정과 주기창(periodic window) 등 카오스와 관련된 여러 가지 현상이 분기도에 정확히 나타남을 알 수 있다.

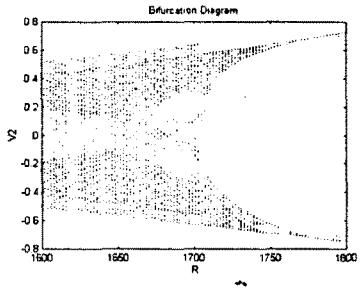

그림 9. R값의 변화에 의한 분기도
Fig. 9. Bifurcation diagram by R variation

5. 결론

본 연구에서는 Chua 회로의 LC 공진회로의 일단을 단락하여 시간 지연을 갖는 무손실 전송 선로로 치환하고 특성곡선법을 써서 등가회로를 만들어 주기운동과 카오스 현상이 나타남을 위상공간과 분기도로 확인 하였으며 원래의 Chua 회로와 비교하였다.

본 논문에서 다룬 무손실 전송선로를 가진 Chua 회로는 VLSI 내부의 배선 설계나 회로에 유용하게 이용할 수 있을 것으로 보이며 앞으로 손실이 있는 경우의 Chua 회로, 전송선로가 결합된 발진기 등에 대한 연구가 계속되어야 할 것으로 보인다.

[참 고 문 헌]

[1] T. Matsumoto, "A Chaotic Attractor from Chua's circuit", IEEE Trans. on Circuit and System, vol. CAS-31, pp. 1055 - 1058, 1984.

[2] A. N. Sharkovsky, "Chaos from a Time-delayed Chaos Circuit", IEEE Trans. on Circuit and System, vol. CAS-40, pp. 781 - 783, 1993.

[3] L. Kocarev and Z. Tazev, "Analytical Description of a Fractal Set Generated by the Time-Delayed Chua's Circuit", International Journal of Bifurcation and Chaos, vol. 4, pp. 1639 - 1643, 1994.

[4] F. H. Branin, JR, "Transisent Analysis of Lossless Tranmission Lines", Proc. IEEE, vol. 55, pp. 2012 - 2013, 1967.

[5] X. Rodet, "Models of Musical Instruments from Chua's Circuit with Time-Delay", IEEE Trans. on Circuit and System, vol. CAS-40, pp. 696-701, 1993.

[6] E. A. Hosny, M. I. Sobhy, " Analysis of Chaotic Behavior in Lumped-Distributed Circuits Applied to the Time Delayed Chua's Circuit", IEEE Trans. on Circuit System, vol.CAS-41, pp. 915-918, 1994.