

MeV 이온주입에 의한 매입층을 갖는 BILLI retrograde well과 latchup 특성

김종관, 김인수, 김영호, 신상우, 성영권
고려대학교 전기공학과
Laser & Plasma CVD Lab.

Latchup characteristics of BL/BILLI retrograde twin well CMOS with MeV ion implanted Buried Layer

Jong-Kwan KIM, In-Soo KIM, Young-Ho KIM, Sang-Woo SHIN
and Yung-Kwon SUNG

Laser & Plasma CVD Lab., Electrical Engineering, Korea Univ.

Abstract - We have investigated the latchup characteristics of BL/BILLI retrograde twin well CMOS that has the high energy ion implanted buried layer to intend for more improvement of latchup compare to conventional retrograde well and BILLI structures. We explored the dependence of various latchup characteristics such as n+ trigger latchup and p+ trigger latchup on the buried layer implant doses. We show various DC latchup characteristics that allow us to evaluate each technology and suggest guidelines for the reduction of latchup susceptibility.

1. 서론

최근 ULSI의 미세화 경향에 수반하여 CMOS 소자에서의 latchup 현상이 큰 문제점으로 대두되고 있다. 이에 따라 고에너지 이온 주입 공정을 이용하여 retrograde well 아래에 고농도 매입층을 형성함으로써 latchup 면역성을 향상시키기 위한 연구가 주목되고 있다. 또 소자가 미세화, 복잡화됨에 따라 well 형성시 고정밀도의 정합기술과 아울러 공정 단순화를 통한 수율향상이 요구되고 있다.

BILLI(Buried Implanted Layer for Lateral Isolation) 구조는 n-well 아래에 p+ 매

입층을 형성하는 것으로, retrograde twin well 형성시 자기 정합이 이루어지기 때문에, 보다 미세화되고 있는 well 형성 공정의 단순화와 latchup 발생을 억제하는 효과가 있다[1]. 그러나 BILLI 구조는 p+ trigger latchup의 관점에서 보면 그 자체로 latchup 면역성을 향상시키는데 그리 유용하지 않다.

한편 BL/CL(Buried Layer/Connecting Layer) 구조는 latchup 유지 전압을 향상시키는데 효과적인 구조이다. 그러나 well 경계의 n+/p+ 간격이 작아지면 trigger 전류가 급격히 감소하는 불안정한 특성이 나타난다.

이들 특성로부터 BILLI 구조에 기관 전체에 매입층을 형성시켜 새로운 CMOS well 구조인 BL/BILLI 구조를 고안하였다. 본 논문에서는 BL/BILLI 구조와 기존의 retrograde well 및 BILLI 구조를 비교함으로써 BL/BILLI 구조가 latchup 면역성을 향상시키는데 효과적임을 제시하였다.

이를 위해 p+ 매입층의 이온 주입량에 따른 n+ trigger 및 p+ trigger latchup 특성 변화에 대하여 살펴보았다. 또한 여러 가지 DC latchup 특성을 고찰함으로써 latchup 발생을 감소시키는데 지침이 되는 기술을 제시하였다.

2. 본론

BILLI 구조는 $2.3\mu\text{m}$ 두께의 포토리지스트를 마스크로 사용하여 n-well을 형성시킨 후, 마스크 위로 고에너지로 보론이온을 주입하여 n-well 아래의 p+ 매입층과 p-well을 동시에 형성한다. 이 때 p-well이 n-well과 동일한 투사거리(projected range)를 갖도록 주입 에너지를 설정하였다 (2MeV 와 1.4MeV 로 보론을 주입). 그림 1은 이와 같이 형성한 BILLI 구조의 2차원 공정 시뮬레이션의 결과와 p-well과 n-well의 SIMS profile을 나타낸 것이다.

또한 BL/BILLI 구조는 LOCOS 공정 후 2MeV 로 보론을 기판 전체에 주입하여 형성한다. 매입층 형성시 이온의 주입량을 3×10^{13} , 6×10^{13} , 1×10^{14} ion/cm²로 변화시키면서 latchup 면역성 개선 효과를 관찰하였다. 그림 2는 BL/BILLI 구조의 2차원 공정 시뮬레이션 결과와 p-well과 n-well의 SIMS profile을 나타낸 것이다.

그림 3은 latchup 시험 소자의 단면도로, CMOS 소자 내의 기생 중형 pnp 트랜지스터와 횡형 npn 트랜지스터의 lumped element 모델을 함께 나타내었다. 이 때 well 경계의 n+/p+ 간격을 $4.8\mu\text{m}$, $3.6\mu\text{m}$, $2.4\mu\text{m}$, $1.6\mu\text{m}$ 로 변화시키며 기생 바이폴라 트랜지스터의 전류이득과 n+ 및 p+ trigger latchup 특성을 관찰하였다. 여기서 latchup 발생 순간에 n+ 또는 p+에 주입되는 전류를 trigger 전류 I_{trig} 라 하고, 기생 바이폴라 트랜지스터의 컬렉터 영역을 통해 흐르는 전류를 임계전류 I_{crit} 라 정의한다. 또한 latchup 유지 전압을 V_{hold} 라 정의한다. 본 연구에서는 이들을 측정하기 위해 HP 4155 parameter analyzer를 사용하였다[2].

2.1 n+ injected latchup

그림 4는 n+ trigger 전류특성을 나타낸 것이다. n+ trigger 전류는 모든 구조에 있어서 n+/p+ 간격의 축소와 더불어 감소하며, retrograde well의 경우 그 변화가 가장 적었다. 이 결과로부터 n+/p+ 간격이 작은 경우에는 매입층에 의한 n+ trigger 특성 개선이 이루어지지 않음을 알 수 있다. 이것은 좁은 n+/p+ 간격에서는 기판쪽으로 주입된 전자를 반사하는 역할을 하는 내부

전계에 의해 횡방향 전류 성분이 급격히 증가하기 때문이다. 공간전하영역의 내부 전계는 고농도 p+ 매입층에 의해 형성되어 n+ 에미터로부터 주입된 전자가 컬렉터로 흐르는 것을 도와주는 역할을 한다. 그러나 BL/CL 구조에 비해 BL/BILLI 구조는 n+/p+ 간격의 감소에 따른 n+ trigger 전류 특성의 악화가 적다.

그림 5는 n+ 임계 전류 특성을 나타낸 것으로, 이는 n-well 저항과 관련되어 있다. well 저항이 높으면, 임계 전류에 의한 전압 강하가 커지므로 적은 임계전류에서도 중형 바이폴라 트랜지스터가 턴온 되도록 에미터-베이스 접합에 순방향 바이어스가 인가된다.

Retrograde well은 BL/BILLI 구조에 비하여 임계전류 특성이 우수하다. 이것은 retrograde well의 n-well 저항이 다른 구조의 저항보다 낮기 때문인 것으로 추측된다.

그림 6은 n+ trigger latchup의 유지 전압을 나타낸 것으로, 매입층 형성과 주입량의 증가로 그 특성을 향상시킬 수 있었다.

2.2 p+ injected latchup

그림 7과 그림 8은 각각 p+ trigger 전류와 p+ 임계전류를 나타낸 것이다. BL/BILLI 구조에서 매입층의 주입량이 1×10^{14} ions/cm²일 때 p+ trigger latchup 특성이 가장 우수한 것으로 나타났으나, p+/n+ 간격이 $1.6\mu\text{m}$ 이하인 경우에는 그 특성이 급격히 악화되었다. 그림 7과 8에 나타낸 바와 같이 고농도 매입층을 형성한 BL/BILLI 구조의 경우 큰 임계전류값을 가지며, 그 결과 latchup 특성이 개선되었다. 이는 BL/BILLI 구조의 매입층이 고농도 epi wafer와 마찬가지로 접지면의 역할을 하기 때문이다. 그러나 매입층의 주입량이 3×10^{13} ions/cm²로 낮은 경우에는 p+ 임계전류와 p+ trigger 전류의 특성 개선 효과가 없었다. 이것은 3×10^{13} ions/cm²의 주입량으로는 충분한 기판저항 감소 효과를 얻을 수 없기 때문이라 생각된다.

한편 BILLI 구조에서는 latchup trigger 전류가 매우 작았다. 이것은 BILLI 구조에

서의 p+ 매입층과 p-well 간의 연결이 완전하지 못하기 때문이며, 또한 그림 8에 나타난 바와 같이 낮은 임계전류에 의해 trigger 전류가 감소되기 때문이라고 생각된다.

그림 9는 BL/BILLI에서 n+/p+ 간격이 좁은 경우에도 매입층의 주입량을 증가시키면 유지 전압 특성이 개선되는 것을 나타낸다. 이러한 유지 전압이 전원전압 Vcc보다 클 경우, latchup이 발생하지 않는다 [3]. 매입층 주입량이 1×10^{14} ions/cm²인 BL/BILLI 구조는 n+/p+ 간격이 2.4 μ m 이상일 경우, 3V 이상의 유지 전압을 갖는다.

3. 결론

본 연구는 DC latchup 측정법으로 고에너지 이온주입 공정에 의해 형성한 새로운 CMOS twin well 구조인 BI/BILLI의 latchup 특성을 규명하였다. 0.25 μ m 이하의 CMOS 공정에서는 n+/p+ 간격이 1.6 μ m 이하로 좁혀지게 되면 retrograde well만으로 latchup 발생을 억제시킬 수 없다.

BL/BILLI 구조에서 매입층의 주입량을 6×10^{13} ions/cm² 이상으로 형성시키면 latchup 유지 전압이 매우 효과적으로 개선된다. 본 연구를 통해 retrograde 구조의 기관 하단에 고농도 매입층을 형성시킴으로써 epi wafer를 사용하지 않고도 latchup 면역성을 크게 향상시킬 수 있는 BL/BILLI 구조를 제시하였다.

[참고문헌]

- [1] John O. Borland, Thomas E. Seidel, Solid State Technology, p.89, June, 1996.
- [2] John Y. Chen, "CMOS DEVICES AND TECHNOLOGY FOR VLSI", Prentice-Hall, Inc., 1990, ch.8, pp.258-322.
- [3] Ajith Amerasekera, S. Tamizh Selvam and Richard A. Chapman, IRPS, p.280, 1994.

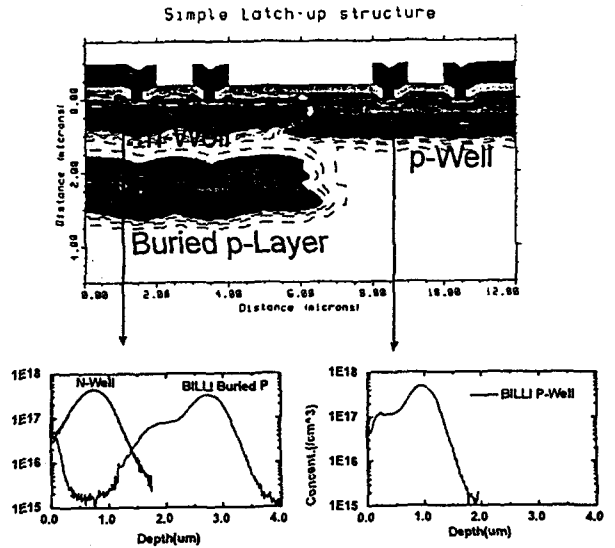


그림 1. 2D. BILLI Twin Well and SIMS profile

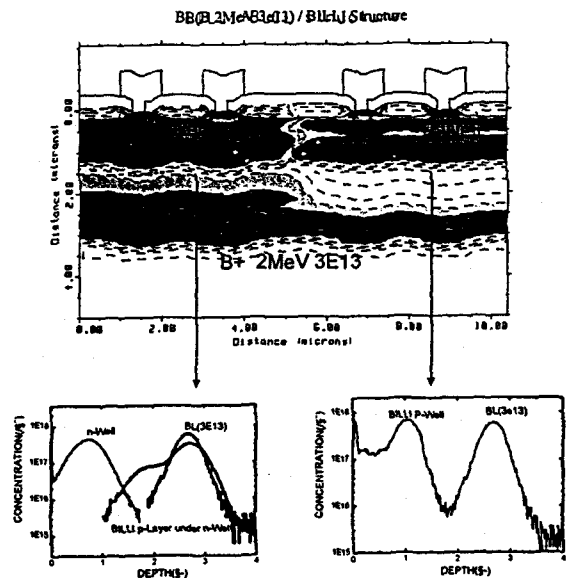


그림 2. 2D. BL(3e13)/BILLI structure and SIMS Profiles

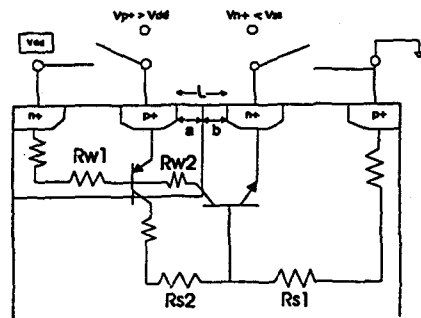


그림 3. Lumped element model of Latchup Test Structure

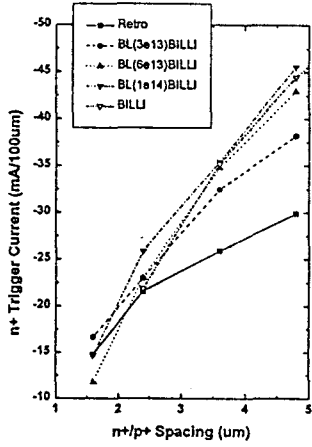


그림 4. n+ Trigger Current characteristics

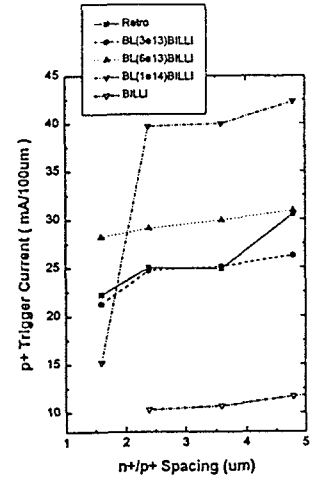


그림 7. P+ Trigger Current characteristics

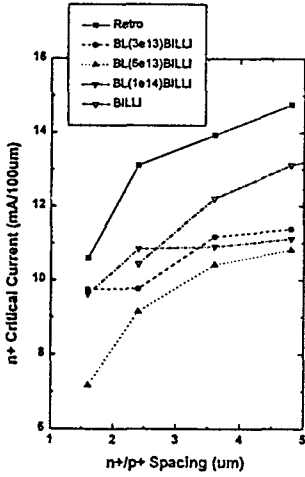


그림 5. n+ Critical Current characteristics

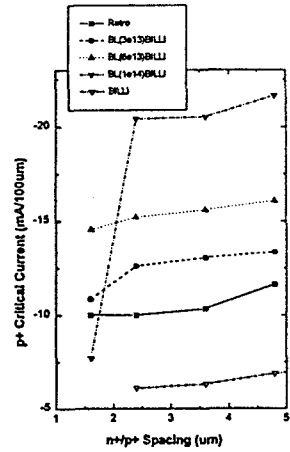


그림 8. P+ Critical Current characteristics

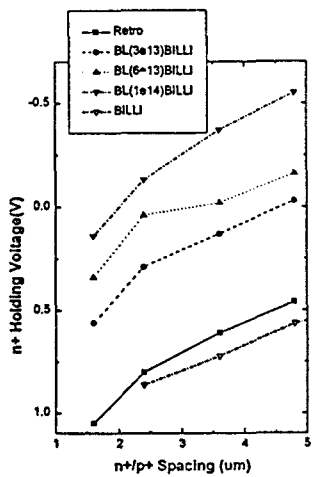


그림 6. n+ Holding Voltage characteristics

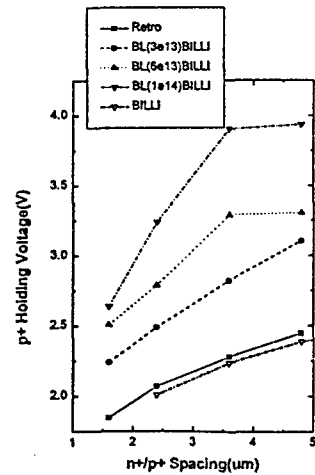


그림 9. P+ Holding Voltage characteristics