

대용량 ZVS-FB PWM DC/DC 변환기의 제어 루프 설계와 동특성 해석

윤길문* 백주원 차영길 김흥근
 경북대학교 전기공학과

Dynamic Analysis and Control-Loop Design of ZVS-FB PWM DC/DC Converter for High-Power Applications

Kil-Moon Yoon* Ju-Won Baek Young-Kil Cha Heung-Geun Kim
 Dept. of Electrical Eng. Kyungpook Natl. Univ.

Abstract- This paper presents the dynamic analysis and control-loop design of a zero-voltage-switched full bridge (ZVS-FB) PWM dc/dc converter. Based on the small-signal analysis results, the control-loop is designed using a simple two-pole one-zero compensation circuit. Design results are verified by both computer simulations and experimental data obtained from a 2 kW prototype converter.

1. 서 론

최근 스위칭 손실을 줄이고 효율을 높이기 위해 여러 방식의 소프트 스위칭 DC/DC 변환기가 활발히 연구되고 있다. 특히 ZVS FB-PWM DC/DC 변환기는 기존의 DC/DC 변환기와 동일한 구조를 가지면서 스위칭 시간의 변이를 이용하여 소프트 스위칭을 얻으므로, 구조가 간단하고 제어가 용이해서 많은 응용분야에 널리 사용되고 있다.

본 논문은 ZVS-FB PWM DC/DC 변환기에서 영전압 스위칭을 위해 이용되는 누설 인덕턴스로 인한 시스템의 특성을 소신호 해석을 통해 살펴보고 변환기 전압제어 회로 설계에 소신호 해석을 이용한다. ZVS-FB PWM DC/DC 변환기는 변압기의 누설 인덕턴스와 스위칭소자의 접합 커패시턴스를 이용하여 모든 스위치가 영전압 스위칭을 한다. 영전압 스위칭으로 스위칭 손실과 소자 스트레스가 줄며 일차측에 스너버 회로를 사용할 필요가 없게 된다. 그러나 ZVS-FB PWM DC/DC 변환기는 누설 인덕턴스와 접합 커패시턴스의 공진을 이용한 영전압 스위칭으로 인해 일반 Buck 변환기에서 사용되는 소신호 등가회로와 다른 해석이 필요하다. 수정된 소신호 해석에서 전력 회로의 전달 함수들이 누설 인덕턴스로 인하여 저주파 특성이 악화되는 것을 알 수 있으며 이를 보드선도를 통해 살펴 보았다.

수정된 소신호 해석을 통한 전압 제어 회로의 보상기 설계는 전력 회로의 전달 함수들의 저주파 특성을 크게 향상시켰으며 이로 인해 전력회로의 동특성이 향상되었음을 시뮬레이션과 2 kW급 ZVS-FB PWM DC/DC 변환기를 제작, 실험하여 확인하였다.

2. 본 론

먼저 간략히 ZVS-FB PWM DC/DC 변환기의 동작원리(2.1절)에 대해 알아보고 영전압으로 인한 유효 시비율의 변화를 고찰한 후, 소신호 등가회로를 제시, 특성을 고찰(2.2절)하였다. 이 소신호 등가회로를 이용한 전압제어 회로를 설계(2.3절)하고 시뮬레이션과 실험(2.4절)을 통해 제어회로 설계의 타당성을 보였다.

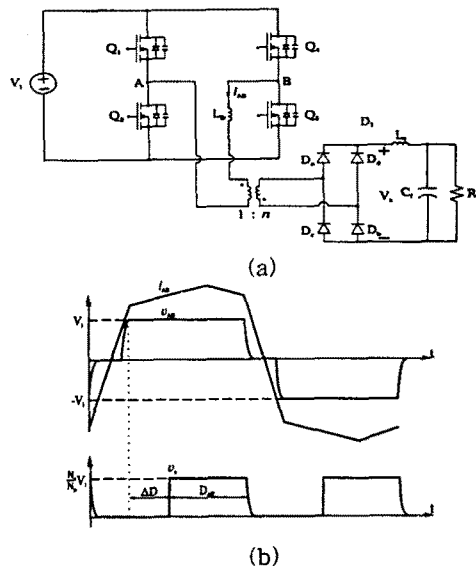


그림 1. ZVS-FB PWM DC/DC 변환기 ;
 (a) 전력 회로, (b) 변압기 일차측 전류·전압, 정류기 출력단 전압 파형.

2.1 ZVS-FB PWM 변환기 동작원리.

그림 1은 FB DC/DC 변환기와 전류, 전압 파형이다. 영전압 스위칭을 하기 위해 두 레그는 위상 이동으로 제어되며, 변압기 누설 인덕턴스에 축적된 에너지와 MOSFET 기생 커패시터의 충·방전 에너지에 의해 영전압 스위칭이 이뤄진다.

변압기 일차측에서 이차측으로 에너지를 전달하는 구간에서 진상레그(Q_1, Q_3)의 스위치를 끄면 진상레그의 두 스위치 기생커패시터들이 충·방전을 하고 기생 커패시터의 방전이 끝나는 시점에서 스위치의 역병렬 다이오드가 도통되어 스위치 양단 전압은 0[V]가 되며 이때 스위치를 턴 온하므로써 영전압 스위칭이 된다. 진상레그와 동일하게 지상레그(Q_2, Q_4)도 영전압 스위칭과정을 갖는다. 하지만 지상레그를 영전압 스위칭하기 위해서는 기생커패시터들의 충·방전 에너지보다 누설 인덕터의 에너지가 커야 한다. 한편 일차측에서 이차측으로 에너지를 전달하기 위해서는 일차측 전류가 이차측 필터 인덕터 전류크기와 같아야 한다. 이 때문에 전류의 방향이 바뀌는 구간에서 일차측 시비율과 이차측 시비율 사이에 손실이 발생한다.[1]-[3]

$$D_{eff} = D - \Delta D \quad (1)$$

D_{eff} : 이차측 시비율, D : 일차측 시비율,

ΔD : 시비율 손실

$$\Delta D = \frac{n}{\frac{V_{in}}{L_{LK}} \frac{T_s}{2}} \left(2I_{load} - \frac{V_{out}}{L} (1-D) \frac{T_s}{2} \right) \quad (2)$$

n : 변압기 권선비(N_s/N_p), V_{in} : 입력전압,

V_{out} : 출력전압, L_n : 변압기 누설인덕턴스,

L : 필터인덕턴스, T_s : 스위칭 주기, I_{load} : 부하전류.

식(2)는 시비율 손실이 누설 인덕턴스에 비례하고 입력전압에 반비례함을 보여준다.[2]

2.2 소신호 등가회로 및 특성.

ZVS-FB PWM DC/DC 변환기의 소신호 등가회로는 Buck 변환기의 PWM 스위치 모델을 사용한 소신호 등가회로에 필터 인덕터 전류와 입력전압에 의한 시비율 변화를 고려하여 그림 2와 같이 나타낼 수 있다.[2][5]

유효시비율, $d_{eff} = D_{eff} + \hat{d}_{eff}$, 은 일차측 시비율, 누설 인덕턴스, 스위칭 주파수, 입력전압, 부하전류에 의해 변한다. 동특성 해석을 위해서는 이들의 영향을 고려해야 하나 입력전압과 부하전류를 제외한 나머지 성분들은 전력회로 설계와 스위칭 주파수가 정해지면 일정한 상수값이므로 입력전압과 부하전류에 의한 유효시비율의 변화와 일차측 시비율 변화를 고려하면 다음 식과 같이 유효시비율이 주어

진다.[2]

$$\hat{d}_{eff} = \hat{d} + \hat{d}_i + \hat{d}_v \quad (3)$$

$$\hat{d}_i = -\frac{2nL_{lk}f_r}{V_{in}} \hat{i}_L \quad (4)$$

$$\hat{d}_v = \frac{2nL_{lk}f_r I_L}{V_{in}^2} \hat{v}_{in} \quad (5)$$

식(4)에서 필터 인덕터 전류의 증가는 유효시비율을 감소시키는 것을 알 수 있다. 이는 전류제한 효과를 의미하며 이 효과로 저주파에서 큰 일정 출력 임피던스를 갖는다. 식(5)에서 입력전압의 증가로 유효시비율이 증가됨을 알 수 있다. 이는 audio-susceptibility를 증가시켜 입력의 변화에 따라 출력이 민감하게 반응함을 의미한다.

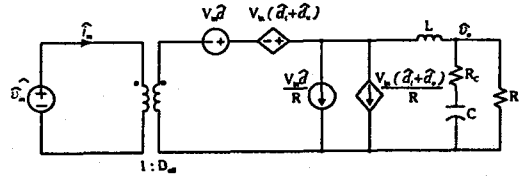


그림 2. ZVS-FB PWM DC/DC 변환기의 소신호 등가회로.

그림 2에서 여러 전력 회로 전달 함수들의 표현을 간단히 하기위해 다음 표현을 정의한다.

출력 필터의 전달 함수 $H_o(s)$:

$$H_o = \frac{sCR_c + 1}{s^2LC(1 + R_c/R) + s(L/R + R_cC) + 1} \quad (6)$$

$$= \frac{sCR_c + 1}{s^2/\omega_o^2 + s/Q\omega_o + 1}$$

$$= \frac{sCR_c + 1}{\Delta f(s)} ; \quad \omega_o = 1/\sqrt{LC(1 + \frac{R_c}{R})}$$

$$\Delta f(s) = s^2/\omega_o^2 + s/Q\omega_o + 1$$

출력 필터의 입력 임피던스 $Z_f(s)$:

$$Z_f = \frac{R\Delta f(s)}{sC(R_c + R) + 1} \quad (7)$$

출력 필터의 출력 임피던스 $Z_n(s)$:

$$Z_n = \frac{sL(sCR_c + 1)}{\Delta f(s)} \quad (8)$$

Control-to-Output 전달함수 ($G_{vd} = \hat{v}_o/\hat{d}$)

$$G_{vd}(s) = H_o \cdot nV_{in} \cdot \frac{Z_f}{Z_f + 2n^2L_{lk}f_r} \quad (R_s = 2n^2L_{lk}f_r) \quad (9)$$

$$= \frac{nV_{in} \cdot (sCR_c + 1)}{s^2LC(1 + \frac{R_c}{R}) + s\left(\frac{L}{R} + R_cC + R_sC\left(\frac{R_c}{R} + 1\right)\right) + 1 + \frac{R_s}{R}}$$

식(9)는 필터 커패시터의 등가 직렬 내부저항을 고려한 전달함수이다. $(2n^2L_{lk}f_r)/R$ 의 영향은 매우 작으므로 무시할 수 있고 R_s/R 도 무시할 수 있다고 가정하면 G_{vd} 는 식(10)과 같이 쓸 수 있으며 $(2n^2L_{lk}f_r)/R$ 항으로 인해 저주파에서 G_{vd} 의 감소가 있음을 보여준다.

$$G_{vd}(s) \approx \frac{nV_{in} \cdot (sCR_c + 1)}{s^2LC + s\left(\frac{L}{R} + R_c C + RSc\right) + 1} \quad (10)$$

그림 4.(b)에 나타난 ZVS-FB PWM DC/DC 변환기의 G_{vd} 는 필터 인덕터전류의 제한 효과를 잘 나타낸다. $H_o(s)$ 에 나타나는 이중극점 ω_o 가 ZVS-FB 변환기에서는 두 개로 분리된다. 한 극점은 저주파로 이동하고 다른 한 극점은 고주파쪽으로 이동한다. 이는 전류 제한효과로 인한 결과이다. 또한 주파수 $1/(2\pi CR_c)$ 의 영점 ω_{err} 에 가까이 접근한 극점이 서로 작용하여 G_{vd} 가 마치 일차 함수인 것처럼 나타난 것이다.

출력 임피던스 ($Z_o = \hat{v}_o / \hat{i}_o$)

$$Z_o = Z_n + \frac{H_o^2}{\frac{1}{Z_f} + \frac{1}{2n^2Lmf_r}} \quad (11)$$

그림 4.(d)는 보드선도로 나타낸 것이다. 저주파의 출력 임피던스가 큰 값을 가지고 일정하게 유지됨을 볼 수 있고 이것은 전류제한 효과의 결과이다.

Audio-susceptibility ($Au(s) = \hat{v}_o / \hat{v}_m$)

$$Au(s) = H_o n D_{eff} \left[1 + \frac{2n^2Lmf_r}{R} \frac{Z_f - R}{Z_f + 2n^2Lmf_r} \right] \quad (12)$$

그림 4.(c)의 보드선도 결과를 보면 ZVS-FB PWM 변환기의 $Au(s)$ 가 식(5)에서와는 달리 고주파쪽에서만 Buck 변환기와 일치하지 않음을 볼 수 있다. 이는 식 (12)의 우변 둘째항이 저주파에서 거의 영향을 미치지 않기 때문이다. 즉 저주파에서 $Z_f \approx R$ 이기 때문이다.

2.3 전압 제어 보상기 설계.

그림 3은 전압 제어 루프를 설계하기 위한 회로이다. 보상기의 전달함수 $F_c(s)$ 와 루프 전달함수 $T(s)$ 는 각각 다음 식으로서 나타낸다.[4]

$$F_c(s) = \frac{\hat{v}_c}{\hat{v}_o} = -\frac{\omega_m}{s} \frac{(1+s/\omega_z)}{(1+s/\omega_p)} \quad (13)$$

$$T(s) = \frac{1}{V_m} F_c(s) G_{vd}(s) \quad (14)$$

$$\omega_m = \frac{1}{R_1(C_2 + C_3)}, \quad \omega_z = \frac{1}{R_2C_2}$$

$$\omega_p = \frac{(C_2 + C_3)}{R_2C_2C_3}; \quad V_m: \text{톱니파의 최대값.}$$

보상기의 영점과 극점을 배치하여 원하는 루프 전달함수의 보드선도 형태를 만든다. $G_{vd}(s)$ 는 고유 공진주파수를 갖는 것 외에 고유 공진주파수보다 큰 영점을 갖는다. Buck 변환기의 경우 커패시터 등가 직렬 내부저항 R_{err} 으로 인한 영점(ω_{err})의 영향을 제거하므로 전력 회로의 고주파 특성을 향상시

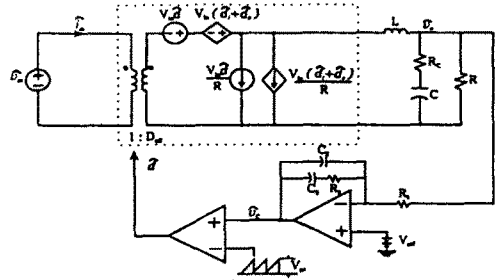


그림 3. ZVS-FB PWM DC/DC 변환기 전압 제어 회로.

킨다. 하지만 ZVS-FB PWM 변환기는 고유 공진 주파수가 저주파로 이동한 극점 ω_{o1} 과 ω_{err} 에 근접하는 극점 ω_{o2} 으로 분리되며 ω_{err} 와 분리된 극점으로서 상쇄되어 ω_{err} 을 제거하기 위한 극점이 필요없으며 단지 스위칭 주파수 노이즈를 제거하기 위한 극점을 배치하였다. 다음은 보상의 영점과 극점을 설계하는 과정을 보였다.

먼저 적분기를 두므로 직류 이득을 크게 하여 DC 특성을 향상시키며 정상상태 오차를 줄인다.

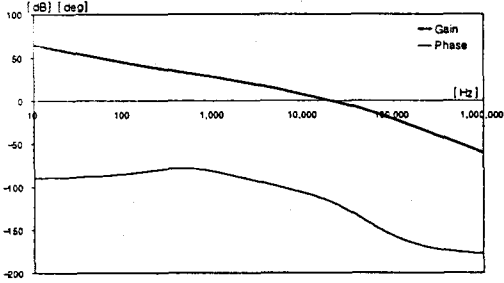
다음은 저주파로 이동한 극점으로 낮아진 이득과 페이저를 보상하기 위해 영점 ω_z 을 ω_{o1} 의 50~80% 위치에 둔다. ω_z 는 직류이득을 크게하는 적분기와 함께 출력의 직류성분의 변동률을 줄이며, 시스템의 응답시간을 결정한다. 세 번째로 ω_p 를 스위칭 주파수 1/2배의 위치에 두어 스위칭 주파수에서의 이득과 페이저를 줄이므로 스위칭 주파수 노이즈를 제거한다. 마지막으로 보상기 이득 ω_m 을 설정한다. ω_m 을 변화시켜 이득교차점 ω_c 의 값과 위상 여유를 결정한다. ω_c 는 대략 스위칭 주파수의 1/5 ~ 1/10 배의 값으로 한다. ω_c 는 과도 응답의 응답 속도에 영향을 미치며 가능한 크게 설정해야만 빠른 응답 특성을 갖는다. 위상 여유는 적어도 45° 이상이 되도록 설계한다.

2.4 시뮬레이션 및 실험결과.

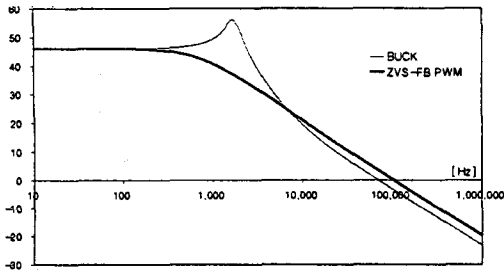
다음은 시뮬레이션과 실험에 사용된 파라미터이다. 입력전압 : 200V, 출력전압 : 180V, $R_{err} = 0.4\Omega$ 누설 인덕턴스 : $8.71\mu H$, 필터 인덕턴스 : $180\mu H$, 필터 커패시턴스 : $47\mu F$, 스위칭 주파수 : 100kHz, 이차측 유효시비율 : 0.6, 변압기 권선비 n : 1.5

그림 4는 Buck 변환기와 ZVS-FB PWM 변환기, 제어된 FB-PWM 변환기들의 보드선도 결과를 비교하였다. 그림 4. (b)는 Buck 변환기와 ZVS-FB PWM 변환기의 G_{vd} 를 보드선도로 나타낸 것이다. ZVS-FB PWM 변환기 공진 주파수가 분리되어

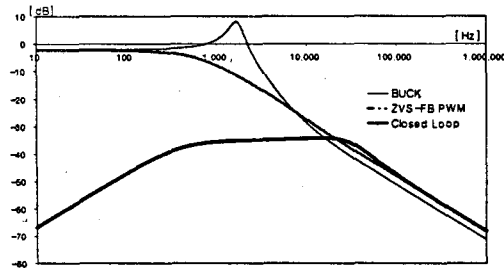
저주파쪽과 고주파쪽으로 이동하므로서 일차 시스템의 특성이 나타난다. 따라서 전류 제어루프가 필요없고 2극점, 1영점을 갖는 전압 보상기만으로도 충분한 제어가 가능함을 알 수 있다. 그림 4. (a)는 이득교차점 ω_c 가 20kHz이며 위상여유가 63°를 갖도록 설계된 제어루프의 보드선도이다. 그림 4. (c), (d)는 각 변환기에 대한 $Au(s)$ 와 $Z_o(s)$ 의 보드선도이다. 제어루프를 구성하여 저주파수에서 $Au(s)$ 와



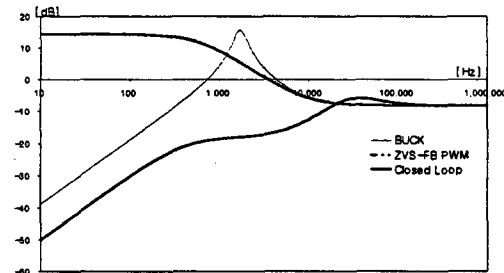
(a) 루프 전달함수.



(b) Control-to-Output 전달함수



(c) Audio-susceptibility

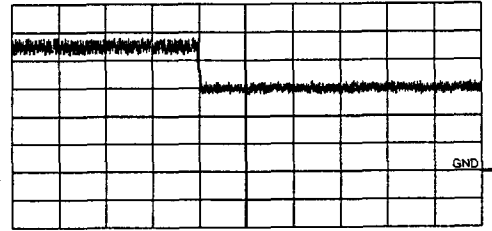


(d) 출력 임피던스

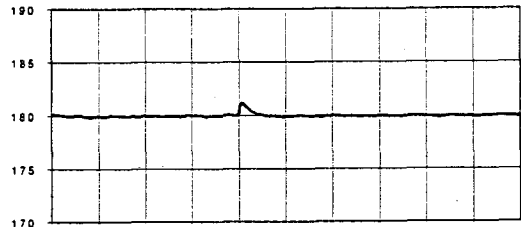
그림 4. 전달 함수들의 보드선도.
(ZVS-FB PWM DC/DC 변환기, Buck 변환기,
페루프 ZVS-FB PWM DC/DC 변환기)

$Z_o(s)$ 를 크게 향상시켰다.

그림 5는 설계된 페루프 ZVS-FB PWM 변환기를 사용한 실험파형이다. 부하를 1kW에서 1.6kW로 변화시킬 때의 출력 전압과 1.6kW에서 1kW로 변화시켰을 때의 실험 파형이다. 오버슈트 값이 매우 작으며 정상 상태 도달시간도 매우 빠르므로 제어 루프가 잘 디자인된 것을 알 수 있다.

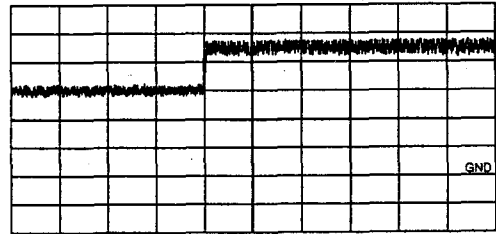


(부하 전류 2 A/div, 20 msec/div)

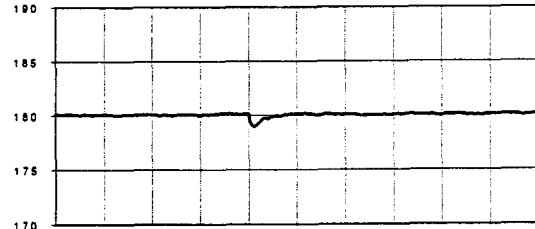


(출력 전압 [V], 20 msec/div)

(a) 부하 : 1.6kW → 1kW



(부하 전류 2 A/div, 20 msec/div)



(출력 전압 [V], 20 msec/div)

(b) 부하 : 1kW → 1.6kW

그림 5. 부하에 대한 출력전압 파형.

(전류 : 2 A/div, 전압 : (V))

3. 결 론

본 논문에서는 대용량 ZVS-FB PWM 변환기의 소신호 등가회로를 이용하여 소신호 해석을 하고 최적의 제어회로를 디자인하였다. 디자인의 타당성을 보이기 위해 소신호 시뮬레이션과 실험을 통해 검토하였다.

2 kW ZVS-FB PWM 변환기를 제작하여 실험한 결과 계단 부하변동에 대한 출력 전압의 응답이 매우 우수함을 보였다. 또한 공진주파수의 분리 현상으로 인해 두 개의 극점과 한 개의 영점을 갖는 보상기로도 충분히 제어가 가능함을 보였다.

(참 고 문 헌)

- [1] J. A. Sabaté, V. Vlatkovic, R. B. Ridley, F. C. Lee and B. H. Cho, "Design Considerations for High-Voltage High-Power Full-Bridge ZVS PWM Converter", APEC 1990 REC., pp. 275 ~ 284
- [2] V. Vlatkovic, J. A. Sabaté, R. B. Ridley, F. C. Lee and B. H. Cho, "Small-Signal Analysis of Zero-Voltage-Switched, Full-Bridge PWM Converter", HFPC 1990 REC., pp. 262 - 272
- [3] J. A. Sabaté, V. Vlatkovic, R. B. Ridley, F. C. Lee, "High-Voltage, High-Power, ZVS, Full-Bridge PWM Converter Employing an Active Snubber", APEC 1991 REC., pp. 158 ~ 163
- [4] P.R.K. Chetty, "Modeling and Design of Switching Regulators", Transactions on Aerospace and Electronic Systems, vol. AES-18, no. 3 pp. 333~344, May 1982
- [5] Vatché Vorpérian, "Simplified Analysis of PWM Converters Using Model of PWM Switch Part I : Continuous Conduction Mode", Trans. on Aerospace and Electronic Systems, vol. 26, no. 3 pp. 490~496, May 1990