

선택적 주파수 변환방식에 의한 단상 역률보상회로의 캐패시터전압 및 입력전류 고조파왜곡의 감소

최항석*, 이규찬, 조보형
서울 대학교 공과대학 전기공학부

REDUCTION OF VOLTAGE STRESS AND INPUT CURRENT HARMONIC DISTORTION IN SINGLE STAGE PFC CONVERTER BY SELECTIVE VARIABLE FREQUENCY CONTROL

Hangseok Choi*, Kyu-chan Lee, Bo-Hyung Cho
School of Electrical Engineering, Seoul National Univ.

Abstract - The main two drawbacks of the Single Stage PFC (SS-PFC) converters employing a DCM Boost PFC cell are relatively high voltage stress on the bulk capacitor and the input current harmonic distortion. The high voltage stress on bulk capacitor makes the SS-PFC converter impractical in a universal input application and the input current harmonic distortion lowers power factor. In this paper a selective variable frequency control that reduces the voltage stress on the bulk capacitor and the input current harmonic distortion is proposed. Computer simulation results of the proposed control method are presented.

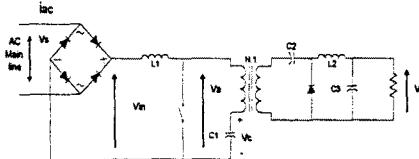
1. 서 론

최근 세계적으로 IEC1000-3-2 class D 와 같이 Switch Mode Power Supply 의 입력전류의 고조파 왜곡에 대한 규제가 강화되고 있다. 이러한 규제를 만족시키기 위해 75W 이상의 소형 전원장치도 역률보상(PFC) 회로를 사용하여야 한다. 일반적으로 소형 컨버터에는 Single Stage PFC(SS-PFC) 가 많이 사용되고 있다. SS-PFC는 구조가 간단하고 전용의 제어기가 필요없어 소형 전원공급장치에 적합하다. 그러나 SS-PFC 방식은 Light Load에서 Bulk Capacitor 의 전압이 높아지는 단점 때문에 Universal Input을 가지는 응용기기에는 사용하기 부적합하다. 그리고 Full Load에서 입력전류의 고조파 왜곡이 커져 역률을 저하되는 단점도 가지고 있다. 이 논문에서는 이러한 SS-PFC 컨버터의 단점인 Capacitor 의 전압 Stress를 줄여 SS-PFC 컨버터를 Universal Input 에 적합하도록 하고 입력전류의 고조파왜곡을 줄여 역률을 개선하는 선택적 주파수변환 제어방식을 제안한다.

1. 본 론

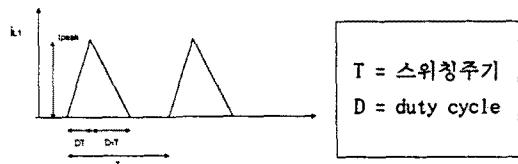
2.1 SS-PFC 회로의 기본구조와 동작

이 절에서는 일반적인 SS-PFC Converter 의 구조와 기본적인 동작원리에 대해 고찰한다. 그럼1은 간략화된 SS-PFC 컨버터(BIBRED [1],[3])의 회로도이다. SS-PFC는 그럼에 나타난 것과 같이 앞단의 Boost 컨버터 기능을 하는 부분과 뒷단의 Buck 컨버터 기능을 하는 부분으로 구분할 수 있다. 정상상태에서 Boost cell 은 DCM Mode에서 동작하며 입력전류를 Sinusoidal 하게 Shaping 하는 역할을 하며 Buck cell 은 DC-DC 컨버터의 역할을 한다.[1],[3]



<그림1> Single Stage PFC converter(BIBRED[1], [3])

DCM mode에서 L1에 흐르는 입력전류 i_{L1} 의 파형은 그림2와 같으며 D와 D1의 관계는 식1에 나타나 있다. 정상상태에서 D는 일정하며 Boost cell 의 출력전압 V_{o1} 은 거의 DC에 가깝다. 이 조건하에서 입력전류의 평균치(스위칭 주기동안의 평균치) i_{avg} 와 입력전압과의 관계식을 구하면 식2와 같다.[2]



<그림2> L1에 흐르는 전류 파형

$$D_1 = \frac{V_{in}}{V_a - V_{in}} D \quad (1)$$

$$V_a = V_c + n V_o \quad (1)$$

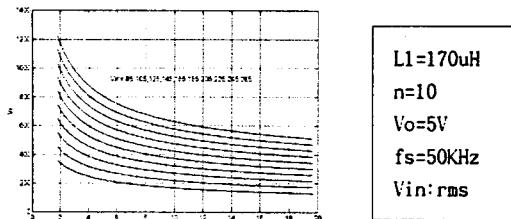
$$i_{avg} = V_{in} \frac{T}{2L_1} D (D + D_1) = \frac{V_{in}}{2f_s L_1} \frac{D^2}{(1 - \frac{V_{in}}{V_a})} \quad (2)$$

2.2. Bulk capacitor 의 Voltage Stress

식3은 Bulk Capacitor 의 전압의 입력전압과 부하전류 그리고 스위칭 주파수의 관계를 나타낸 식이다. 이 식을 각 입력전압에 대해 그래프로 나타낸 것이 그림3이다.[1]

$$V_c = \frac{V_{in}^{rms}}{2} [1 + \sqrt{1 + \frac{n^2 V_o}{L_1 f_s I_o}}] - n V_o \quad (3)$$

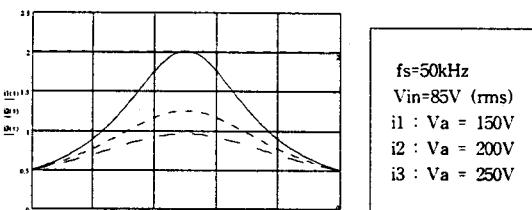
그림3을 보면 부하전류가 작아질수록 Capacitor 전압 V_c 가 증가하며 270V(rms) 입력전압에서 Capacitor 의 전압이 1000V 이상까지 올라가는 것을 볼 수 있다.



<그림3> 각 입력전압에 대한 capacitor 전압과 부하전류 또한 V_c 는 식3에서 볼 수 있는 것처럼 주파수의 함수이며 주파수가 올라감에 따라 Capacitor 전압이 작아지므로 주파수를 변화시켜 V_c 를 제어할 수 있다.

2.3. 부하변화에 따른 입력전류의 왜곡

식2를 이용하여 고정 스위칭 주파수(50kHz)에서 V_a 의 변화에 따른 입력전류의 평균치의 모양을 나타낸 것이 그림4이다. 그림4를 보면 V_{in}/V_a 이 작을수록 입력전류의 왜곡이 큰 것을 볼 수 있다. 식2에서 f_s 를 식4와 같이 되도록 주파수를 변화시키면 이러한 왜곡을 없애 역률을 1로 유지할 수 있다.[2] 그러나 식4와 같은 방법으로 주파수를 변화시키려면 나누기 연산을 수행하기 위해 여러 OP AMP를 사용하는 복잡한 연산회로가 필요한 단점이 있다.



<그림4> V_{o1} 의 변화에 따른 입력전류의 평균치의 왜곡

$$f_s = \frac{1}{T} = k \frac{V_a}{(V_a - V_{in})} \quad (4)$$

2.4 선택적 주파수 변환방식

SS-PFC 컨버터의 CCM DC/DC Stage 의 Gain

은 식5에서 나타난 것 같이 Duty Cycle 에만 의존하고 주파수의 변화에는 관계가 없고 식3에서와 볼 수 있듯이 Bulk Capacitor의 전압은 스위칭 주파수의 함수 이므로 스위칭 주파수를 변화시켜 Capacitor 전압을 제어할 수 있다.[1][3]

$$\frac{V_o}{V_c} = \frac{1}{n} \frac{D}{1-D} \quad (5)$$

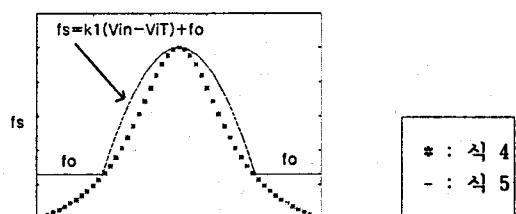
또한 입력전류의 고조파 왜곡을 제어하는 변수 역시 스위칭 주파수이므로 상황에 맞게 선택적으로 주파수를 변화시키면 Bulk Capacitor 의 전압 Stress 와 입력전류의 왜곡을 모두 개선할 수 있다. 주파수 변환은 다음과 같은 방식으로 이루어진다.

Mode I> $V_c < V_{cT}$ 일 때

Heavy Load 일 때는 입력전압의 왜곡이 심하고 Capacitor 전압 V_c 가 낮으므로 식4와 같이 주파수를 변화시켜 입력전류의 왜곡을 없앨 수 있다. 그러나 식4와 같이 주파수를 변화시키려면 복잡한 연산회로가 필요하므로 식6과 같은 간단한 주파수 변환식을 이용하여 근사적으로 식4와 같은 주파수 변환이 이루어 지도록 한다. 이것을 나타낸 것이 그림5이다.

$$f_s = f_o \quad (V_{in} < V_{iT})$$

$$f_s = K_1 \cdot (V_{in} - V_{iT}) + f_o \quad (V_{in} > V_{iT}) \quad (6)$$



<그림5> 식4와 식6에 의한 주파수 변환

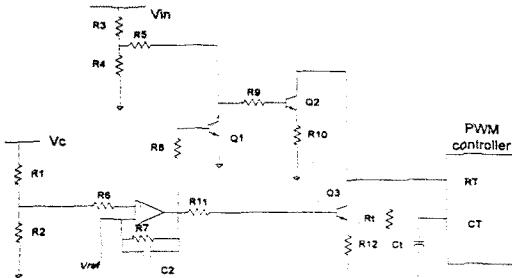
Mode II> $V_c > V_{cT}$ 일 때

부하의 감소에 의한 V_c 값이 V_{cT} 보다 커지면 식 7과 같이 주파수를 V_c 에 비례하여 증가시켜 V_c 값을 제한한다.

$$f_s = K_2 \cdot (V_c - V_{cT}) + f_o \quad (7)$$

선택적 주파수 변환방식은 간단히 회로로 구현 가능하며 이것을 회로로 구현한 것이 그림6이다. V_{cT} 는 R1과 R2의 비로 결정되며 V_c 가 V_{cT} 보다 작으면 Q1,Q3가 OFF 되어 Mode I이 된다. V_{iT} 는 R3와 R4의 비로 결정 되며 V_{in} 이 V_{iT} 보다 작을 때는 Q2가 OFF 상태이므로 PWM Controller 의 스위칭 주파수는 R_t 와 C_t 에 의해서 결정된다. V_{in} 이 V_{iT} 보다 커지게 되면 Q2가 ON 되고 R10에 흐르는 전류는 V_{in} 에 따라 변하여 RC 시정수

를 변화시켜 스위칭 주파수가 변하게 된다. V_c 가 V_{cT} 보다 커지면 Q1,Q3가 ON 되고 Q2는 OFF되어 Mode II 가 된다. R12에 흐르는 전류는 V_c 에 따라 변하여 Mode I 의 경우와 마찬가지로 스위칭 주파수를 변화시키게 된다.



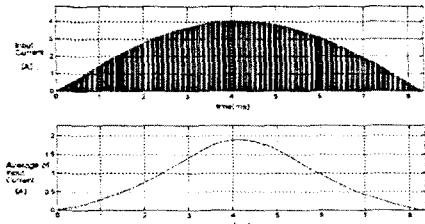
〈그림6〉 주파수 변환회로

2.5 Simulation 결과

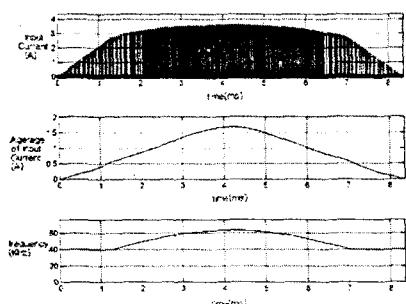
Simulation은 그림1의 회로를 ideal 스위치를 가정하고 matlab을 이용하여 수행되었다. Simulation에 사용된 parameter 들은 표1에 나타나 있다.

L1	170uH	V _s	85-270 V (rms)
n	10	I _o	1.8 ~ 18 A
V _o	5 V	f _o	50kHz
V _{IT}	60V	V _{cT}	550 V
K1	500	K2	230

〈표1〉 simulation에 사용된 parameter



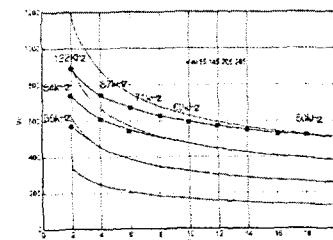
〈그림7〉 고정 주파수 방식(fs=50kHz)



〈그림8〉 선택적 주파수 변환에 의한 입력전류 왜곡 감소
(Mode II)

그림7과 그림8은 입력전압 85V, 부하전류 18A에서

고정 스위칭 주파수(50kHz)를 사용했을 때와 제안된 선택적 주파수 변환 방식(Mode I)을 사용하였을 경우의 입력전류의 과정과 스위칭 주기동안의 평균치를 나타낸 것이다. 그림7과 8를 비교해 보면 선택적 주파수 변환 방식을 사용한 경우 고정 주파수를 사용한 경우보다 입력 전류의 peak값이 약 20% 감소 하였으며 입력전류의 평균값의 왜곡도 많이 줄어든 것을 볼 수 있다. 그림9는 선택적 주파수 변환방식(Mode II)에 의한 V_c 의 감소를 나타낸 것이다. 그림9를 보면 선택적 주파수 변환방식에 의해 V_c 를 고정 주파수(50KHz)를 사용했을 때 보다 300V까지 낮춘 것을 볼 수 있다.



〈그림9〉 선택적 주파수 변환에 의한 V_c 감소(Mode-II)

3. 결 론

일반적으로 SS-PFC 컨버터는 Bulk Capacitor 전압의 변동폭이 크고 입력 전류의 고조파 왜곡이 생기는 단점 때문에 Universal Input Voltage Application에는 적합하지 않다. 선택적 주파수 변환 방식은 이러한 단점을 개선하여 Bulk Capacitor의 전압을 줄이고 입력전류의 고조파 왜곡을 줄여 SS-PFC를 Universal Input에 적합하도록 할 수 있다.

[참 고 문 헌]

- [1] Milan M. Jovanovic, "Reduction of voltage stress in integrated high quality rectifier regulator by variable frequency control", IEEE Applied Power Electronics Conf.(APEC) proc.,pp.569-575, Feb.1994
- [2] Y.S. Lee and K.W.Siu, "Single-switch fast-response switching regulator with unity power factor", IEEE Applied Power Electronics Conf.(APEC) proc.,pp.791-796, Mar.1996
- [3] M. Madigan, R.Erickson, E. Ismail, "Integrated high-quality rectifier-regulators", IEEE Power Electronics Specialists Conf.(PESC) Record,pp.1043 ~ 1051, June 1992.