

도통손실을 감소시킨 새로운 반 공진형 ZVS 고역률 정류기

임경환, 김태웅, 이성백
광운대학교 전자공학과 전력전자 연구실

A NEW ZVS SEMI-RESONANT HIGH POWER FACTOR RECTIFIER WITH REDUCED CONDUCTION LOSSES

Lim Kyoung Hwan, Kim Tai Woong, Lee Seung Bak
Kwang Woon University Dept. of Electronic Engineering Power Electronics Institute

Abstract - This paper presents a novel single-phase unity power factor rectifier, which features Critical Conduction Mode and ZVS. The reduced conduction losses are achieved by the employment of a single converter instead of the typical configuration composed of a front end rectifier followed by a boost converter.

Theoretical analysis, a design example and experimental results of a 300 W converter with $127V_{rms}$ input voltage and 400 VDC output voltage are presented.

I. 서 론

보통 단상 역률 개선을 위해 채택되는 컨버터는 부스트 컨버터 앞단에 다이오드 정류 브릿지로 구성되어 있다. 그러나, 이러한 컨버터는 도통과 전류(轉流)손실이 존재하고 이는 컨버터의 효율을 감소시키는 원인이 된다. 전력 반도체의 하드 스위칭으로 인하여 전류(轉流)손실이 발생하고, 전류의 흐르는 경로에는 항상 3개의 반도체가 있기 때문에 전형적으로 도통 손실이 발생한다.

전류(轉流)손실의 감소는 ZVS나 ZCS를 채택하여 얻어질 수 있다. 이러한 컨버터로 효율은 향상되어지지만, 도통손실은 상당히 있다.

참고논문[4]에서 제시한 컨버터는 전류가 흐르는 경로에 항상 2개의 반도체가 있기 때문에 도통손실을 많이 줄일 수 있다. 그러나 전류(轉流)손실 문제는 해결되지 않았다. 또한 효율도 향상시키기 위해, 참고논문[5],[6]에서 소프트-전류(轉流)손실과 도통손실을 줄이는 역률 개선 정류기를 제시하였다. 복잡하고 가격 때문에, 이러한 컨버터는 고전력 단상용에 적합하고, 때로 고역률을 얻기 위해 연속도통 모드에서 사용된다.

저전압 단상 용용에서, 전압 폴로워 기법[7]을 사용한 불연속 모드의 부스트 컨버터를 사용할 수 있다. 그러나 이러한 기법은 자동적으로 하드 전류(轉流) 모드와 입력 전류의 웨곡이 생기기 마련이다.

저전력 단상 용용을 위한 다른 해결책은 임계 도통 모드에서의 간단하고 저렴한 고역률 부스트 컨버터이다[8]. 그러나, 이러한 컨버터는 전류(轉流)손실과 도통손실을 가지고 있다.

고역률과 고효율을 얻기 위해, 도통손실을 줄이는 ZVS 반 공진 부스트 컨버터를 사용하는 새로운 컨버터를 이 논문에서 제시하였다.

II. 제시된 컨버터

주요 토플로지가 그림1에 도시되었다. 이 컨버터는 2개의 부스트 컨버터가 각각 반주기에서 동작할 것이다. 입력 전류가 양일 때, MOSFET 채널 저항에 의해, MOSFET M_2 의 내부 다이오드나 M_2 자체는 MOSFET M_1 과 다이오드 D_1 이 임계 도통모드에서 역률 개선하는 부스트 기능을 이행할 동안 도통할 것이다. 입력 전류가 역방향일 때, MOS-FET M_2 와 다이오드 D_2 는 임계 도통 모드에서 역률 개선을 하는 부스트 기능을 MOSFET M_1 의 내부 다이오드나 MOSFET M_1 이 도통할 동안 수행할 것이다. 입력 인덕터 Lin 과 함께 공진 커패시터 C_{r1} 과 C_{r2} 는 반 공진을 하는 M_1 과 M_2 의 영전압 스위칭을 담당할 것이다.

임계 도통 모드는 가변 스위칭 주파수에서 거의 단위역률을 보장할 것이다.

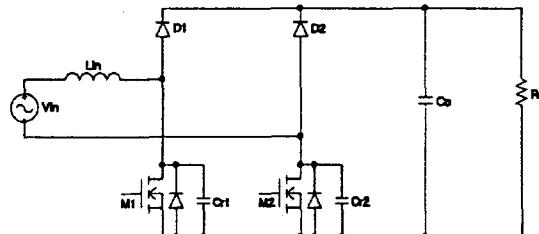


그림 1. 제시된 컨버터의 회로도.

Fig. 1. Circuit of proposed converter.

III. 동작 원리

전류(轉流)과정을 분석하기 위해서는 최소 스위칭 주파수가 AC 입력 주파수보다 훨씬 높은 것을 사용한다. 그러므로, 정현 입력 전압은 동작의 각 주기에서 일정한 것으로 인식될 수 있다. 출력 전압은 일정한 DC 전압으로 나타내어질 수 있다. 다음의 분석에서 전류(轉流)과정은 정현 입력 전압의 최대치(V_{in})에 대하여 분석할 것이다. MOS-FET M_1 과 M_2 는 보호회로로 나타내어질 것이며 [9], 이는 드레인-소스 전압이 영보다 높고 게이트 신호가 높을 때 도통하지 못하게 할 것이다. 듀얼 사이리스터 원리에 기초한 이러한 보호회로는 ZVS 전류(轉流)를 보장할 것이다.

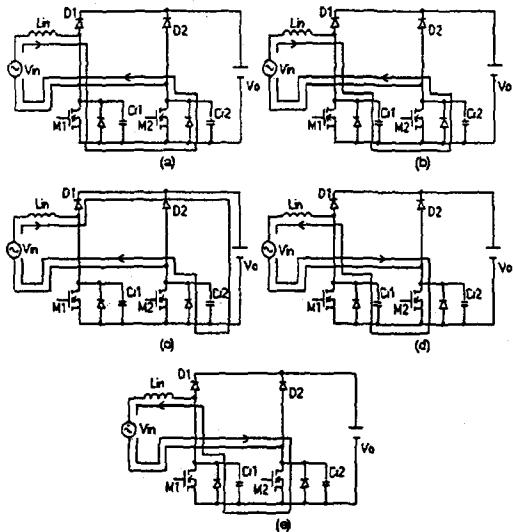


그림 2. 컨버터의 동작 모드의 5단계.

- (a)선형 단계 (b)공진 단계 (c)선형 단계
- (d)공진 단계 (e)선형 단계

Fig. 2. 5-Stage of Operation mode of Converter.

- (a)Linear stage (b)Resonant stage
- (c)Linear stage (d)Resonant stage
- (e)Linear stage

1st Stage(t_0, t_1) - 선형 단계

이 단계가 시작할 때(t_0), L_{in} 을 통하는 전류와 C_{r1} 과 C_{r2} 양단의 전압은 영이다. MOSFET M_1 과 M_2 는 도통이되고 입력 전류는 흐르게 된다. 입력 전류는 MOSFET M_2 의 내부 다이오드를 통하여 흐르거나 MOSFET의 채널을 통하여 흐를 것인데 이는 도통 저항에 달려 있다.

$$V_{C1}(t)=0 \quad (1)$$

$$I_{Lin}(t)=\frac{V_{in}}{L_{in}}t \quad (2)$$

분석을 간단히 하기 위해 전압 V_{C1} 과 전류 I_{Lin} 을

정규화 할 수 있다.

$$\bar{V}_{C1}(t)=0 \quad (3)$$

$$\bar{I}_{Lin}(t)=\frac{\omega_o \cdot t}{\beta} \quad (4)$$

여기에서,

$$\beta=\frac{V_o}{V_{in}} \quad (5)$$

$$\bar{V}_{C1}(t)=\frac{V_{C1}(t)}{V_o} \quad (6)$$

$$\bar{I}_{Lin}(t)=\sqrt{\frac{L_{in}}{C_{r1}}} \cdot \frac{I_{Lin}}{V_o} \quad (7)$$

$$\omega_o=\frac{1}{\sqrt{L_{in} \cdot C_{r1}}} \quad (8)$$

$$Z_o=\sqrt{\frac{L_{in}}{C_{r1}}} \quad (9)$$

고역율을 얻기 위하여, MOSFET M_1 의 도통시간(t_{on})은 AC 입력의 전 주기동안 일정하게 유지되어야만 한다. 그러므로, L_{in} (I_p)를 통하는 전류의 최대치는 입력 전압의 정형파형을 따를 것이다.

2nd Stage(t_1, t_2) - 공진 단계

t_1 에서 MOSFET M_1 과 M_2 는 턴오프된다. 입력 전류는 C_{r1} 을 흐르고, 공진 방식으로 충전된다.

$$V_{C1}(t)=V_{in} \cdot (1 - \cos \omega_o \cdot t) + Z_o \cdot I_p \cdot \sin(\omega_o \cdot t) \quad (10)$$

$$I_{Lin}(t)=\frac{V_{in}}{Z_o} \cdot \sin \omega_o \cdot t + I_p \cdot \cos \omega_o \cdot t \quad (11)$$

식(10)과 식(11)을 정규화하면:

$$\bar{V}_{C1}(t)=\frac{1}{\beta} (1 - \cos \omega_o \cdot t) + \frac{2\pi(\beta-1)}{\beta^2 f_s / f_o} \cdot \sin \omega_o \cdot t \quad (12)$$

$$\bar{I}_{Lin}(t)=\frac{1}{\beta} \sin \omega_o \cdot t + \frac{2\pi(\beta-1)}{\beta^2 f_s / f_o} \cdot \cos \omega_o \cdot t \quad (13)$$

이 단계는 $V_{C1}(t)=V_o$ 이거나 $\bar{V}_{C1}(t)=1$ 일 때 끝난다.

3rd Stage (t_2, t_3) - 선형 단계

t_2 인 순간 전압 $V_{C1}(t)$ 은 V_o 와 같게된다. 다이오드 D_1 에는 입력 전류가 흐르게 된다. 입력 인덕터는 선형적으로 자계가 없어지고, 전류는 같은 비율로 감소한다.

$$V_{C1}(t)=V_o \quad (14)$$

$$I_{Lin}(t)=I_{Lin}(t_2)-\frac{(V_o-V_{in})t}{L_{in}} \quad (15)$$

식(14)와 식(15)를 정규화하면:

$$\bar{V}_{C1}(t)=1 \quad (16)$$

$$\bar{I}_{Lin}=\sqrt{\left(\frac{2\pi(\beta-1)}{\beta^2 f_s / f_o}\right)^2 - 1} + \frac{2}{\beta} - \frac{1}{\beta}(\beta-1)\omega_o \cdot t \quad (17)$$

이 단계는 입력 인덕터 전류가 영이 될 때 끝난다.

4th Stage (t_3, t_4) - 공진 단계

t_3 인 순간 입력 인덕터 전류는 영이 되고, 다이오드 D_1 은 턴오프가 된다. 이러한 때, 제어 회로는 게이트 신호를 양 MOSFET의 드라이브 회로로 인가

된다. 그러나, MOSFET M_2 만이 즉시로 도통하게 된다. 왜냐하면, 듀얼 사이리스터 회로는 MOSFET M_1 이 드레인-소스간 전압이 영에 도달하기 전까지 도통하는 것을 막는다. 전류 I_{Lin} 은 방향을 바꾸고 공진 단계에서 커패시터 C_{rl} 은 방전하게 한다.

$$V_{CA}(t) = (V_o - V_{inp}) \cos \omega_o t + V_{inp} \quad (18)$$

$$I_{Lin}(t) = \frac{(V_{inp} - V_o)}{Z_o} \cdot \sin \omega_o t \quad (19)$$

정규화하면,

$$\bar{V}_{CA}(t) = \frac{1}{\beta} [(\beta - 1) \cos \omega_o t + 1] \quad (20)$$

$$\bar{I}_{Lin}(t) = \frac{1}{\beta} (1 - \beta) \cdot \sin \omega_o t \quad (21)$$

이 단계는 C_{rl} 양단전압이 영이 될 때 끝난다.

출력 전압은 C_{rl} 의 완전히 방전하고 ZVS가 보장되어지기 위해 입력 전압의 두 배 이상이 되어야한다.

5th Stage (t_4, t_5) - 선형 단계

C_{rl} 양단의 전압이 t_4 에서 영이 될 때 MOSFET M_1 의 내부 다이오드로 입력 인덕터 전류가 흐르기 시작한다. L_{in} 을 통하는 전류는 선형적으로 증가한다.

$$I_{Lin}(t) = -\frac{V_{inp}}{Z_o} \sqrt{\frac{V_o}{V_{inp}} \left(\frac{V_o}{V_{inp}} - 2 \right)} + \frac{V_{inp}}{L_{in}} t \quad (22)$$

$$V_{CA}(t) = 0 \quad (23)$$

정규화하면,

$$\bar{I}_{Lin}(t) = -\sqrt{\frac{\beta-2}{\beta}} + \frac{1}{\beta} \omega_o t \quad (24)$$

$$\bar{V}_{CA}(t) = 0 \quad (25)$$

이 단계는 $I_{Lin} = 0$ 에서 끝난다. 이 단계동안 MOSFET M_1 은 턴온 되어질 수 있다. 그러므로, MOSFET M_1 은 ZVS로 전류(轉流)되어질 것이다.

대칭적인 동작 단계는 입력 전압이 역방향일 때 일어날 것이다.

PSpice 시뮬레이션을 사용하여 컨버터의 회로도와 한 동작주기 동안에 입력 인덕터 전류와 C_{rl} 양단 전압을 그림3과 그림4에 나타내었다.

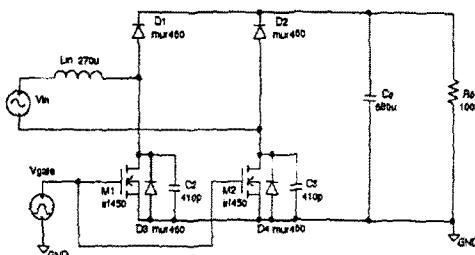


그림 3. PSpice 시뮬레이션 회로도.

Fig. 3. Circuit of PSpice simulation.

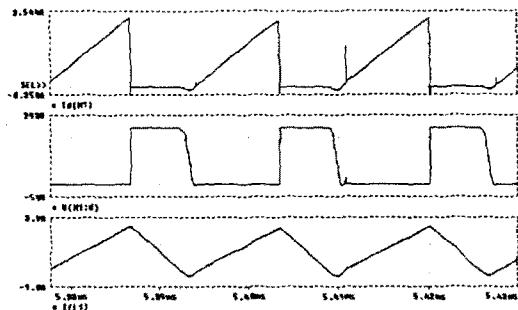


그림 4. PSpice를 이용한 스위치 양단의 전압 전류와 인덕터 전류의 시뮬레이션 과정.

Fig. 4. Simulation waveform of voltage, current across the switch and inductor current using PSpice.

IV. 임계 도통 모드에서 부스트 컨버터와 역률개선

임계 도통 모드에서 동작하는 부스트 컨버터는 MOSFET M_1 과 M_2 의 일정한 도통 시간을 갖는 높은 역율을 얻을 수 있다. 그러므로, L_{in} 을 흐르는 최대 전류는 입력 전압의 정현 모양을 자연적으로 따라갈 것이다. 컨버터 시스템의 성능을 알아 보기 위하여 입력 전압 주기에 따른 정규화된 스위칭 주파수의 함수, 컨버터의 입력 전압비에 대한 역율 그리고 입력 전압비에 대한 출력 전류 함수 등으로 분석하였다. 각각의 성능지수들은 MATLAB을 이용하여 그림5, 그림6 그리고 그림7과 같이 도시하였다. 컨버터가 임계 도통 모드에서 동작하게 될 때, 스위칭 주파수는 입력 전압의 주기를 따라 변할 것이다. 입력 전압의 반주기에 따른 스위칭 주파수 변위와 최소 스위칭 주파수의 함수로 정규화된 것은 식(26)으로 표현되어 정의 되고 그림5에 나타내었다.

$$f_i = \frac{f_s(t)}{f_{smin}} = \frac{\beta - \sin(\omega t)}{\beta - 1} \quad (26)$$

여기서, f_{smin} - 최소 스위칭 주파수

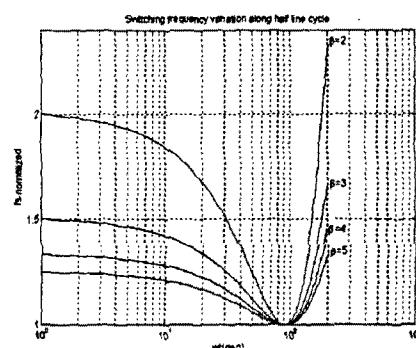


그림 5. 스위칭 주파수의 반주기 동안의 변화.

Fig. 5. Switching frequency variation along half line cycle.

입력 인덕터 전류에 적당한 필터를 고려한 이러한 형태의 컨버터에서 얻어지는 역률 개선은 식(27)에 정의 하였다.

$$P.F. = \frac{1}{\sqrt{\pi}} \sqrt{f_s(-8\beta^2 + \pi\beta^2 f_r - 8\beta^2 f_r + 2\pi\beta^2 f_r + 2\pi\beta^2 - 2\pi\beta + 8\beta^2) + \pi(\beta-1)^2} \quad (27)$$

f_{smin}/f_o 와 연관있는 이득 β 의 함수로서의 역률을 그림6에 나타내었다. 여기서 우리는 모든 경우에 있어서 역률이 매우 높은 것을 알 수 있다.

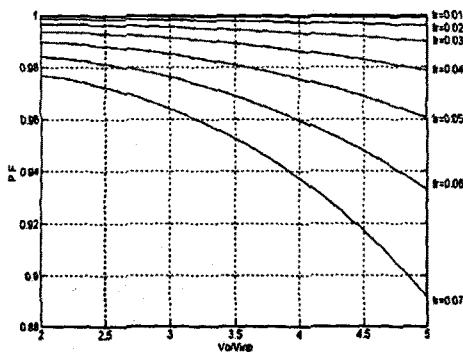


그림 6. β 의 함수로서의 역률의 변화.

Fig. 6. Power Factor variation as function of β .

I_o , t_{on} 과 f_o 의 함수로서의 전압비 $\beta = V_o/V_{inv}$ 는 식(29)과 같이 정의 되어질 수 있다.

$$\beta = \frac{2\pi}{5} t_{on} f_o \left[\frac{4}{\pi} + \frac{2}{t_{on} f_o \pi^2} - \bar{I}_o \right] \quad (29)$$

여기서:

$$\bar{I}_o = \frac{I_o}{I_{onm}} \quad (30)$$

I_{onm} - 정격 출력 전류

이 컨버터의 출력 특성은 그림7에 나타내었다. 출력의 전류원 특성을 알 수 있고, 때로 입력 전류가 그대로 흐르게 된다.

그림 7. 출력 특성.

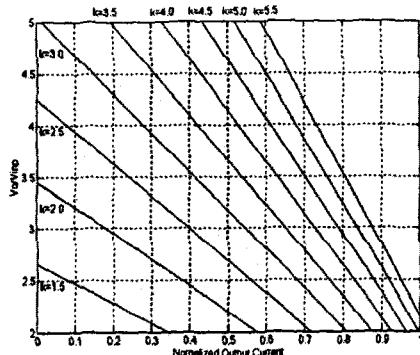
Fig. 7. Output characteristics.

V. 디자인 과정과 예

간단한 디자인 절차와 예를 다음과 같이 나타내었다.

1. 입력 데이터

$$V_o = 400V, V_{in} = 127V_{rms}$$



$$P_o = 300W, f_{smin} = 60kHz, f_o = 500kHz$$

2. β 와 t_{on} 의 결정

$$\beta = \frac{V_o}{V_{inv}} = \frac{400}{179.6} = 2.23$$

$$t_{on} = \frac{\beta-1}{\beta f_{smin}} = 9.18\mu s$$

3. 입력 인덕턴스 L_{in} 의 결정

$$L_{in} = \frac{V_o^2(\beta-1)}{4\beta^3 P_o f_{smin}} = \frac{400^2(2.227-1)}{4 \cdot 2.227^3 \cdot 300 \cdot 60 \cdot 10^{-3}} = 246.85 \mu H$$

4. 최대 스위칭 주파수의 결정

$$f_{smax} = \frac{\beta f_{smin}}{\beta-1} = 108.9kHz$$

5. 공진 커패시턴스의 결정

$$f_o = \frac{1}{2\pi\sqrt{L_{in} \cdot C_1}}, C_1 = C_2 = \frac{1}{4\pi^2 f_o^2 L_{in}} = 410pF$$

6. 최대 입력 인덕턴스 전류

$$I_p = \frac{V_p}{L_{in}} t_{on} = \frac{179.6 \times 9.18 \times 10^{-4}}{246.85} \times 10^{-4} = 6.68A$$

7. 예상되는 역률

그림6를 예를 들면, 예상되는 역률은 0.995 이상으로 좋아질 것이다. f_o 와 β 를 식(27)에 대입하면 예상되는 역률은 0.998이 될 것이다.

VI. 실험 결과

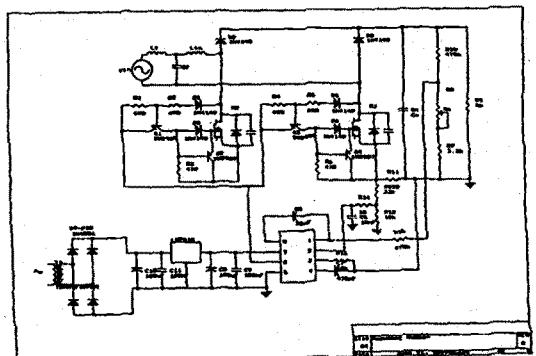


그림 8. 전체 회로도.

Fig. 8. Total circuit.

동작의 원리를 실험적으로 분석하고 이론적으로 해석하기 위하여, 300W, 반 공진 ZVS 고역율 컨버터를 실험실에서 제작되었다. 준 공진 ZCS 고역율 컨버터는 Unitrode사의 임계 도통 모드 IC, UC3852를 사용하여 실험실에서 제작되었다. 기본형은 입력전압 127V_{rms}와 출력전압 400VDC로 실험되었다. 기본형의 전체 다이어그램을 그림8에 나타내었다.

MOSFET의 영전압 스위칭을 하기 위해 듀얼 사이리스터 원리를 사용하였다. 전력 소자의 정격은 다음과 같다.

- (1) M_1, M_2 - IRFP 450
- (2) $D_1 \sim D_2$ - MUR 460
- (3) L_{in} - $270\mu H$
- (4) L_f - $1.5mH$
- (5) C_f - $1\mu F/250V$ (polypropylene)
- (6) C_o - $680\mu F/500V$

입력 전류에서 8.2%의 THD를 갖는 0.997%의 역율을 얻었다. 전체 부하에 대해 얻어진 효율은 96.7%이였다. 그림9에서는 임계 도통 모드에서 ZVS 반 공진 컨버터와 임계 도통 모드에서 하드 스위칭 컨버터와 비교한 효율을 보여주고 있다. 여기서, 우리는 반 공진으로 말미암아 효율이 향상된 것을 알 수 있다. 전체 부하에서 하드 스위칭 컨버터(15W)는 반 공진 컨버터(10W)에 비해 손실 면에서 50%가 증가하였다.

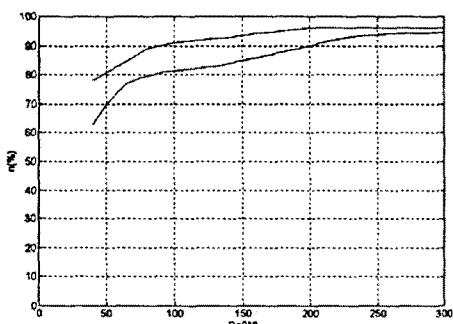


그림 9. 반 공진 컨버터(위)와 하드 스위칭 컨버터(아래)의 효율.

Fig. 9. Efficiency in the semi-resonant converter (up) and in the hard-switched converter (down).

그림10에서는 MOSFET M_1 양단 전압과 인입되는 전류의 파형을 보였다. 보여지듯이, ZVS 전류(轉流)가 이루어졌다.

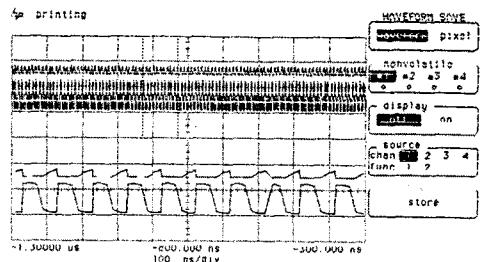


그림 10. MOSFET M1,M2의 전압, 전류 파형

Fig. 10. Voltage, Current waveform of MOSFET M1, M2

VII. 결 론

이 논문에서 역률 개선 정류기의 전류(轉流)손실과 도통손실을 줄이므로 효율을 향상시키는 기법이 제시되었다. 고효율은 다음과 같은 3가지 중요한 요소에 의해 얻어진다.

(1) 소프트-스위칭(ZVS)

항상 전류가 흐르는 경로에서 2개의 반도체만이 전압 강하가 일어난다.

(2) MOSFET에서의 도통손실은 만약 전류가 소스에서 드레인으로 흐를 때 게이트-소스 간 전압이 높다면 줄어든다.

토플로지는 또한 다음과 같은 특징을 나타낸다.

(1) 소프트-전류(轉流)을 수행하기 위한 보조 스위치가 없다.

(2) 변하는 스위칭 주파수의 임계 도통 모드를 사용하는 MOSFET M_1 과 M_2 의 일정한 도통시간을 갖는 정현 입력 전류를 얻을 수 있다.

VIII. 참고 논문

- [1] R. Streit and D. Tollik, "High Efficiency Telecon Rectifier Using a Novel Soft-Switched Boost-Based Input Current Shaper", IEEE INTELEC Records, 1991, pp. 720-726.
- [2] G. Hua, C.S. Leu, and F.C. Lee, "Novel Zero-Voltage-Transition PWM Converter", IEEE PESC Records, 1992, pp. 55-61.
- [3] I. Barbi and S.A.O. da Silva, " Sinusoidal Line Current Rectification at Unity Power Factor with Boost Quasi-Resonant Converters", IEEE APEC Records, 1990, pp.

553-562.

- [4] P.N. Enjeti and R. Martinez, "A High Performance Single-Phase AC to DC Rectifier with Input Power Factor Correction", IEEE APEC Records, 1993, pp. 190-196.
- [5] A.F. Souza and I. Barbi, "A New ZVS-PWM Unity Power Factor Rectifier with Reduced Conduction Losses", IEEE Transactions on Power Electronics, November 1995, pp. 746-752.
- [6] A.F. Souza and I. Barbi, "A New ZCS Quasi-Resonant Unity Power Factor Rectifier with Reduced Conduction Losses", PESC Records, 1995, pp. 1172-1176.
- [7] K.H. Liu and Y.L. Lin, "Current Waveform Distortion in Power Factor Correction Circuits Employing Discontinuous-Mode Boost Converter", IEEE PESC Records, 1989, pp. 825-829.
- [8] B. Andreycak, "Power Factor Correction Using the UC3852 Controlled On-time Zero Current Switching Technique", Unitrode Application Note U-132, 1993-1994.
- [9] S. Boyer, H. Foch, J. Roux and M. Metz, "Chopper and PWM Inverter using GTO's in Dual-Thyristor Operation", EPE'87 Conference Records, pp. 383-389.