

**(Fabrication of Large Grain Sized Polycrystalline Silicon Films
by SiO₂/a-Si Nucleation-Interface-Control)**

홍익대학교 금속·재료공학과 정세진, 황의훈, 노재상

1. 서론 : 다결정 실리콘(poly-Si)은 AMLCD(active matrix liquid crystal display) 등의 구동회로 소자인 TFT(thin film transistors)의 활성층으로서 많은 주목을 받아왔다. 그러나, 다결정 실리콘 박막은 상대적으로 많은 결정립계로 인해 전자 이동도(carrier mobility)를 저하시키는 문제점이 지적되었으며 이를 해결하기 위해 결정립 크기를 조대화하려는 연구가 광범위하게 진행되어왔다.

증착된 비정질 실리콘 박막의 초기 핵생성은 주로 a-Si/SiO₂의 계면으로부터 발생한다고 보고 되었다. 따라서 그동안 Si 자기 이온주입 방법 등을 이용, 핵생성 계면을 인위적으로 제어함으로써 핵생성을 억제하여 결정화 이후, 최종적으로 결정립을 증가시키고자 하였다. 그러나 이 방법은 이온주입 공정으로 인한 박막 내부의 damage를 야기시킬 뿐만 아니라 별도의 추가공정으로 인한 throughput의 문제점 등이 발생하였다. 따라서 본 연구에서는 a-Si/SiO₂의 계면 사이에 상대적으로 매우 얇은 비정질 및 혼합상 실리콘 박막을 증착하여 핵생성 계면을 인위적으로 제어함으로써 조대한 결정립을 갖는 실리콘 박막을 제조할 수 있는 새로운 방법을 제안하였다.

2. 실험방법 : 실험에 사용된 저압화학증착기(LPCVD)는 lamp heating에 의한 cold wall system으로 1×10^{-5} Torr이하의 초기 진공도를 나타내며 load lock을 구비하여 반응기의 오염도를 최소화 할 수 있고 또한 연속증착이 가능한 장비이다. 1000Å 두께의 열산화막(SiO₂)위에 Si₂H₆ 가스를 사용하여 비정질 혹은 다결정 실리콘 박막을 증착하였다. 480°C, 0.35 Torr의 증착조건으로 증착시킨 비정질 실리콘 박막의 계면(a-Si/SiO₂)에 상대적으로 매우 얇은 비정질 및 혼합상 실리콘 박막을 증착시켜 다층 실리콘 박막을 제조하였고 이는 XRD를 이용하여 결정화 거동을 관찰하였으며 결정립의 크기 및 미세구조는 TEM을 이용하여 단면 및 평면 명시야상 등의 방법으로 관찰하였다. 증착된 박막과 열처리 후 박막의 표면은 AFM을 이용하여 거칠기의 변화를 측정하였다.

3. 실험결과 및 고찰 : $T_D=480^\circ\text{C}$, $P_D=0.35\text{Torr}$ 에서 800Å 증착시킨 비정질 실리콘 박막의 계면에 상대적으로 매우 얇은 혼합상 실리콘($T_D=550^\circ\text{C}$, $P_D=0.03\text{Torr}$, 두께~200Å) 또는 비정질 실리콘($T_D=440^\circ\text{C}$, $P_D=0.35\text{Torr}$, 두께~200Å) 박막을 증착시켜 1000Å의 다층 실리콘 박막을 제조하였고 이는 $T_D=480^\circ\text{C}$, $P_D=0.35\text{Torr}$ 에서 1000Å 증착시킨 단층 비정질 실리콘 박막과 비교·분석되었다. 600°C 열처리시 다층 실리콘 박막은 단층의 비정질 실리콘 박막 보다 핵생성의 잠복기 및 최종 결정립 크기가 매우 증가하는 것을 관찰할 수 있었다. 비정질 실리콘 계면(a-Si/SiO₂)에 $T_D=440^\circ\text{C}$, $P_D=0.35\text{Torr}$ 의 비정질 실리콘 박막을 증착한 경우는 480°C로 증착한 상부의 박막보다 비정질도가 높아 핵생성이 억제되었고 또한, 비정질 실리콘 계면(a-Si/SiO₂)에 $T_D=550^\circ\text{C}$, $P_D=0.03\text{Torr}$ 의 혼합상 실리콘을 증착한 경우는 증착시 생성된 결정립들이 후열처리시 성장의 seed로 작용하지 못하고 a-Si/SiO₂계면으로부터의 핵생성과 결정립 성장을 억제시킨 결과라 판단된다. TEM 관찰 결과 핵생성 계면 제어된 다층 실리콘 박막의 경우 약 4 μm 이상의 조대한 결정립들을 얻을 수 있었다. AFM을 이용한 박막표면의 Rms값은 단층의 비정질 실리콘 박막보다 핵생성 계면제어된 다층 실리콘 박막이 열처리 후 약간 증가함을 관찰하였다.

4. 결론 : 인위적인 핵생성 계면(a-Si/SiO₂) 제어를 통해 4 μm 이상의 조대한 결정립을 갖는 다결정 실리콘 박막을 제조하였다.

5. 참고문헌 : (1) Apostos T. Voutsas and Miltiadis K. Hatalis, J. Appl. Phys., 76(2) pp.777 (1994)
 (2) T. Kretz, D. Pribat, P. Legagneux, F. Plais, O. Huet and R. Bisaro, Jpn. J. Appl. Phys. 34(1995) pp. L660